

32 位 SOC
SSC1645

数 据 手 册

ARM Cortex™-M0 内核

- 产品简介
- 数据手册
- 产品规格

上海东软载波微电子有限公司

2020 年 03 月 18 日

使用注意事项

关于芯片的上/下电

本公司系列芯片具有独立电源管脚。当芯片应用在多电源供电系统时，应保证芯片与所连系统其它部件同步上电，或先对芯片上电，再对所连系统其它部件上电；反之，下电时，应避免芯片先于所连系统其它部件下电的情况。否则可能导致芯片内部元件过压或过流，从而导致芯片故障或元件退化，甚至出现系统异常。具体可参照芯片的数据手册说明。

关于芯片的复位

本公司系列芯片具有内部上电复位。对于不同的快速上/下电或慢速上/下电系统，内部上电复位电路可能失效，建议用户使用外部复位、下电复位、看门狗复位等，确保复位电路正常工作。在系统设计时，若使用外部复位电路，建议采用三极管复位电路、RC 复位电路。若不使用外部复位电路，建议将复位管脚通过电阻接到固定电平，或采取必要的电源抖动处理电路或其它保护电路。具体可参照芯片的数据手册说明。

关于芯片的时钟

本公司系列芯片具有内部和外部时钟源。内部时钟源会随着温度、电压变化而偏移，可能会影响时钟源精度；外部时钟源采用陶瓷、晶体振荡器电路时，建议使能起振延时；使用 RC 振荡电路时，需考虑电容、电阻匹配；采用外部有源晶振或时钟输入时，需考虑输入高/低电平电压。具体可参照芯片的数据手册说明。

关于芯片的初始化

本公司系列芯片具有各种内部和外部复位。对于不同的应用系统，有必要对芯片寄存器、内存、功能模块等进行初始化，尤其是 I/O 管脚复用功能进行初始化，避免由于芯片上电以后，I/O 管脚状态的不确定情况发生。

关于芯片的管脚

本公司系列芯片具有宽范围的输入管脚电平，建议用户输入高电平应在 V_{IH} 的最小阈值之上，低电平应在 V_{IL} 的最大阈值之下。避免输入电压介于上述两个电平阈值之间，以免波动噪声进入芯片。对于未使用的管脚，建议用户设为输入状态，并通过电阻接至电源或地。对未使用的管脚处理因应用系统而异，具体遵循应用系统的相关规定和说明。

关于芯片的 ESD 防护措施

本公司系列芯片具有满足工业级 ESD 标准保护电路。建议用户根据芯片存储/应用的环境采取适当静电防护措施。应注意应用环境的湿度；建议避免使用容易产生静电的绝缘体；存放和运输应在抗静电容器、抗静电屏蔽袋或导电材料容器中；包括工作台在内的所有测试和测量工具必须保证接地；操作者应该佩戴静电消除手腕环手套，不能用手直接接触芯片等。

关于芯片的 EFT 防护措施

本公司系列芯片具有满足工业级 EFT 标准的保护电路。当芯片应用在 PCB 系统时，需要遵守 PCB 相关设计要求，包括电源、地走线（包括数字/模拟电源分离，单/多点接地等等）、复位管脚保护电路、电源和地之间的去耦电容、高低频电路单独分别处理以及单/多层板选择等。

关于芯片的开发环境

本公司系列芯片具有完整的软/硬件开发环境，并受知识产权保护。选择上海东软载波微电子有限公司或其指定的第三方公司的汇编器、编译器、编程器、硬件仿真器开发环境，必须遵循与芯片相关的规定和说明。

注：在产品开发时，如遇到不清楚的地方，请通过销售或其它方式与上海东软载波微电子有限公司联系。

产品订购信息

型号	内核	程序存储器	数据存储器	封装
SSC1645	ARM Cortex™-M0	64K Bytes	20K Bytes	QFN48

地 址：中国上海市龙漕路 299 号天华信息科技园 2A 楼 5 层

邮 编：200235

E-mail: support@essemi.com

电 话：+86-21-60910333

传 真：+86-21-60914991

网 址：http://www.essemi.com

版权所有©

上海东软载波微电子有限公司

本资料内容为上海东软载波微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，上海东软载波微电子有限公司不承担或确认该等实例在使用方的适用性、适当性或完整性，上海东软载波微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，上海东软载波微电子有限公司保留未经预告的修改权。使用方如需获得最新的产品信息，请随时用上述联系方式与上海东软载波微电子有限公司联系。

修订历史

版本	修改日期	更改概要
Preliminary	2016-07-15	初版
V1.0	2020-3-18	初版发布

目 录

内容目录

第 1 章	芯片简介	13
1.1	概述	13
1.2	结构框图	16
1.3	管脚图	17
1.4	管脚说明	18
1.5	管脚复用	19
第 2 章	CPU 内核	22
第 3 章	存储资源	23
3.1	内部存储器地址映射	23
3.2	FLASH 存储器	23
3.2.1	IAP 自编程操作	23
3.2.2	IAP 操作流程图	24
3.2.3	特殊功能寄存器	28
3.2.4	IAP 例程	31
3.3	SRAM 存储器	36
3.4	外设寄存器	37
3.4.1	外设寄存器地址映射	37
3.4.2	系统控制单元 (SCU) 寄存器列表	38
3.4.3	GPIO 寄存器列表	38
3.4.4	FLASH 存储器 IAP 寄存器列表	39
3.4.5	WDT 寄存器列表	39
3.4.6	T16N0/T16N1/T16N2 寄存器列表	39
3.4.7	T32N0/T32N1/T32N2/T32N3 寄存器列表	40
3.4.8	UART0/UART1 寄存器列表	40
3.4.9	SPI0 寄存器列表	41
3.4.10	ADC 寄存器列表	41
3.4.11	RCT 寄存器列表	42
3.4.12	AES 寄存器列表	42
3.4.13	RF 收发器寄存器	42
3.4.14	跳频寄存器	43
3.5	内核寄存器	43
3.5.1	系统定时器 (SYSTICK) 寄存器列表	43
3.5.2	中断控制器 (NVIC) 寄存器列表	44
3.5.3	系统控制块 (SCB) 寄存器列表	44
第 4 章	输入输出端口	45
4.1	概述	45
4.2	结构框图	45
4.3	外部端口中断	46
4.4	特殊功能寄存器	46
4.4.1	GPIO 数据和方向控制寄存器	46
4.4.2	GPIO 中断寄存器	47

4.4.3	GPIO 端口工作控制寄存器	49
第 5 章	外设	65
5.1	定时器/计数器	65
5.1.1	概述	65
5.1.2	结构框图	65
5.1.3	T16N 定时/计数功能	65
5.1.4	T16N 输入捕捉功能	66
5.1.5	T16N 输出调制功能	68
5.1.6	特殊功能寄存器	69
5.1.7	T16N 应用说明	75
5.2	32 位定时器/计数器 T32N (T32N0/1/2/3)	76
5.2.1	概述	76
5.2.2	结构框图	76
5.2.3	T32N 定时/计数功能	76
5.2.4	T32N 输入捕捉功能	77
5.2.5	T32N 输出调制功能	79
5.2.6	特殊功能寄存器	80
5.2.7	T32N 应用说明	86
5.3	通用异步接收/发送器 (UART)	87
5.3.1	概述	87
5.3.2	UART 数据格式	87
5.3.3	UART 异步发送器	88
5.3.4	UART 异步发送器	90
5.3.5	UART 发送脉宽调制功能	91
5.3.6	特殊功能寄存器	92
5.3.7	UART 应用说明	98
5.4	同步串行口通讯控制器 (SPI0)	99
5.4.1	概述	99
5.4.2	结构框图	99
5.4.3	SPI 通讯模式	99
5.4.4	SPI 数据格式	99
5.4.5	SPI 同步发送器	101
5.4.6	SPI 同步接收器	102
5.4.7	SPI 通讯控制	102
5.4.8	SPI 延迟接收功能	103
5.4.9	SPI 数据帧发送间隔功能	104
5.4.10	特殊功能寄存器	104
5.4.11	SPI 应用说明	109
5.5	模/数转换器 (ADC)	110
5.5.1	概述	110
5.5.2	结构框图	110
5.5.3	ADC 数据转换	110
5.5.4	环境温度检测功能	111
5.5.5	特殊功能寄存器	111

5.5.6	ADC 应用说明	114
5.6	RC 定时器 (RCT)	115
5.6.1	概述	115
5.6.2	校准过程示意图	115
5.6.3	特殊功能寄存器	115
5.7	数据加密/解密 (AES)	119
5.7.1	概述	119
5.7.2	加密/解密流程	119
5.7.3	特殊功能寄存器	119
第 6 章	RF 收发器	123
6.1	RF 收发器结构框图	123
6.2	RF 收发器的工作模式	124
6.3	射频部分工作条件	124
6.4	射频部分电气规范	125
6.5	接收机 (RX) 特性	125
6.6	发射机 (TX) 特性	127
6.7	频率合成器特性	128
6.8	低功耗 RC 振荡器特性	129
6.9	石英晶体振荡器特性	129
6.10	寄存器列表	130
6.10.1	控制寄存器	130
6.10.2	跳频寄存器	139
6.11	基本参数设置	144
6.11.1	载波频率设置	144
6.11.2	通信频偏设置	144
6.11.3	比特率设置	145
6.11.4	中频设置	145
6.12	数据帧格式设置	146
6.12.1	前导码设置	146
6.12.2	同步字	146
6.12.3	物理层头	146
6.12.4	有效数据	146
6.12.5	信道能量	146
6.13	发送/接收流程	147
6.13.1	发送流程	147
6.13.2	接收流程	148
6.13.3	发送中断流程	148
6.13.4	接收中断流程	149
第 7 章	系统控制及操作特性	150
7.1	系统时钟	150
7.1.1	概述	150
7.1.2	结构框图	150
7.1.3	外设模块时钟配置	150
7.1.4	特殊功能寄存器	150

7.2	系统低功耗操作模式.....	155
7.2.1	概述.....	155
7.2.2	睡眠模式.....	155
7.2.3	深度睡眠模式.....	155
7.2.4	唤醒模式.....	155
7.2.5	低功耗模式工作机制.....	156
7.3	射频工作状态.....	157
7.3.1	空闲状态.....	157
7.3.2	发射状态.....	158
7.3.3	接收状态.....	159
7.3.4	特殊功能寄存器.....	159
7.4	中断和异常处理.....	166
7.4.1	中断和异常.....	166
7.4.2	中断和异常向量的分配.....	167
7.4.3	特殊功能寄存器.....	168
7.5	系统控制块 (SCB).....	176
7.5.1	概述.....	176
7.5.2	特殊功能寄存器.....	176
7.6	系统定时器 SysTick.....	180
7.6.1	概述.....	180
7.6.2	特殊功能寄存器.....	180
7.7	系统复位.....	182
7.7.1	概述.....	182
7.7.2	结构框图.....	182
7.7.3	复位时序图.....	183
7.7.4	特殊功能寄存器.....	183
7.8	看门狗定时器 (WDT).....	185
7.8.1	概述.....	185
7.8.2	特殊功能寄存器.....	185
7.9	芯片配置字.....	188
第8章	芯片封装图.....	189
附录1	Cortex-M0 内核描述.....	190
附录1.1	Cortex-M0 指令集.....	190
附录1.2	Cortex-M0 内核寄存器.....	192
附录1.2.1	通用寄存器 R0~R12.....	192
附录1.2.2	堆栈指针寄存器 SP (R13).....	192
附录1.2.3	链接寄存器 LR (R14).....	193
附录1.2.4	程序计数器 PC (R15).....	193
附录1.2.5	程序状态寄存器 xPSR.....	193
附录1.2.6	异常/中断屏蔽寄存器 PRIMASK.....	194
附录1.2.7	控制寄存器 CONTROL.....	194
附录2	电气特性.....	196
附录2.1	参数特性表.....	196
附录2.2	参数特性图.....	197

附录 3	编程调试接口	198
附录 3.1	概述	198
附录 3.2	SWD 调试接口	198
附录 3.2.1	概述	198
附录 3.2.2	SWD 调试功能	198

图目录

图 1-1	芯片结构框图	16
图 1-2	芯片 QFN-48 封装顶视图.....	17
图 3-1	内部存储器地址映射	23
图 3-2	IAP 操作初始化流程图.....	24
图 3-3	IAP 页擦除操作流程图.....	25
图 3-4	IAP 字编程操作流程图.....	25
图 3-5	IAP 数据锁页编程操作流程图.....	26
图 3-6	IAP 数据不锁页编程操作流程图	27
图 3-7	外设寄存器映射图.....	37
图 4-1	GPIOx 电路结构框图	45
图 5-1	T16N0 电路结构框图	65
图 5-2	T16N0 计数匹配功能示意图	66
图 5-3	T16N0 捕捉功能示意图	67
图 5-4	T16N0 输出调制功能示意图	69
图 5-5	T32N0 电路结构框图	76
图 5-6	T32N0 计数匹配功能示意图	77
图 5-7	T32N0 捕捉功能示意图	78
图 5-8	T32N0 输出调制功能示意图	80
图 5-9	UART 8 位数据格式.....	87
图 5-10	UART 9 位数据格式.....	87
图 5-11	UART0 发送数据流示意图.....	88
图 5-12	UART0 发送数据操作流程图示例.....	89
图 5-13	UART0 接收数据流示意图.....	90
图 5-14	UART0 接收数据操作流程图示例.....	91
图 5-15	UART0_TX 高电平调制输出波形图.....	92
图 5-16	UART0_TX 低电平调制输出波形图.....	92
图 5-17	SPI0 电路结构框图	99
图 5-18	SPI0 时钟上升沿发送, 下降沿接收波形示意图	100
图 5-19	SPI0 时钟下降沿发送, 上升沿接收波形示意图	100
图 5-20	SPI0 时钟上升沿接收, 下降沿发送波形示意图	100
图 5-21	SPI0 时钟下降沿接收, 上升沿发送波形示意图	101
图 5-22	SPI0 发送数据流示意图.....	101
图 5-23	SPI 接收数据流示意图.....	102
图 5-24	SPI0 延迟接收功能波形示意图.....	103
图 5-25	ADC 内部结构图	110
图 5-26	ADC 数据转换时序示意图	111
图 5-27	RC 振荡器校准过程示意图	115
图 5-28	加密/解密流程示意图.....	119
图 6-1	RF 收发器结构框图.....	123
图 6-2	发送流程图.....	147
图 6-3	接收流程图.....	148
图 6-4	发送中断流程示意图	148
图 6-5	接收中断流程示意图	149

图 7-1	XTAL 振荡器电路示意图.....	150
图 7-2	芯片进入低功耗模式的流程图.....	156
图 7-3	芯片退出低功耗模式的流程图.....	157
图 7-4	IDLE 状态转换流程图.....	158
图 7-5	TX 状态切换时序图.....	158
图 7-6	RX 状态切换时序图.....	159
图 7-7	系统复位电路结构框图.....	182
图 7-8	上电复位时序示意图.....	183
图 7-9	掉电复位时序示意图.....	183

表目录

表 1-1	芯片管脚说明表	18
表 1-2	I/O 管脚复用说明表.....	21
表 6-1	射频部分工作条件.....	124
表 6-2	射频部分电气规范.....	125
表 6-3	接收机特性 (Frq=408MHz~458MHz)	126
表 6-4	接收机特性.....	127
表 6-5	发射机器特性.....	128
表 6-6	频率合成器特性	129
表 6-7	低功耗 RC 振荡器特性.....	129
表 6-8	石英晶体振荡器特性	130
表 7-1	晶振匹配电容选取参考表.....	150
表 7-2	异常/中断优先级操作类型说明列表	166
表 7-3	异常/中断优先级列表	167
表 7-4	IRQ 向量分配列表.....	168

第1章 芯片简介

1.1 概述

该产品是一款低功耗 UHF 射频收发器（简称射频收发器）SOC 芯片，可广泛应用于无线遥控，无线安防报警，遥测设备，无线个人数据记录，无线游戏手柄控制，胎压检测，PC 无线外设，无线抄表，无线门禁，智能家居，工业控制，无线传感器网络，医疗监测仪，有源电子标签等应用，特别适合智能家居的应用。

芯片内部集成 32 位 ARM Cortex-M0 CPU 内核。针对射频通信应用，集成 RF 收发器，多个 16 位和 32 位增强型定时器/计数器，高速异步通信 UART 模块，同步串行通信 SPI 模块，支持自动校准的 RC 定时器 RCT，以及支持环境温度检测的 12 位 ADC 模块等外设。

- ◆ 工作条件
 - ◇ 工作电压范围：2.5V ~ 5.5V
 - ◇ 工作温度范围：-40 ~ 85°C（工业级）
 - ◇ 工作电流：I_{vdd} < 25mA（连续接收模式）
I_{vdd} < 100mA（连续发射模式（17dBm））
- ◆ 电源
 - ◇ 1.8V 电源输入 VDD18_RF，用于芯片内部 RF 模块电源
 - ◇ 1.8V 电源输入 VDD18_PLL，用于芯片内部 PLL 模块电源
 - ◇ 1.8V 电源输入 VDD18_ANA，用于芯片内部模拟电源
 - ◇ 内部 1.8V LDO 电压输出 VROUT，用于芯片内核电源，需外接电容
 - ◇ 内部 1.8V LDO 电压输出 VROUTA，用于芯片内部模拟电源，需外接电容
- ◆ 时钟
 - ◇ 系统时钟源：支持 20MHz/30MHz，频偏为±20ppm
- ◆ 内核（ARM Cortex-M0 32 位嵌入式处理器内核）
 - ◇ 内嵌向量中断控制器 NVIC
 - ◇ 支持唤醒中断控制器 WIC
 - ◇ NVIC 包含一个不可屏蔽中断 NMI
- ◆ 存储器
 - ◇ 64K 字节 FLASH 程序存储器
 - ◇ 20K 字节 SRAM 数据存储器
- ◆ 特殊功能
 - ◇ 支持硬件看门狗 WDT
 - ◇ 支持在线编程 ISP 及串行调试 SWD
 - ◇ 支持编程代码加密保护
 - ◇ 支持低功耗休眠方式
- ◆ 设计工艺及封装

- ◇ 低功耗、高速 FLASH CMOS 工艺
- ◇ QFN48 封装（支持 20 个 I/O 端口）
- ◆ 定时器/计数器
 - ◇ T16N0: 16 位定时器/计数器，带预分频器，扩展输入捕捉/输出调制功能
 - ◇ T16N1: 16 位定时器/计数器，带预分频器，扩展输入捕捉/输出调制功能
 - ◇ T16N2: 16 位定时器/计数器，带预分频器，扩展输入捕捉/输出调制功能
 - ◇ T32N0: 32 位定时器/计数器，带预分频器，扩展输入捕捉/输出调制功能
 - ◇ T32N1: 32 位定时器/计数器，带预分频器，扩展输入捕捉/输出调制功能
 - ◇ T32N2: 32 位定时器/计数器，带预分频器，扩展输入捕捉/输出调制功能
 - ◇ T32N3: 32 位定时器/计数器，带预分频器，扩展输入捕捉/输出调制功能
- ◆ UART 通信接口
 - ◇ 支持 2 路通信接口 UART0, UART1
 - ◇ 支持全/半双工异步通信模式
 - ◇ 支持传输波特率可配置
 - ◇ 支持 4 字节接收和 4 字节发送缓冲器
 - ◇ 支持 8 位/9 位数据格式
 - ◇ 支持 1 个起始位，1 个或 2 个结束位
 - ◇ 支持硬件产生奇偶校验位作为第 9 位数据传输，支持用户的第 9 位数据传输
 - ◇ 支持接收帧错误标志、溢出标志、奇偶校验错误标志
 - ◇ 支持数据接收和发送中断
- ◆ SPI 通信接口
 - ◇ 支持 1 路通信接口 SPI0
 - ◇ 支持主控模式/从动模式
 - ◇ 支持通信时钟速率可配置（主控模式）
 - ◇ 支持 4 种通信数据格式
 - ◇ 支持 4 字节接收/发送缓冲器
 - ◇ 支持数据接收和发送中断
- ◆ ADC 模数转换器
 - ◇ 支持 1 个 12 位模数转换器 ADC0
 - ◇ 支持 10 位采样精度
 - ◇ 支持 8 通道模拟输入
 - ◇ 支持外部和内部参考电压选择
 - ◇ 支持中断产生，使用内部 RC 时钟源时，可唤醒睡眠模式
 - ◇ 配合内部温度传感器可进行温度检测
- ◆ RF 收发器主要技术指标及特性

- ◇ 频率范围: 433/779/868/915MHz 频段
- ◇ 接收灵敏度: -112dBm (10kbps, dev=25kHz); -106dBm (50kbps, dev=25kHz)
- ◇ 最大发射功率: 20dBm(100mW), 可配置选择 -20dBm~20dBm(最大支持 20dBm)
- ◇ 接收功耗: 射频模拟电路为 13 mA (10kbps, 433MHz), MCU 和解调器为 7mA
- ◇ 发射功耗: 22mA@10dBm, 85mA@17dBm, 100mA@20dBm
- ◇ 通信比特率: 10Kbps 或 50Kbps 可设置
- ◇ 调制类型: 支持 FSK/GFSK
- ◇ 待机功耗: 2uA
- ◇ RSSI: 测量范围 -120dbm~-40dbm, 误差容限±3db;
- ◇ 跳频功能: 最小跳频间隔 7.6KHz
- ◇ 内置晶振自动频率补偿 (AFC) 算法
- ◇ 多种用户自定义的低功耗 IDLE 模式
- ◇ 单工通信方式, 发射和接收状态可由用户自行切换
- ◇ 用户自定义的数据包格式和编码方式
- ◇ RCT 定时中断可唤醒 RF 收发器
- ◇ 支持接收和发射中断, 可唤醒 CPU
- ◇ 支持 Shut-Down, Standby, IDLE, TX 和 RX 多个工作模式, 可通过软件设置, 进行工作模式切换, 切换时间小于 250us (晶振停振时, 切换时间由晶振稳定时间决定)。

1.2 结构框图

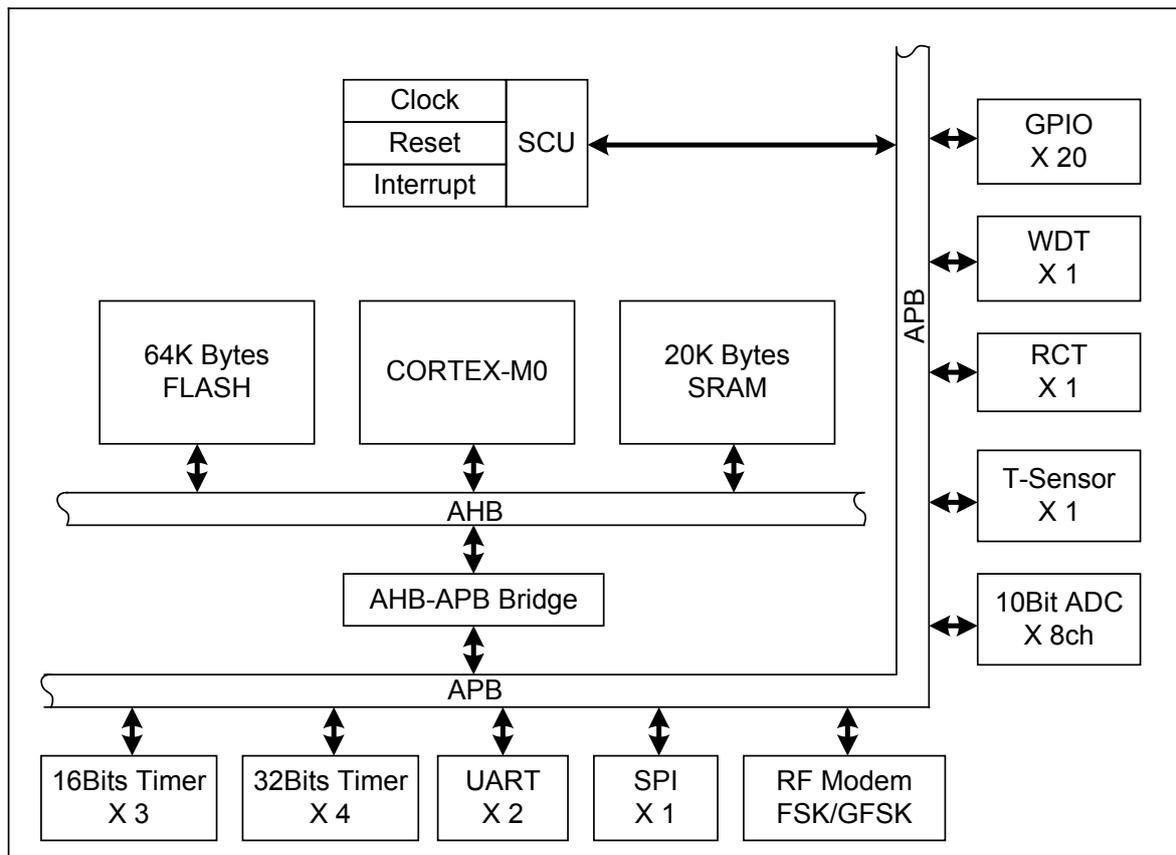


图 1-1 芯片结构框图

1.3 管脚图

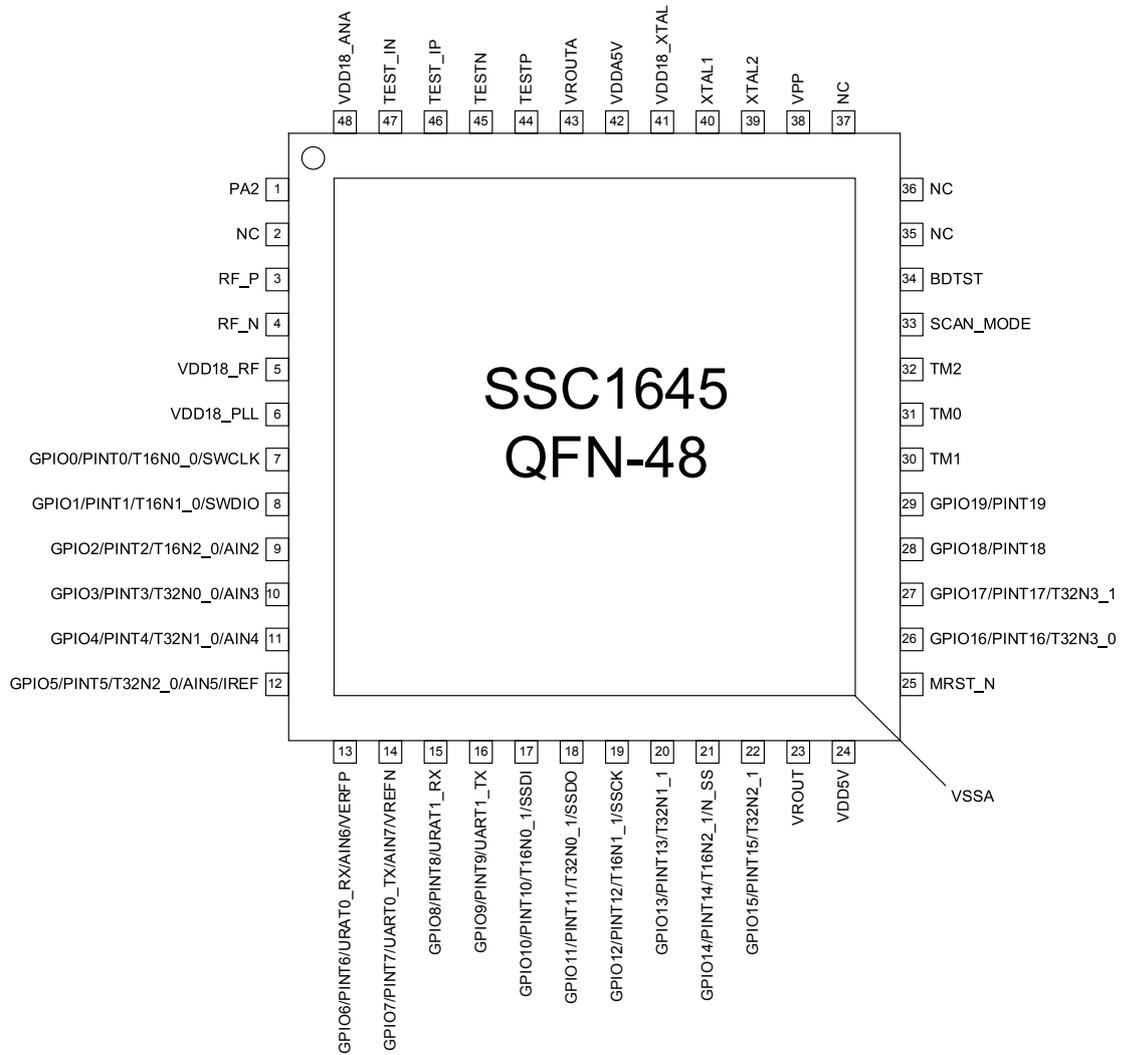


图 1-2 芯片 QFN-48 封装顶视图

1.4 管脚说明

芯片管脚	I/O	备注
MRST_N	I	芯片主复位，低电平有效
VDD5V	P	系统主电源输入 5V，用于数字电路电源
VDDA5V	P	系统主电源输入 5V，用于模拟电路电源
VDD18_XTAL	P	晶体振荡器电路电源输入 1.8V
VSSA	P	系统地
VDD18_RF	P	RF 收发器电源输入 1.8V
VDD18_PLL	P	PLL 倍频电路模块电源输入 1.8V
VDD18_ANA	P	模拟电路电源输入 1.8V
VROUT	AO	芯片内部数字电源 LDO 输出 1.8V，需外接电容
VROUTA	AO	芯片内部模拟电源 LDO 输出 1.8V，需外接电容
NC	-	未用
VPP	P	FLASH 测试管脚，应用时悬空
TM0	I	
TM1	I	
TM2	I	
SCAN_MODE	I	测试管脚，TEST_MUX 接低，其余管脚悬空
BDTST	I	
TESTP	AO	
TESTN	AO	
TEST_IP	AI	
TEST_IN	AI	
PA2	AO	RF 收发器的模拟信号输出 20dBm
RF_P	AI	RF 收发器的模拟信号正端输入
RF_N	AI	RF 收发器的模拟信号负端输入
XTAL2	AO	晶体振荡器端口
XTAL1	AI	
GPIO0-19	I/O	通用 I/O 端口 (CMOS/SMT)，内部功能复用

表 1-1 芯片管脚说明表

注 1: I = 输入, I/O = 输入/输出, P = 电源/地, SMT = 施密特输入, CMOS = CMOS 输出, AI = 模拟输入, AO = 模拟输出。

注 2: 所有的 1.8V 电源输入均需要芯片外部 1.8V LDO 提供，再加片外滤波电容。

1.5 管脚复用

管脚名	管脚复用	A/D	端口说明	备注
GPIO0	GPIO0	D	通用 I/O	-
	PINT0	D	外部端口中断 0	-
	T16N0CK0	D	T16N0 外部时钟输入端口 0	-
	T16N0IN0	D	T16N0 捕捉输入端口 0	-
	T16N0OUT0	D	T16N0 调制输出端口 0	-
	ISCK	D	FLASH 编程/SWD 调试时钟端口	-
GPIO1	GPIO1	D	通用 I/O	-
	PINT1	D	外部端口中断 1	-
	T16N1CK0	D	T16N1 外部时钟输入端口 0	-
	T16N1IN0	D	T16N1 捕捉输入端口 0	-
	T16N1OUT0	D	T16N1 调制输出端口 0	-
	ISDA	D	FLASH 编程/SWD 调试数据端口	-
GPIO2	GPIO2	D	通用 I/O	-
	PINT2	D	外部端口中断 2	-
	T16N2CK0	D	T16N2 外部时钟输入端口 0	-
	T16N2IN0	D	T16N2 捕捉输入端口 0	-
	T16N2OUT0	D	T16N2 调制输出端口 0	-
	AIN2	A	ADC 模拟通道 2	-
GPIO3	GPIO3	D	通用 I/O	-
	PINT3	D	外部端口中断 3	-
	T32N0CK0	D	T32N0 外部时钟输入端口 0	-
	T32N0IN0	D	T32N0 捕捉输入端口 0	-
	T32N0OUT0	D	T32N0 调制输出端口 0	-
	AIN3	A	ADC 模拟通道 3	-
GPIO4	GPIO4	D	通用 I/O	-
	PINT4	D	外部端口中断 4	-
	T32N1CK0	D	T32N1 外部时钟输入端口 0	-
	T32N1IN0	D	T32N1 捕捉输入端口 0	-
	T32N1OUT0	D	T32N1 调制输出端口 0	-
	AIN4	A	ADC 模拟通道 4	-
GPIO5	GPIO5	D	通用 I/O	-
	PINT5	D	外部端口中断 5	-
	T32N2CK0	D	T32N2 外部时钟输入端口 0	-
	T32N2IN0	D	T32N2 捕捉输入端口 0	-
	T32N2OUT0	D	T32N2 调制输出端口 0	-
	AIN5	A	ADC 模拟通道 5	-
GPIO6	GPIO6	D	通用 I/O	-

管脚名	管脚复用	A/D	端口说明	备注
	PINT6	D	外部端口中断 6	-
	RX0	D	UART0 数据接收端口	-
	AIN6	A	ADC 模拟通道 6	-
	VREFP	A		-
GPIO7	GPIO7	D	通用 I/O	-
	PINT7	D	外部端口中断 7	-
	TX0	D	UART0 数据发送端口	-
	AIN7	A	ADC 模拟通道 7	-
	VREFN	A		-
GPIO8	GPIO8	D	通用 I/O	-
	PINT8	D	外部端口中断 8	-
	RX1	D	UART1 数据接收端口	-
GPIO9	GPIO9	D	通用 I/O	-
	PINT9	D	外部端口中断 9	-
	TX1	D	UART1 数据发送端口	-
GPIO10	GPIO10	D	通用 I/O	-
	PINT10	D	外部端口中断 10	-
	T16N0CK1	D	T16N0 外部时钟输入端口 1	-
	T16N0IN1	D	T16N0 捕捉输入端口 1	-
	T16N0OUT1	D	T16N0 调制输出端口 1	-
	SDI0	D	SPI0 数据输入端口	-
GPIO11	GPIO11	D	通用 I/O	-
	PINT11	D	外部端口中断 11	-
	T32N0CK1	D	T32N0 外部时钟输入端口 1	-
	T32N0IN1	D	T32N0 捕捉输入端口 1	-
	T32N0OUT1	D	T32N0 调制输出端口 1	-
	SDO0	D	SPI0 数据输出端口	-
GPIO12	GPIO12	D	通用 I/O	-
	PINT12	D	外部端口中断 12	-
	T16N1CK1	D	T16N1 外部时钟输入端口 1	-
	T16N1IN1	D	T16N1 捕捉输入端口 1	-
	T16N1OUT1	D	T16N1 调制输出端口 1	-
	SCK0	D	SPI0 时钟端口	-
GPIO13	GPIO13	D	通用 I/O	-
	PINT13	D	外部端口中断 13	-
	T32N1CK1	D	T32N1 外部时钟输入端口 1	-
	T32N1IN1	D	T32N1 捕捉输入端口 1	-
	T32N1OUT1	D	T32N1 调制输出端口 1	-
GPIO14	GPIO14	D	通用 I/O	-
	PINT14	D	外部端口中断 14	-
	T16N2CK1	D	T16N2 外部时钟输入端口 1	-

管脚名	管脚复用	A/D	端口说明	备注
	T16N2IN1	D	T16N2 捕捉输入端口 1	-
	T16N2OUT1	D	T16N2 调制输出端口 1	-
	NSS0	D	SPI0 片选端口, 低有效	-
GPIO15	GPIO15	D	通用 I/O	-
	PINT15	D	外部端口中断 15	-
	T32N2CK1	D	T32N2 外部时钟输入端口 1	-
	T32N2IN1	D	T32N2 捕捉输入端口 1	-
	T32N2OUT1	D	T32N2 调制输出端口 1	-
GPIO16	GPIO16	D	通用 I/O	-
	PINT16	D	外部端口中断 16	-
	T32N3CK0	D	T32N3 外部时钟输入端口 0	-
	T32N3IN0	D	T32N3 捕捉输入端口 0	-
	T32N3OUT0	D	T32N3 调制输出端口 0	-
GPIO17	GPIO17	D	通用 I/O	-
	PINT17	D	外部端口中断 17	-
	T32N3CK1	D	T32N3 外部时钟输入端口 1	-
	T32N3IN1	D	T32N3 捕捉输入端口 1	-
	T32N3OUT1	D	T32N3 调制输出端口 1	-
GPIO18	GPIO18	D	通用 I/O	-
	PINT18	D	外部端口中断 18	-
GPIO19	GPIO19	D	通用 I/O	-
	PINT19	D	外部端口中断 19	-

表 1-2 I/O 管脚复用说明表

注 1: A = 模拟端口, D = 数字端口。

注 2: ISCK 和 ISDA 为 FLASH 程序存储器 ISP 编程和 SWD 调试协议复用端口, 具体参考附录 3 的描述。

第2章 CPU内核

本产品采用 Cortex-M0 作为 CPU 内核，具体请参考附录 1 Cortex-M0 内核描述。

第3章 存储资源

3.1 内部存储器地址映射

芯片内部存储器包括程序存储器，数据存储器，外设寄存器和系统内核寄存器，各存储器区域的地址映射关系如下图所示，图中对系统内核寄存器区域的地址映射进行了详细描述。

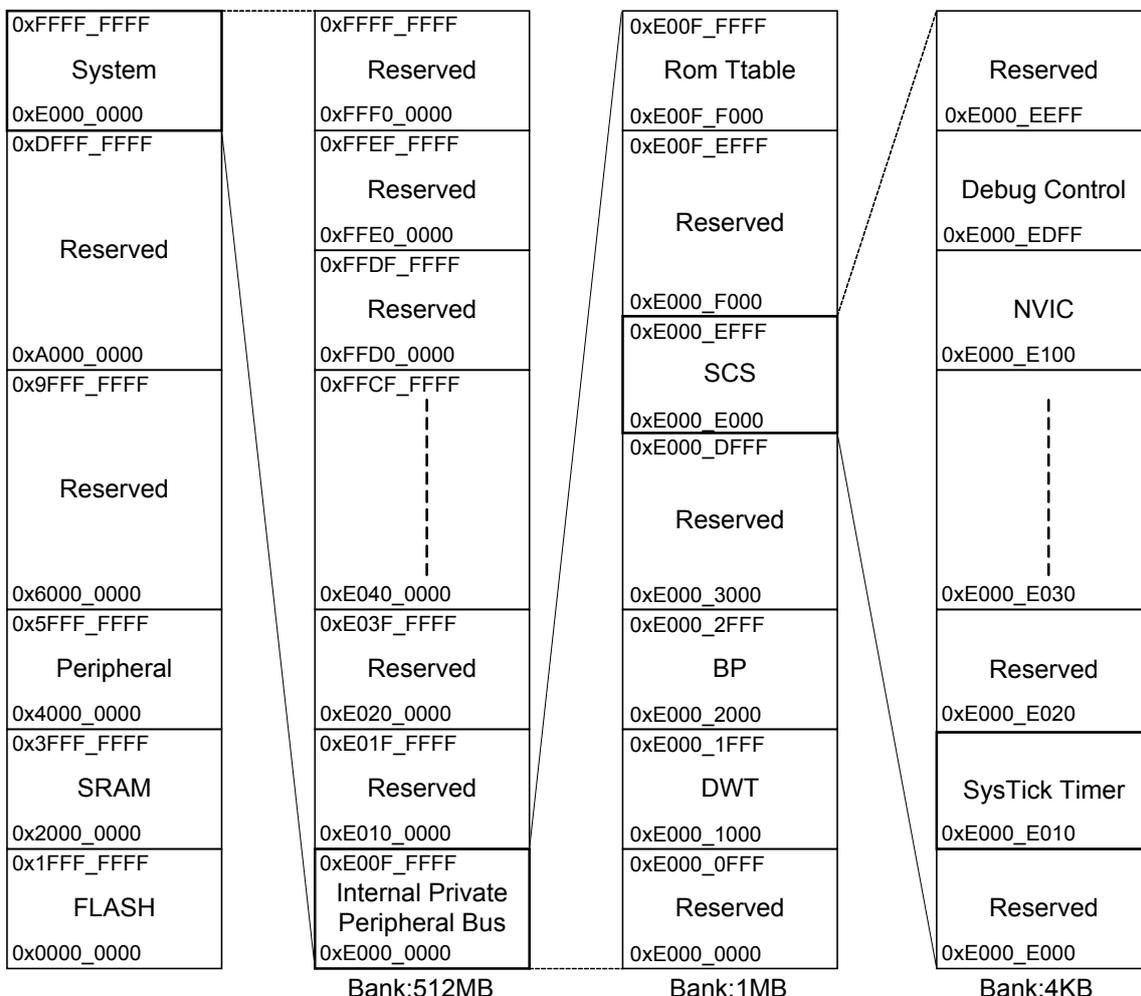


图 3-1 内部存储器地址映射

3.2 FLASH存储器

芯片内部的 FLASH 存储器，分为两部分，一部分作为程序存储器，共 64K 字节，地址范围为 0x0000_0000~0x0000_FFFF，共分为 128 页，每页 512 字节。

FLASH 程序存储器支持应用中自编程操作 IAP (In-Application Programming)。配置字区域无法通过 IAP 进行编程、擦除。

3.2.1 IAP自编程操作

FLASH 程序存储器的 IAP 自编程操作描述如下：

- ◇ 进行 IAP 操作前需先进行解锁，去除相关寄存器的写保护

- ◇ 支持页擦除模式
- ◇ 支持字编程模式，每个字包括 4 个字节
- ◇ IAP 自编程操作程序需放在芯片的 SRAM 中执行，并在程序中对 FLASH 擦除或编程结果进行校验
- ◇ IAP 操作过程中需软件禁止全局中断
- ◇ IAP 仅对程序主存储器区域进行擦除、编程操作，无法对配置字区域进行擦除、编程操作。

IAP 操作支持以下几个命令函数：

iap_unlock() ， iap_page_erase() ， iap_byte_program() ， iap_page_program() 和 iap_lock()，

分别用于 IAP 编程模式解锁，IAP 页擦除，IAP 字单元编程，IAP 页编程，IAP 上锁操作。

3.2.2 IAP 操作流程

首先对 IAP 操作进行初始化，通过 IAP 控制寄存器，设置 IAP 时钟源，然后进行 IAP 软件复位，再使能 IAP。具体流程图如下所示：

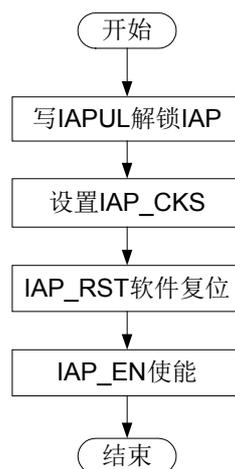


图 3-2 IAP 操作初始化流程图

IAP 操作包括 FLASH 页擦除，字编程，数据锁页编程和数据不锁页编程四种操作。具体各操作流程如下所示：

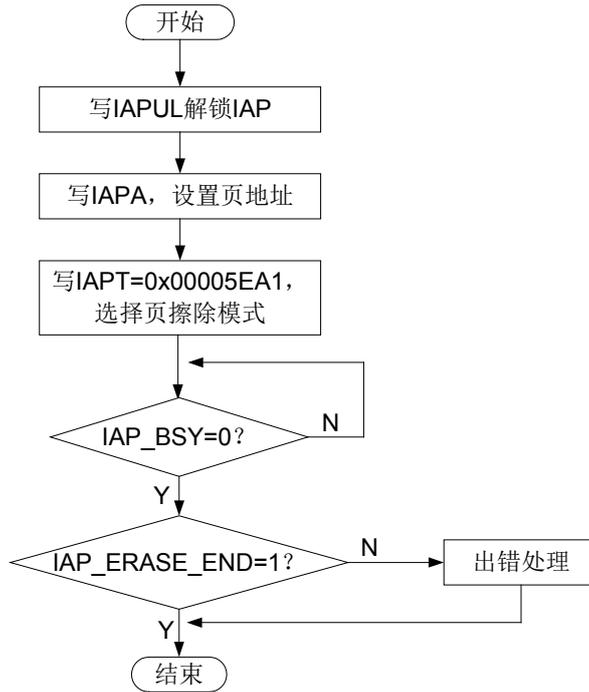


图 3-3 IAP 页擦除操作流程

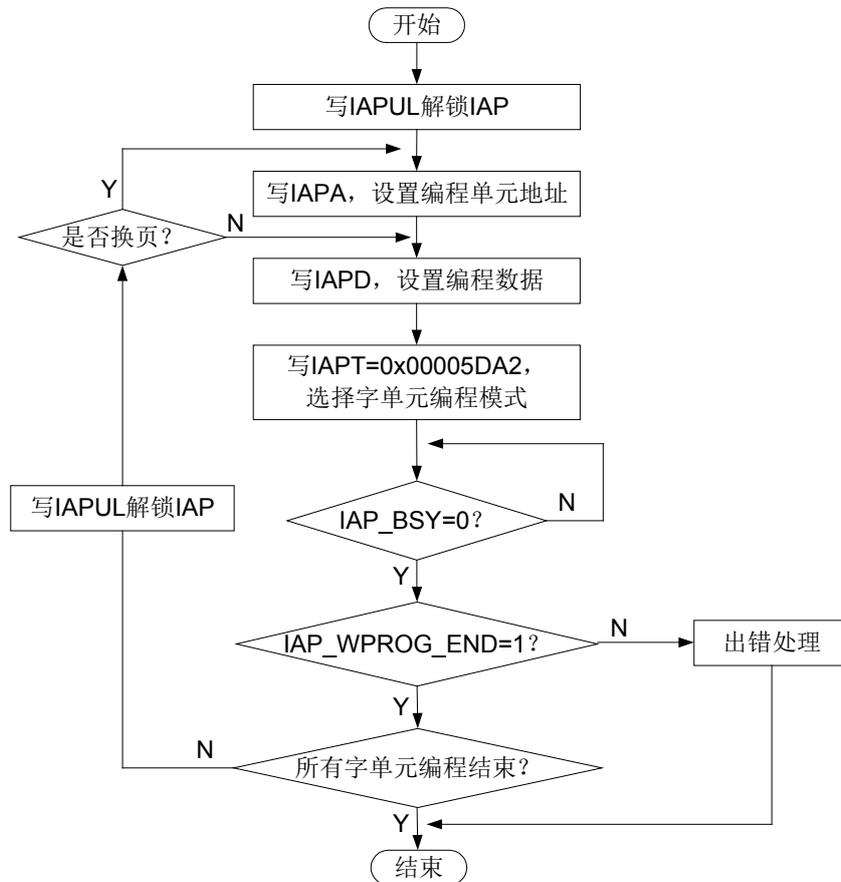


图 3-4 IAP 字编程操作流程

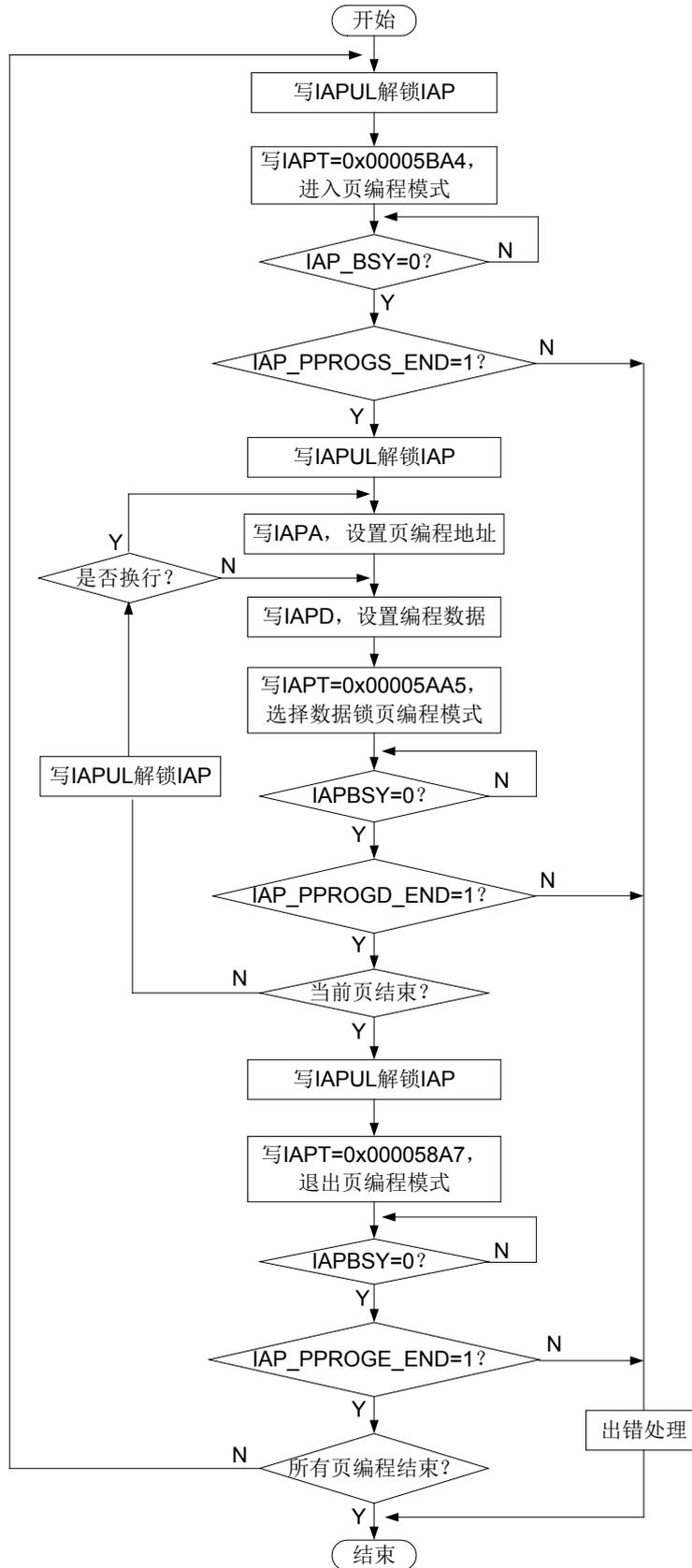


图 3-5 IAP 数据锁页编程操作流程

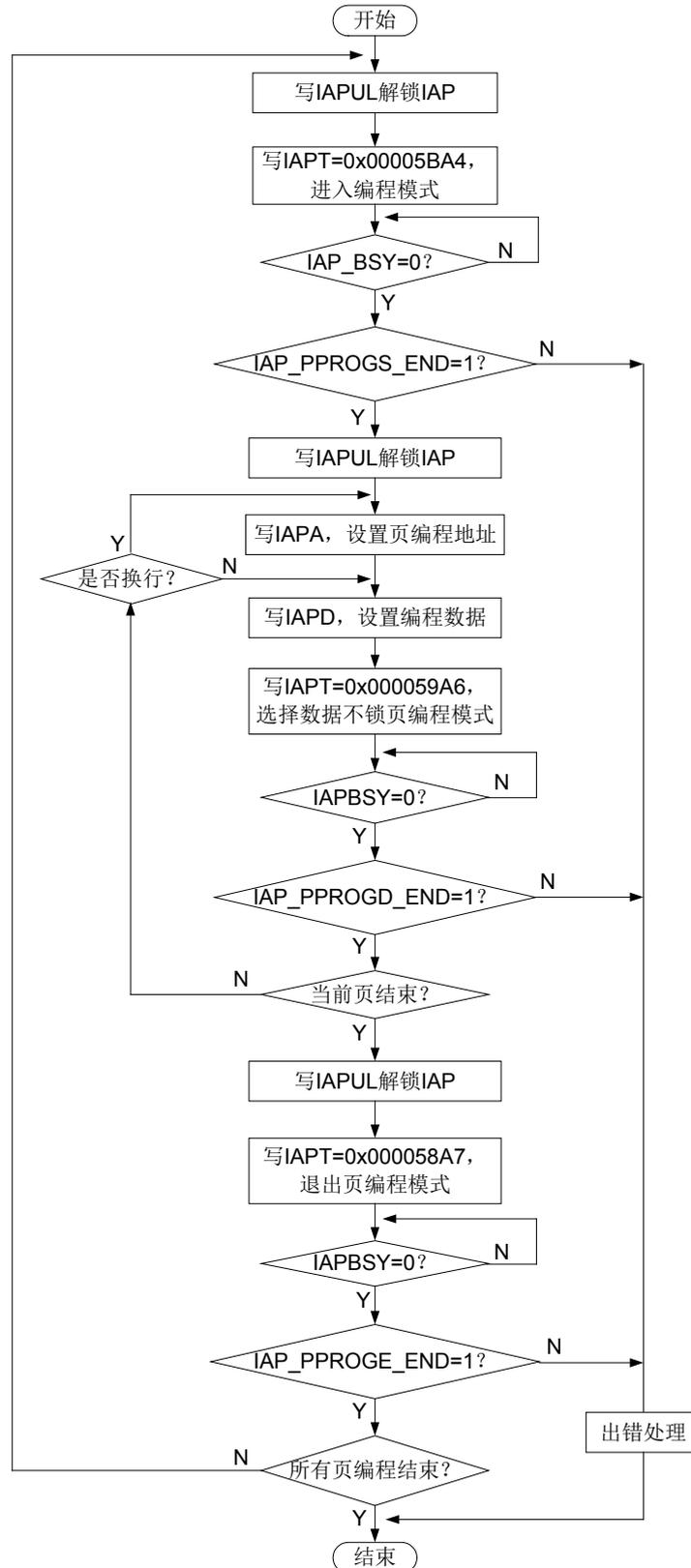


图 3-6 IAP 数据不锁页编程操作流程图

注 1: IAP 数据不锁页编程, 与数据锁页编程的操作流程相似。不同之处有两点, 一是页编程命令不同, 二是数据不锁页编程模式下, 设置下一个数据 IAP_DATA 或地址 IAP_ADDR 时, 不需要重新解锁。

3.2.3 特殊功能寄存器

IAP 解锁寄存器 (IAP_UL)															
偏移地址: 10 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
UL<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UL<15:0>															

UL<31:0>	bit31-0	R/W	<p>IAP 解锁: 写入 0x0000_00A5;</p> <p>IAP 上锁: 进行如下任一操作均可上锁</p> <p>写入其它值, IAP 上锁;</p> <p>写 IAP 触发寄存器 IAP_TRIG, IAP 自动上锁;</p> <p>写保留地址, IAP 上锁;</p> <p>IAP 软件复位后, IAP 上锁。</p>
----------	---------	-----	---

注 1: IAP 上锁后, 处于写保护状态的寄存器为 IAP_CON, IAP_ADDR, IAP_DATA, IAP_TRIG。
 注 2: 写保留地址, IAP 上锁, 是指对 4000FC00H~4000FFFFH 空间中未定义的地址单元, 进行写操作时 IAP 上锁。

IAP 控制寄存器 (IAP_CON)															
偏移地址: 00 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												CKS<1:0>	RST	EN	

—	bit31-4	—	—
CKS<1:0>	bit3-2	R/W	<p>IAP 时钟源选择位</p> <p>00: 20MHz</p> <p>01, 10, 11: 未用</p>
RST	bit1	W	<p>IAP 软件复位</p> <p>0: 读取时始终为 0</p> <p>1: 复位 (硬件自动清零)</p>
EN	bit0	R/W	<p>IAP 使能位</p> <p>0: 禁止</p> <p>1: 使能</p>

注 1: 对 IAP_CON 寄存器进行写操作前, 需要先设置 IAP_UL 寄存器, 对 IAP 解锁, 去除写保护。
 注 2: 执行 IAP 操作前均需先设置 EN=1, 将 FLASH 存储器的控制权移交至 IAP 模块, 直到 EN=0。

IAP 地址寄存器 (IAP_ADDR)															
偏移地址: 04 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IAPPA<6:0>							IAPRA<1:0>		IAPCA<4:0>				保留		
—		bit31-16		—		—									
IAPPA<6:0>		bit15-9		R/W		IAP 页地址 FLASH 存储器共 128 页									
IAPRA<1:0>		Bit8-7		R/W		IAP 行地址 每页 4 行									
IAPCA<4:0>		Bit6-2		R/W		IAP 列地址 每行 32 个字单元, 每个字单元 4 字节; 编程模式时, 与行地址一起作为当前页中被编程单元的相对地址, 编程前需保证该单元已经被擦除									
—		bit1-0		—		—									

注 1: 对 IAP_ADDR 寄存器进行写操作前, 需要先设置 IAP_UL 寄存器, 对 IAP 解锁, 去除写保护。
 注 2: 页擦除时, IAP 列地址和行地址无效; 完成页擦除后, IAPPA 保持不变, 所以每次页擦除, 均需填写 IAPPA。
 注 3: 完成字单元编程后, 列地址 IAPCA 自动+1; 当前行编程结束后, 如果换行, 需重新填写行地址 IAPRA; 当前页编程结束后, 如果换页, 需重新填写页地址 IAPPA。

IAP 数据寄存器 (IAP_DATA)															
偏移地址: 08 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATA<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA<15:0>															
DATA<31:0>				bit31-0		R/W		IAP 单元数据							

注 1: 对 IAP_DATA 寄存器进行写操作前, 需要先设置 IAP_UL 寄存器, 对 IAP 解锁, 去除写保护。

触发寄存器 (IAP_TRIG)													
偏移地址: 0C _H													
复位值: 00000000_00000000_00000000_00000000 _B													

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TRIG<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TRIG<15:0>															

TRIG<31:0>	bit31-0	R/W	<p>IAP 操作命令 (写入该寄存器后, IAP 重新上锁)</p> <p>0x0000_51AE: 全擦除 (仅在 SWD 调试时有效)</p> <p>0x0000_5EA1: 页擦除 (擦除 INFO 区时, 必须先执行全擦除操作, 否则无效)</p> <p>0x0000_5DA2: 编程模式</p> <p>其它: 无操作 (IAP 完成后, 硬件自动更改为无操作)</p>
------------	---------	-----	--

注 1: 对 IAP_TRIG 寄存器进行写操作前, 需要先设置 IAP_UL 寄存器, 对 IAP 解锁, 去除写保护。
 注 2: 页编程模式下, 对该页中的每个字单元逐个编程, 并在每个字单元编程时, 写入页编程命令。
 注 3: 当 IAP_TRIG=0x0000_59A6, FLASH 正在进行页编程时, IAP_DATA 处于被锁状态, 当前字编程完成后, IAP_DATA 自动解锁, 可以直接填写下一个数据, 而无需对 IAP_DATA 解锁, 填写行地址时也无需对 IAP_ADDR 解锁。

IAP 状态寄存器 (IAP_STA)													
偏移地址: 14 _H													
复位值: 00000000_00000000_00000000_00000000 _B													

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										PPROGE_E	PPROGD_E	PROGS_E	WPROG_	ERASE_	BSY
										ND	ND	ND	END	END	

—	bit31-6	—	—
PPROGE_END	bit5	R	<p>IAP 页编程模式退出标志位</p> <p>0: 触发 IAP_TRIG 自动清除, 或 IAP 软件复位清除</p> <p>1: 已退出页编程模式</p>
PPROGD_END	bit4	R	<p>IAP 页编程模式下, 字单元编程完成标志位</p> <p>0: 触发 IAP_TRIG 自动清除, 或 IAP 软件复位清除</p> <p>1: 页编程模式下, 当前字单元编程完成</p>
PROGS_END	bit3	R	<p>IAP 页编程模式启动标志位</p> <p>0: 触发 IAP_TRIG 自动清除, 或 IAP 软件复位清除</p> <p>1: 已进入页编程模式</p>
WPROG_END	bit2	R/W	<p>IAP 编程结束标志位</p> <p>0: 写 0 清除, 触发 IAP_TRIG 自动清除, 或 IAP 软件复位清除</p>

			1: 当前单元编程完成
ERASE_END	bit1	R/W	IAP 页擦除结束标志位 0: 写 0 清除, 触发 IAP_TRIG 自动清除, 或 IAP 软件复位清除 1: 当前页擦除完成
BSY	bit0	R	IAP 工作状态位 0: 空闲, IAP 软件复位可将该位清零 1: IAP 操作正在进行中

3.2.4 IAP例程

```

iapcfg_rst EQU    0x2
iapcfg_en  EQU    0x1
iapcfg_stp EQU    0x0

;*****
; 扇区擦除例程
;*****
;备份 0x8000~0x81FF 数据
LDR    R0, =0x8000
LDR    R2, =0x0      ; Backup Area Base Address
LDR    R4, =0x200

ERASE_AREA_BACKUP
LDR    R3, [R0,R2]
ADDS   R2, #0x04
CMP    R2, R4
BNE    ERASE_AREA_BACKUP

;解锁 IAP
LDR    R0, =IAP_UL
LDR    R1, =0xA5
STR    R1, [R0]
;使能 IAP (若初始化中已经使能过, 可跳过)
LDR    R0, =IAP_CON
LDR    R1, =iapcfg_en
STR    R1, [R0]

;设置扇区地址
LDR    R0, =IAP_ADDR
LDR    R1, =0x2000      ;(0x8000>>2)
STR    R1, [R0]
;触发擦除命令
LDR    R0, =IAP_TRIG
LDR    R1, =0x5EA1

```

```

        STR    R1, [R0]
        ;等待擦除结束
        LDR    R7, =0x01
        LDR    R0, =IAPS
IAP_ERASE_WAIT
        LDR    R1, [R0]
        TST    R1, R7
        BNE    IAP_ERASE_WAIT
        ;判断是否正确
        LDR    R1, [R0]
        LDR    R7, =0x02
        TST    R1, R7
        BNE    NEXT1
        ; 执行出错程序
        LDR    R0, =IAP_ERROR
        BX    R0
NEXT1
        ; 执行之后的操作

;*****
;
; 字单元编程例程
;*****
; 解锁 IAP
LDR    R0, =IAP_UL
        LDR    R1, =0xA5
        STR    R1, [R0]
        ; 使能 IAP (若初始化中已经使能过, 可跳过)
        LDR    R0, =IAP_CON
        LDR    R1, =iapcfg_en
        STR    R1, [R0]
        ;设置“字单元”地址 (字节单元地址/4)
        LDR    R0, =IAP_ADDR
        LDR    R1, =0x2000          ;(0x8000>>2)
        STR    R1, [R0]

        LDR    R2, =PROG_DATA      ; 字编程数据
        LDR    R4, =0x0            ;Program Counter
        LDR    R5, =0x20

WPROG_SR
        ;解锁 IAP
        LDR    R0, =IAP_UL
        LDR    R1, =0xA5
        STR    R1, [R0]

```

```

;设置编程数据
LDR    R0, =IAP_DATA
STR    R2, [R0]
;触发字编程命令
LDR    R0, =IAP_TRIG
LDR    R1, =0x5DA2
STR    R1, [R0]
;等待字编程结束
LDR    R7, =0x01
LDR    R0, =IAPS
IAP_WPROG_WAIT
LDR    R1, [R0]
TST    R1, R7
BNE    IAP_WPROG_WAIT
;判断是否正确
LDR    R1, [R0]
LDR    R7, =0x04
TST    R1, R7
BNE    NEXT3
LDR    R0, =IAP_ERROR
BX     R0

NEXT3
LDR    R2, = PROG_DATA           ; 字编程数据更新
;判断是否整页编程完成
ADDS   R4, #0x01
CMP    R4, R5
BEQ    WPROG_END
LDR    R0, =WPROG_SR
BX     R0

WPROG_END
; 判断整页数据是否正确

;*****
;
; 页编程例程
;*****
;
; 解锁 IAP
LDR    R0, =IAP_UL
LDR    R1, =0xA5
STR    R1, [R0]
; 使能 IAP (若初始化中已经使能过, 可跳过)
LDR    R0, =IAP_CON

```

```

LDR    R1, =iapcfg_en
STR    R1, [R0]
;设置页地址
LDR    R0, =IAP_ADDR
LDR    R1, =0x2040 ; (0x8100>>2)
STR    R1, [R0]
;触发页起始操作
LDR    R0, =IAP_TRIG
LDR    R1, =0x5BA4
STR    R1, [R0]
;等待页起始结束
LDR    R7, =0x01
LDR    R0, =IAPS

```

IAP_PPROGS1_WAIT

```

LDR    R1, [R0]
TST    R1, R7
BNE    IAP_PPROGS1_WAIT
;判断是否正确
LDR    R1, [R0]
LDR    R7, =0x08
TST    R1, R7

BNE    NEXT5
LDR    R0, =IAP_ERROR
BX     R0

```

NEXT5

```

;UnLock IAP
LDR    R0, =IAP_UL
LDR    R1, =0xA5
STR    R1, [R0]

LDR    R2, =PROG_DATA
LDR    R4, =0x0 ;Program Counter
LDR    R5, =0x20

```

PPROGD1

```

; 解锁 IAP
LDR    R0, =IAP_UL
LDR    R1, =0xA5
STR    R1, [R0]
;写入数据
LDR    R0, =IAP_DATA

```

```

STR    R2, [R0]
;触发数据编程（触发命令后 IAP 自动上锁）
LDR    R0, =IAP_TRIG
LDR    R1, =0x5AA5      ;(若使用 0x59A6,则 IAP 数据在完成后自动解锁)
STR    R1, [R0]
;等待编程结束
LDR    R7, =0x01
LDR    R0, =IAPS

```

IAP_PPROGD1_WAIT

```

LDR    R1, [R0]
TST    R1, R7
BNE    IAP_PPROGD1_WAIT
;判断是否正确
LDR    R1, [R0]
LDR    R7, =0x10
TST    R1, R7
BNE    NEXT6
LDR    R0, =IAP_ERROR
BX     R0

```

NEXT6

```

LDR    R2, =PROG_DATA

```

```

;判断页编程是否结束

```

```

ADDS   R4, #0x01
CMP    R4, R5
BEQ    PPROGE1_END
LDR    R0, =PPROGD1
BX     R0
NOP

```

PPROGE1_END

```

;解锁 IAP
LDR    R0, =IAP_UL
LDR    R1, =0xA5
STR    R1, [R0]
;触发页结束操作
LDR    R0, =IAP_TRIG
LDR    R1, =0x58A7
STR    R1, [R0]
;等待页结束完成
LDR    R7, =0x01
LDR    R0, =IAPS

```

IAP_PPROGE1_WAIT

```
LDR    R1, [R0]
TST    R1, R7
BNE    IAP_PPROGE1_WAIT
;判断是否正确
LDR    R1, [R0]
LDR    R7, =0X20
TST    R1, R7
BNE    NEXT7
LDR    R0, =IAP_ERROR
BX     R0
NEXT7
```

3.3 SRAM存储器

芯片内部的 SRAM 存储器总容量为 20K 字节，用作数据存储器。

3.4 外设寄存器

3.4.1 外设寄存器地址映射

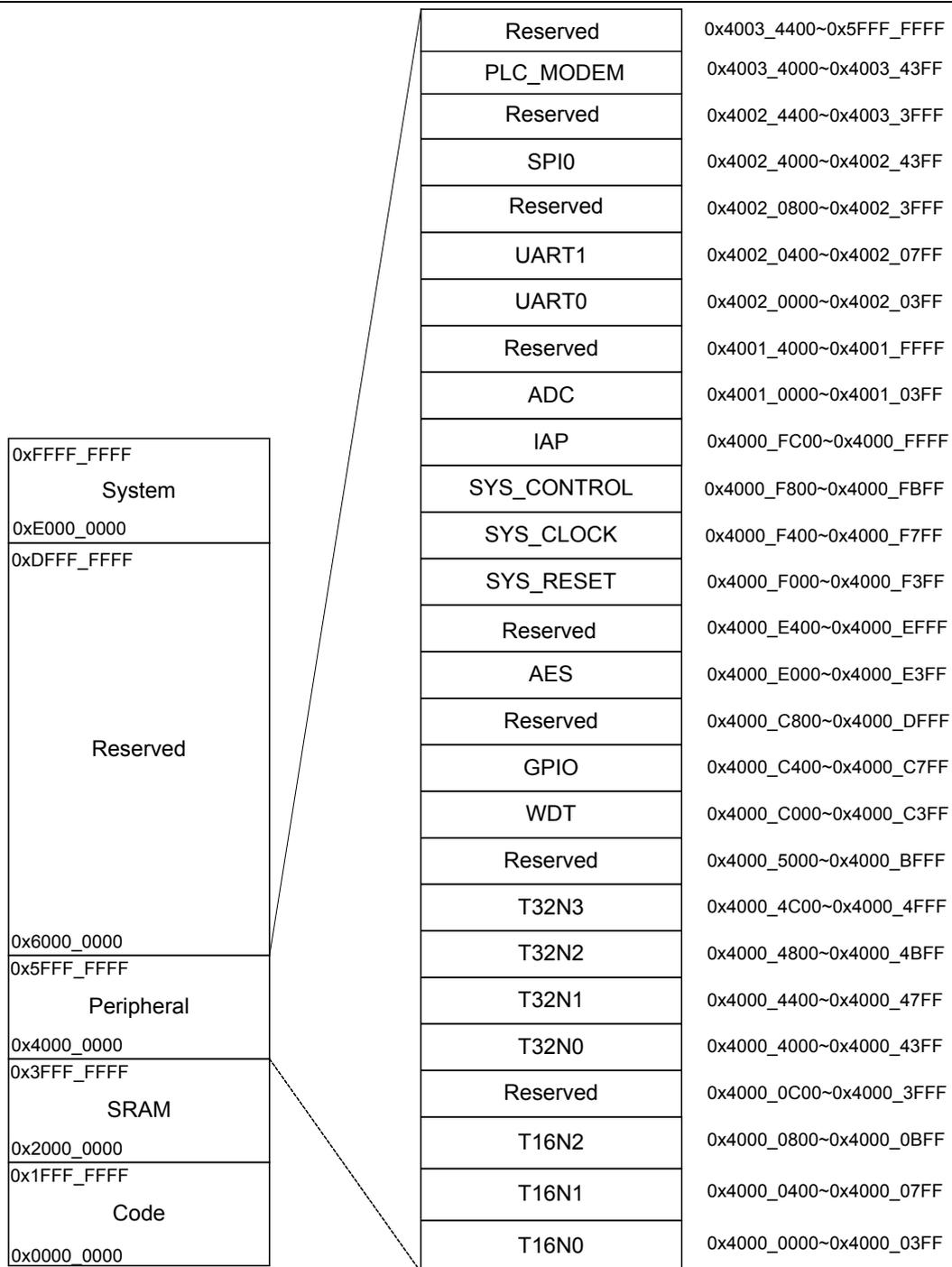


图 3-7 外设寄存器映射图

注 1: Reserved 保留寄存器区域为只读，读出值为 00000000H。

注 2: 每个 APB 桥连接的寻址空间为 256KB，本芯片内置一个 APB 桥，寻址范围为 0x4000_0000~0x4003_FFFF；每类外设的寻址空间为 16KB（如 16 位定时器 T16Nx 为 0x4000_0000~0x4000_3FFF）；每个外设的寻址空间为 1KB（如 T16N0 定时器为 0x4000_0000~0x4000_03FF）。

3.4.2 系统控制单元（SCU）寄存器列表

系统控制单元（SCU）		
寄存器名称	寄存器地址	寄存器描述
SCU 基地址：4000_F000 _H		
SCU_PERI_CLKEN	0400 _H	外设时钟控制寄存器
SCU_SYS_CLKEN	0404 _H	系统时钟控制寄存器
SCU_WAKEUP_TIME	0408 _H	唤醒时间设置寄存器
SCU_MODSUB_CLKEN	040C _H	Modem 模块时钟控制寄存器

3.4.3 GPIO寄存器列表

GPIO 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
GPIO 基地址：4000_C400 _H		
GPIO_DATA	0000 _H	GPIO 端口数据寄存器
GPIO_DIR	0010 _H	GPIO 端口方向控制寄存器
GPIO_ERIF	0020 _H	GPIO 端口上升沿中断标志寄存器
GPIO_EFIF	0024 _H	GPIO 端口下降沿中断标志寄存器
GPIO_LVIF	0028 _H	GPIO 端口电平变化中断标志寄存器
GPIO_ERIE	0030 _H	GPIO 端口上升沿中断使能寄存器
GPIO_EFIE	0034 _H	GPIO 端口下降沿中断使能寄存器
GPIO_LVIE	0038 _H	GPIO 端口电平变化中断使能寄存器
GPIO_FLT_CON	003C _H	外设复用管脚输入信号滤波控制寄存器
GPIO_SMIT_EN	0040 _H	外设复用管脚施密特使能寄存器
GPIO_MOD0	0080 _H	GPIO0 端口工作控制寄存器
GPIO_MOD1	0084 _H	GPIO1 端口工作控制寄存器
GPIO_MOD2	0088 _H	GPIO2 端口工作控制寄存器
GPIO_MOD3	008C _H	GPIO3 端口工作控制寄存器
GPIO_MOD4	0090 _H	GPIO4 端口工作控制寄存器
GPIO_MOD5	0094 _H	GPIO5 端口工作控制寄存器
GPIO_MOD6	0098 _H	GPIO6 端口工作控制寄存器
GPIO_MOD7	009C _H	GPIO7 端口工作控制寄存器
GPIO_MOD8	00A0 _H	GPIO8 端口工作控制寄存器
GPIO_MOD9	00A4 _H	GPIO9 端口工作控制寄存器
GPIO_MOD10	00A8 _H	GPIO10 端口工作控制寄存器
GPIO_MOD11	00AC _H	GPIO11 端口工作控制寄存器
GPIO_MOD12	00B0 _H	GPIO12 端口工作控制寄存器
GPIO_MOD13	00B4 _H	GPIO13 端口工作控制寄存器
GPIO_MOD14	00B8 _H	GPIO14 端口工作控制寄存器
GPIO_MOD15	00BC _H	GPIO15 端口工作控制寄存器

GPIO 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
GPIO_MOD16	00C0 _H	GPIO16 端口工作控制寄存器
GPIO_MOD17	00C4 _H	GPIO17 端口工作控制寄存器
GPIO_MOD18	00C8 _H	GPIO18 端口工作控制寄存器
GPIO_MOD19	00CC _H	GPIO19 端口工作控制寄存器

3.4.4 FLASH存储器IAP寄存器列表

IAP 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
IAP 基地址: 4000_FC00 _H		
IAP_CON	0000 _H	IAP 控制寄存器
IAP_ADDR	0004 _H	IAP 地址寄存器
IAP_DATA	0008 _H	IAP 数据寄存器
IAP_TRIG	000C _H	IAP 触发寄存器
IAP_UL	0010 _H	IAP 解锁寄存器
IAP_STA	0014 _H	IAP 状态寄存器

3.4.5 WDT寄存器列表

WDT 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
WDT Base Address: 4000_C000 _H		
WDT_LOAD	0000 _H	WDT counter load value register
WDT_VALUE	0004 _H	WDT counter current value register
WDT_CON	0008 _H	WDT control register
WDT_INTCLR	000C _H	WDT interrupt flag clear register
WDT_RIS	0010 _H	WDT interrupt flag register
WDT_LOCK	0100 _H	WDT access enable register

3.4.6 T16N0/T16N1/T16N2 寄存器列表

T16N 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
T16N0 基地址: 4000_0000 _H T16N1 基地址: 4000_0400 _H T16N2 基地址: 4000_0800 _H		
T16N_CNT	0000 _H	T16N 计数值寄存器
T16N_CON0	0004 _H	T16N 控制寄存器 0

T16N 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
T16N_CON1	0008 _H	T16N 控制寄存器 1
T16N_INT	000C _H	T16N 中断标志寄存器
T16N_PRECNT	0010 _H	T16N 预分频器计数值寄存器
T16N_PREMAT	0014 _H	T16N 预分频器计数匹配寄存器
T16N_MAT0	0020 _H	T16N 计数匹配寄存器 0
T16N_MAT1	0024 _H	T16N 计数匹配寄存器 1
T16N_MAT2	0028 _H	T16N 计数匹配寄存器 2
T16N_MAT3	002C _H	T16N 计数匹配寄存器 3

3.4.7 T32N0/T32N1/T32N2/T32N3 寄存器列表

T32N 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
T32N0 基地址: 4000_4000 _H T32N1 基地址: 4000_4400 _H T32N2 基地址: 4000_4800 _H T32N3 基地址: 4000_4C00 _H		
T32N_CNT	0000 _H	T32N 计数值寄存器
T32N_CON0	0004 _H	T32N 控制寄存器 0
T32N_CON1	0008 _H	T32N 控制寄存器 1
T32N_INT	000C _H	T32N 中断标志寄存器
T32N_PRECNT	0010 _H	T32N 预分频器计数值寄存器
T32N_PREMAT	0014 _H	T32N 预分频器计数匹配寄存器
T32N_MAT0	0020 _H	T32N 计数匹配寄存器 0
T32N_MAT1	0024 _H	T32N 计数匹配寄存器 1
T32N_MAT2	0028 _H	T32N 计数匹配寄存器 2
T32N_MAT3	002C _H	T32N 计数匹配寄存器 3

3.4.8 UART0/UART1 寄存器列表

UART 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
UART0 基地址: 4002_0000 _H UART1 基地址: 4002_0400 _H		
UART_CON	0000 _H	UART 控制寄存器
UART_STAT	0004 _H	UART 状态寄存器
UART_BRR	0008 _H	UART 波特率寄存器
UART_INT	000C _H	UART 中断寄存器
UART_TB0	0010 _H	UART 发送缓冲寄存器 0

UART 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
UART_TB1	0014 _H	UART 发送缓冲寄存器 1
UART_TB2	0018 _H	UART 发送缓冲寄存器 2
UART_TB3	001C _H	UART 发送缓冲寄存器 3
UART_RB0	0020 _H	UART 接收缓冲寄存器 0
UART_RB1	0024 _H	UART 接收缓冲寄存器 1
UART_RB2	0028 _H	UART 接收缓冲寄存器 2
UART_RB3	002C _H	UART 接收缓冲寄存器 3

3.4.9 SPI0 寄存器列表

SPI 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
SPI0 基地址: 4002_4000 _H		
SPI_CON	0000 _H	SPI 控制寄存器
SPI_TBW	0008 _H	SPI 发送数据写入寄存器
SPI_RBR	000C _H	SPI 接收数据读取寄存器
SPI_IE	0010 _H	SPI 中断使能寄存器
SPI_IF	0014 _H	SPI 中断标志寄存器
SPI_TB	0018 _H	SPI 发送缓冲寄存器
SPI_RB	001C _H	SPI 接收缓冲寄存器

3.4.10 ADC 寄存器列表

ADC 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
ADC 基地址: 4001_0000 _H		
ADC_DR	0000 _H	ADC 转换值寄存器
ADC_CON0	0004 _H	ADC 控制寄存器 0
ADC_CON1	0008 _H	ADC 控制寄存器 1
ADC_CHS	000C _H	ADC 通道选择寄存器
ADC_INT	0010 _H	ADC 中断寄存器

3.4.11 RCT寄存器列表

RCT 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
RCT 基地址: 4000_C800 _H		
RC_WK	0000 _H	RF 收发器唤醒间隔寄存器
RC_CAL	0004 _H	RC 时钟校准控制寄存器
RC_CAL_RSLT	0008 _H	RC 时钟校准结果寄存器
RC_CNT_LOAD	000C	RC 计数器加载值
RC_CNT	0010	RC 计数器值

3.4.12 AES寄存器列表

AES 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
AES 基地址: 4000_E000 _H		
AES_DATA0	0000 _H	AES 数据寄存器 0
AES_DATA1	0004 _H	AES 数据寄存器 1
AES_DATA2	0008 _H	AES 数据寄存器 2
AES_DATA3	000C _H	AES 数据寄存器 3
AES_KEY0	0010 _H	AES 密钥寄存器 0
AES_KEY1	0014 _H	AES 密钥寄存器 1
AES_KEY2	0018 _H	AES 密钥寄存器 2
AES_KEY3	001C _H	AES 密钥寄存器 3
AES_CON	0020 _H	AES 控制寄存器

3.4.13 RF收发器寄存器

RF 收发器控制寄存器列表		
寄存器名称	寄存器地址	寄存器描述
RF 收发器控制寄存器基地址: 4003_4000		
RF_MCS0	0030	Modem 控制状态寄存器 0
RF_MCS1	0034	Modem 控制状态寄存器 1
RF_MCS2	0038	Modem 控制状态寄存器 2
RF_MCS3	003C	Modem 控制状态寄存器 3
RF_SFD1	0040	帧定界设置寄存器 1
RF_SFD2	0044	帧定界设置寄存器 2
RF_SRX	0048	接收到的 SFD 内容
RF_SCO	004C	接收 SFD 比对比值寄存器
RF_PHR	0050	PHR 寄存器
RF_PSDU	0060	软件识别帧长设置寄存器
RF_TXD	0070	位通信模式发送数据

RF 收发器控制寄存器列表		
寄存器名称	寄存器地址	寄存器描述
RF_RXD	0074	位通信模式接收数据
RF_IE	0078	MODEM 中断使能寄存器
RF_IF	007C	MODEM 中断标志寄存器
FIFO_PTR	0080	FIFO 当前指针寄存器
FIFO_DATA	0084	FIFO 当前数据寄存器
RF_PRL	0088	前导码长度设置寄存器
RF_FREQ	008C	载波频率设置寄存器

3.4.14 跳频寄存器

HOP 跳频寄存器		
寄存器名称	寄存器地址	寄存器描述
跳频寄存器基地址: 4003_4200		
HOP_CON	0000	跳频控制寄存器
HOP_SPACE	0004	跳频频道间隔寄存器
HOP_CNT	0008	跳频延时计数寄存器
HOP_DLY	000C	跳频延时设置寄存器
HOP_CS0	0010	跳频频道选择寄存器 0
HOP_CS1	0014	跳频频道选择寄存器 1
HOP_CS2	0018	跳频频道选择寄存器 2
HOP_CS3	001C	跳频频道选择寄存器 3

3.5 内核寄存器

3.5.1 系统定时器 (SYSTICK) 寄存器列表

系统定时器 (SYSTICK)		
寄存器名称	寄存器地址	功能说明
SYSTICK 基地址: E000_E000 _H		
SYST_CSR	0010 _H	SYSTICK 控制和状态寄存器
SYST_RVR	0014 _H	SYSTICK 重装值寄存器
SYST_CVR	0018 _H	SYSTICK 当前值寄存器
SYST_CALIB	001C _H	SYSTICK 校准值寄存器

3.5.2 不可屏蔽中断控制 (NMICS) 寄存器列表

不可屏蔽中断控制器 (NMICS)		
寄存器名称	寄存器地址	功能说明
NMICS 基地址: 4000_F800 _H		
NMICS	0000 _H	不可屏蔽中断控制寄存器

3.5.3 中断控制器（NVIC）寄存器列表

中断控制器（NVIC）		
寄存器名称	寄存器地址	功能说明
NVIC 基地址：E000_E100 _H		
NVIC_ISER	0000 _H	IRQ0~31 置中断请求使能寄存器
NVIC_ICER	0080 _H	IRQ0~31 清中断请求使能寄存器
NVIC_ISPR	0100 _H	IRQ0~31 置中断挂起寄存器
NVIC_ICPR	0180 _H	IRQ0~31 清中断挂起寄存器
NVIC_PR0	0300 _H	IRQ0~3 优先级控制寄存器
NVIC_PR1	0304 _H	IRQ4~7 优先级控制寄存器
NVIC_PR2	0308 _H	IRQ8~11 优先级控制寄存器
NVIC_PR3	030C _H	IRQ12~15 优先级控制寄存器
NVIC_PR4	0310 _H	IRQ16~19 优先级控制寄存器
NVIC_PR5	0314 _H	IRQ20~23 优先级控制寄存器
NVIC_PR6	0318 _H	IRQ24~27 优先级控制寄存器
NVIC_PR7	031C _H	IRQ28~31 优先级控制寄存器

3.5.4 系统控制块（SCB）寄存器列表

系统控制块（SCB）		
寄存器名称	寄存器地址	功能说明
SCB 基地址：E000_ED00 _H		
SCB_CPUID	0000 _H	CPUID 寄存器
SCB_ICSR	0004 _H	中断控制和状态寄存器
SCB_AIRCR	000C _H	应用中断和复位控制寄存器
SCB_SCR	0010 _H	系统控制寄存器
SCB_CCR	0014 _H	配置和控制寄存器
SCB_SHPR2	001C _H	系统处理程序优先级寄存器 2
SCB_SHPR3	0020 _H	系统处理程序优先级寄存器 3

3.5.5 系统复位状态（RST_STAT）寄存器列表

系统复位状态寄存器（RST_STAT）		
寄存器名称	寄存器地址	功能说明
RST_STAT 基地址：4000_F000 _H		
RST_STAT	0000 _H	系统复位状态寄存器

第4章 输入输出端口

4.1 概述

本芯片支持一组 GPIO 端口，共 20 个 I/O。

所有 I/O 端口都是 TTL 施密特输入和 CMOS 输出驱动（可配置为开漏输出），每个 I/O 端口的复用功能和工作模式由端口控制寄存器（GPIO_MODx）配置。

当 I/O 端口配置为通用数字 I/O 功能时，其输入输出状态由端口方向控制寄存器（GPIO_DIR）配置。当 I/O 端口处于输出状态时，其电平由端口数据寄存器（GPIO_DATA）决定，1 为高电平，0 为低电平；当 I/O 端口处于输入状态时，其电平状态可通过读取端口数据寄存器（GPIO_DATA）获得。

当 I/O 端口配置为复用功能时，作为芯片外设功能模块的复用端口，其输入输出状态仍需通过端口方向控制寄存器（GPIO_DIR）进行配置。

当 I/O 端口复用为芯片外设功能模块的输入端口时，由滤波控制寄存器 GPIO_FLT_CON 控制其输入信号是否被滤波，增强端口的抗干扰能力。

当 I/O 端口复用为芯片外设功能模块的输入端口，或用作外部端口中断输入功能时，由施密特使能寄存器 GPIO_SMIT_EN 控制其是否具有施密特输入特性。

每个 I/O 端口均支持开漏输出，由开漏输出使能位（GPIO_MODx 寄存器的 ODE 位）控制开漏输出否使能。

每个 I/O 端口均支持弱上拉，由端口输入弱上拉使能位（GPIO_MODx 寄存器的 WPU 位）控制其弱上拉功能是否使能。

每个 I/O 端口均支持电流驱动能力可配置，由端口输出驱动能力选择位（GPIO_MODx 寄存器的 DS 位）选择 I/O 端口的输出驱动能力，可选择为强电流驱动 I/O 端口，或者普通驱动 I/O 端口。

4.2 结构框图

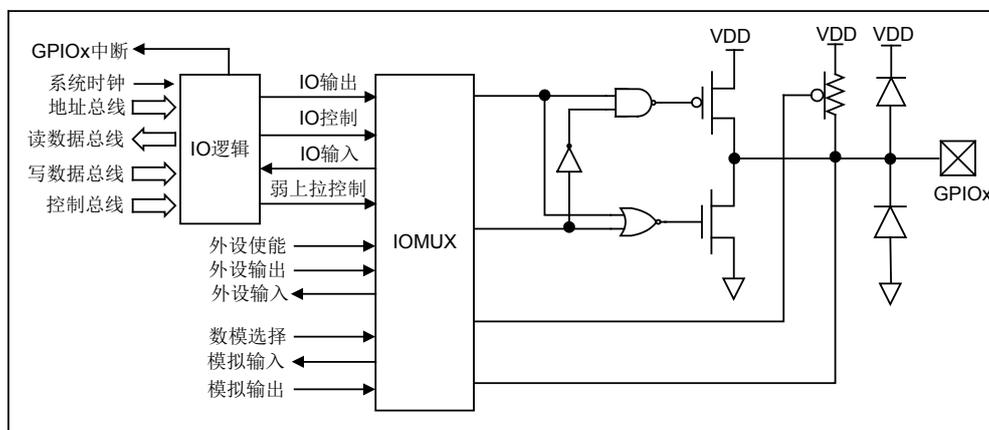


图 4-1 GPIOx 电路结构框图

4.3 外部端口中断

支持 20 个外部端口中断 (PINT0~PINT19)，其中 PINT0~PINT7 有各自独立的中断向量 IRQ0~IRQ7，PINT8~PINT15 共用一个中断向量 IRQ28，PINT16~PINT19 共用一个中断向量 IRQ29。

每个外部端口中断，均支持上升沿，下降沿，电平变化触发中断三种方式，分别通过 GPIO 端口上升沿中断使能寄存器 (GPIO_ERIE)，GPIO 端口下降沿中断使能寄存器 (GPIO_EFIE)，GPIO 端口电平变化中断使能寄存器 (GPIO_LVIE)，对每个外部端口中断标志是否触发外部端口中断请求，进行配置。

4.4 特殊功能寄存器

4.4.1 GPIO数据 and 方向控制寄存器

GPIO 端口数据寄存器 (GPIO_DATA)															
偏移地址: 00 _H															
复位值: 00000000_00000000_00000000_00000000 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												DATA<19:16>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA<15:0>															

-	bit31-20	-	-
DATA<19:0>	bit19-0	R/W	GPIO 端口输入/输出电平 0: 输入/输出低电平 1: 输入/输出高电平

GPIO 端口数据寄存器 (GPIO_DIR)															
偏移地址: 10 _H															
复位值: 11111111_11111111_11111111_11111111 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												DIR<19:16>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIR<15:0>															

-	bit31-20	-	-
DIR<19:0>	bit19-0	R/W	GPIO 端口方向控制位 0: 输出 1: 输入

4.4.2 GPIO中断寄存器

GPIO 端口数据寄存器 (GPIO_ERIF)															
偏移地址: 20 _H															
复位值: 00000000_00000000_00000000_00000000 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												ERIF<19:16>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ERIF<15:0>															

-	bit31-20	-	-
ERIF<19:0>	bit19-0	R/W	GPIO 上升沿中断标志位 0: 无中断 1: 有中断, 可软件写 0 清除

GPIO 端口数据寄存器 (GPIO_EFIF)															
偏移地址: 24 _H															
复位值: 00000000_00000000_00000000_00000000 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												EFIF<19:16>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EFIF<15:0>															

-	bit31-20	-	-
EFIF<19:0>	bit19-0	R/W	GPIO 下降沿中断标志位 0: 无中断 1: 有中断, 可软件写 0 清除

GPIO 端口数据寄存器 (GPIO_LVIF)															
偏移地址: 28 _H															
复位值: 00000000_00000000_00000000_00000000 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												LVIF<19:16>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LVIF<15:0>															

-	bit31-20	-	-
LVIF<19:0>	bit19-0	R/W	GPIO 电平变化中断标志位 0: 无中断 1: 有中断, 可软件写 0 清除

GPIO 端口数据寄存器 (GPIO_ERIE)

偏移地址: 30_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												ERIE<19:16>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ERIE<15:0>															

-	bit31-20	-	-
ERIE<19:0>	bit19-0	R/W	GPIO 上升沿中断使能位 0: 禁止 1: 使能

GPIO 端口数据寄存器 (GPIO_EFIE)

偏移地址: 34_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												EFIE<19:16>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EFIE<15:0>															

-	bit31-20	-	-
EFIE<19:0>	bit19-0	R/W	GPIO 下降沿中断使能位 0: 禁止 1: 使能

GPIO 端口数据寄存器 (GPIO_LVIE)

偏移地址: 38_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												LVIE<19:16>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LVIE<15:0>															

-	bit31-20	-	-
LVIE<19:0>	bit19-0	R/W	GPIO 电平变化中断使能位 0: 禁止 1: 使能

注 1: GPIO 端口中断禁止时, 端口信号变化时, 仍会置起对应的端口中断标志位, 只是不会产生中断请求。

4.4.3 GPIO端口工作控制寄存器

外设复用管脚输入信号滤波控制寄存器 (GPIO_FLT_CON)															
偏移地址: 3C _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FLT_CHS<3:0>			FLT_STAT		FLT_EN	FLT_TIME<9:0>									

-	bit31-16	-	-
FLT_CHS<3:0>	bit15-12	R/W	<p>外设复用管脚输入信号滤波选择位 只有被选中的外设复用管脚输入信号才会被滤波:</p> <p>0000: T16N0CK0/T16N0IN0 0001: T16N1CK0/T16N1IN0 0010: T16N2CK0/T16N2IN0 0011: T32N0CK0/T32N0IN0 0100: T32N1CK0/T32N1IN0 0101: T32N2CK0/T32N2IN0 0110: T32N3CK0/T32N3IN0 0111: - 1000: T16N0CK1/T16N0IN1 1001: T32N0CK1/T32N0IN1 1010: T16N1CK1/T16N1IN1 1011: T32N1CK1/T32N1IN1 1100: T16N2CK1/T16N2IN1 1101: T32N2CK1/T32N2IN1 1110: T32N3CK1/T32N3IN1 1111: 未用</p>
FLT_STAT	bit11	R	<p>外设复用管脚输入信号状态位 0: 低电平 1: 高电平</p>
FLT_EN	bit10	R/W	<p>外设复用管脚输入信号滤波使能位 0: 禁止 1: 使能</p>
FLT_TIME<9:0>	bit9-0	R/W	<p>外设复用管脚输入信号滤波时间控制位 以一个 PCLK 时钟周期 T 为时间单位: 0x000: - 0x001: 1T (50ns@20MHz) 0x010: 2T (100ns@20MHz)</p>

			0x3FE: 1022T 0x3FF: -
--	--	--	--------------------------

注 1: 此处的外设复用管脚, 是指 GPIO 端口复用为外设模块输入功能。

外设复用管脚施密特使能寄存器 (GPIO_SMIT_EN)

偏移地址: 40_H

复位值: 11111111_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												SMIT_EN<19:16>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMIT_EN<15:0>															

-	bit31-20	-	-
SMIT_EN<19:0>	bit19-0	R/W	外设复用管脚施密特输入特性使能位 0: 禁止 1: 使能

注 1: 外设复用管脚, 是指 GPIO 端口复用为外设模块输入功能, 或用作外部端口中断输入功能。

GPIO0 端口工作控制寄存器 (GPIO_MOD0)

偏移地址: 80_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留	IEN	FUNC<1:0>		

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能

FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口
-----------	--------	-----	---

GPIO1 端口工作控制寄存器 (GPIO_MOD1)															
偏移地址: 84 _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO2 端口工作控制寄存器 (GPIO_MOD2)															
偏移地址: 88 _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO3 端口工作控制寄存器 (GPIO_MOD3)

偏移地址: 8C_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能

FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口
-----------	--------	-----	---

GPIO4 端口工作控制寄存器 (GPIO_MOD4)

偏移地址: 90_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO5 端口工作控制寄存器 (GPIO_MOD5)

偏移地址: 94_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO6 端口工作控制寄存器 (GPIO_MOD6)

偏移地址: 98H

复位值: 00000000_00000000_00000000_00000100_b

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止

			1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO7 端口工作控制寄存器 (GPIO_MOD7)															
偏移地址: 9C _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							DS	WPU	ODE	保留			IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

注 1: GPIO7FUNC=01 时, UART0 的 TX 数据被 T16N0 PWM 脉冲的低电平调制后, 再输出到 GPIO7 端口。
 注 2: GPIO7FUNC=11 时, UART0 的 TX 数据被 T16N0 PWM 脉冲的高电平调制后, 再输出到 GPIO7 端口。
 注 3: GPIO7FUNC=10 时, UART0 的 TX 数据直接输出到 GPIO7 端口。

GPIO8 端口工作控制寄存器 (GPIO_MOD8)															
偏移地址: A0 _H															
复位值: 00000000_00000000_00000000_00000100 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO9 端口工作控制寄存器 (GPIO_MOD9)															
偏移地址: A4 _H															
复位值: 00000000_00000000_00000000_00000100 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止

			1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

注 1: GPIO9FUNC=01 时, UART1 的 TX 数据被 T16N1 PWM 脉冲的低电平调制后, 再输出到 GPIO9 端口。
注 2: GPIO9FUNC=11 时, UART1 的 TX 数据被 T16N1 PWM 脉冲的高电平调制后, 再输出到 GPIO9 端口。
注 3: GPIO9FUNC=10 时, UART1 的 TX 数据直接输出到 GPIO9 端口。

GPIO10 端口工作控制寄存器 (GPIO_MOD10)

偏移地址: A8_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口

			10: 通用 I/O 端口 11: 通用 I/O 端口
--	--	--	--------------------------------

GPIO11 端口工作控制寄存器 (GPIO_MOD11)															
偏移地址: AC _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO12 端口工作控制寄存器 (GPIO_MOD12)															
偏移地址: B0 _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
---	---------	---	---

DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO13 端口工作控制寄存器 (GPIO_MOD13)

偏移地址: B4_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口

			01: T32N1CK1/T32N1IN1/T32N1OUT1 端口 10: 通用 I/O 端口 11: 通用 I/O 端口
--	--	--	--

GPIO14 端口工作控制寄存器 (GPIO_MOD14)															
偏移地址: B8 _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N2CK1/T16N2IN1/T16N2OUT1 端口 10: NSS0 端口 11: 通用 I/O 端口

GPIO15 端口工作控制寄存器 (GPIO_MOD15)															
偏移地址: BC _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
---	---------	---	---

DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO16 端口工作控制寄存器 (GPIO_MOD16)															
偏移地址: C0 _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位

			00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口
--	--	--	---

GPIO17 端口工作控制寄存器 (GPIO_MOD17)															
偏移地址: C4 _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO18 端口工作控制寄存器 (GPIO_MOD18)															
偏移地址: C8 _H															
复位值: 00000000_00000000_00000000_00000100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口

GPIO19 端口工作控制寄存器 (GPIO_MOD19)

偏移地址: CC_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPU	ODE	保留		IEN	FUNC<1:0>	

-	bit31-8	-	-
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPU	bit6	R/W	端口输入弱上拉使能位 0: 禁止 1: 使能
ODE	bit5	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit4-3	-	-
IEN	bit2	R/W	端口输入使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位

			00: 通用 I/O 端口 01: T16N0CK0/T16N0IN0/T16N0OUT0 端口 10: 通用 I/O 端口 11: 通用 I/O 端口
--	--	--	---

第5章 外设

5.1 定时器/计数器

以 T16N0 为例，T16N1/T16N2 同 T16N0。

5.1.1 概述

- ◇ 支持定时/计数工作模式可配置
- ◇ 支持 1 组 16 位可配置定时/计数寄存器 T16N_CNT；
- ◇ 支持 1 组 8 位可配置预分频器计数匹配寄存器 T16N_PREMAT；
- ◇ 支持 4 组 16 位计数匹配寄存器 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3，计数匹配后支持下列操作：
 - 产生中断
 - 支持 T16N_CNT 计数寄存器三种操作：保持，清 0，或继续计数
 - 支持 T16N0OUT0/ T16N0OUT1 端口四种操作：保持，清 0，置 1，或取反
- ◇ 支持输入捕捉功能
 - 支持捕捉边沿选择
 - 支持捕捉次数可配置
- ◇ 支持输出调制功能 PWM

5.1.2 结构框图

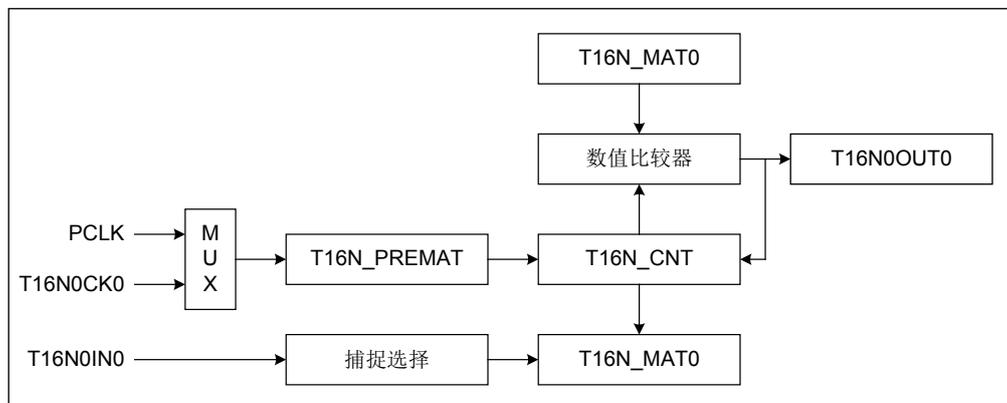


图 5-1 T16N0 电路结构框图

5.1.3 T16N定时/计数功能

设置 T16N_CON0 寄存器的 MOD<1:0>=00 或 01，T16N0 工作在定时/计数模式。

设置 T16N_CON0 寄存器的 EN=1，使能 T16N0，计数值寄存器 T16N_CNT 从预设值开始累加计数。

设置 T16N_CON0 寄存器的 CS，选择计数时钟源。时钟源为内部时钟 PCLK 时，为定时模式，时钟源为外部时钟 T16N0CK0/T16N0CK1 端口输入时，为计数模式。

设置 T16N_CON0 寄存器的 SYNC，选择外部时钟 T16N0CK0/T16N0CK1 是否被内部时

钟 PCLK 同步。当选择外部时钟被同步时，为同步计数模式，否则为异步计数模式。同步计数模式时，T16N0CK0/T16N0CK1 端口输入的高/低电平脉宽必须分别大于 2 个 PCLK 时钟周期。

设置 T16N_CON0 寄存器的 EDGE，选择外部时钟计数方式：上升沿计数，下降沿计数，或上升/下降沿均计数，其中上升/下降沿均计数只适用于同步计数模式。

设置 T16N_CON0 寄存器的 MAT0S/MAT1S/ MAT2S / MAT3S，选择计数匹配后 T16N_CNT 计数值寄存器的工作状态，以 MAT0S 为例：：

MAT0S<1:0>=00：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/ T16N_MAT2/ T16N_MAT3 时，继续累加计数，不产生中断，当计数到 0xFFFF 后，下一次累加计数溢出，T16N_CNT 的值为 0x0000，并产生中断，重新开始累加计数。

MAT0S<1:0>=01：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/ T16N_MAT3 时，计数值将保持，即在下一个计数时钟（经过预分频之后的时钟）到来时，T16N_CNT 不再累加计数，只产生中断。

MAT0S<1:0>=10：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/ T16N_MAT3 时，计数值在下一个计数时钟（经过预分频之后的时钟）到来时被清 0，并产生中断，重新开始累加计数。

MAT0S<1:0>=11：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/ T16N_MAT3 时，继续累加计数，并在下一个计数时钟（经过预分频之后的时钟）到来时，产生中断，当计数到 0xFFFFH，下一次累加计数溢出，T16N_CNT 的值为 0x0000，并产生中断，重新开始累加计数。

举例说明：T16N_CNT 计数值匹配 T16N_MAT0, T16N_MAT1, T16N_MAT2,后的工作方式

T16N_MAT0<15:0>=0x0002， MAT0S<1:0>=00，继续计数，不产生中断；

T16N_MAT1<15:0>=0x0004， MAT1S<1:0>=11，继续计数，产生中断；

T16N_MAT2<15:0>=0x0006， MAT2S<1:0>=10，清 0，产生中断，重新计数。

预分频设置为 1:1，采用内部 PCLK 时钟源。计数匹配功能示意图如下所示：

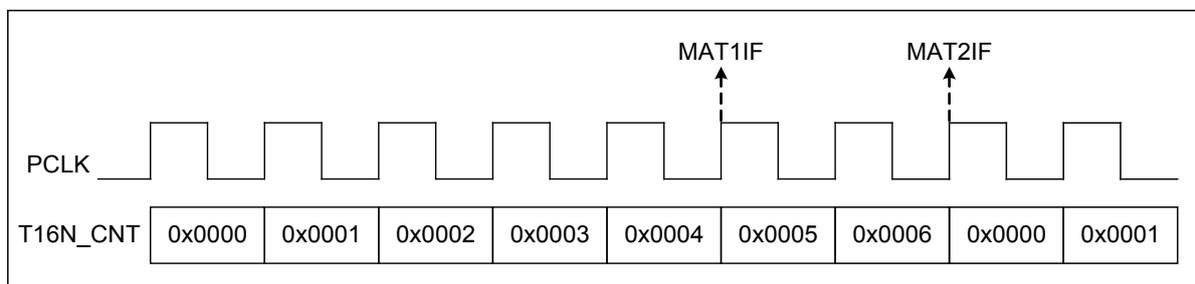


图 5-2 T16N0 计数匹配功能示意图

5.1.4 T16N输入捕捉功能

设置 T16N_CON0 寄存器的 MOD<1:0>=10，使 T16N0 工作在捕捉模式。

在捕捉工作模式下，需设置 T16N_CON0 寄存器的 CS<1:0>=00，使 T16N_CNT 采用内部 PCLK 时钟源计数；并且设置 T16N_CON0 寄存器的 MAT0S<1:0>=00，MAT1S<1:0>=00，MAT2S<1:0>=00，MAT3S<1:0>=00，计数匹配不影响 T16N_CNT 的工作。

对端口 T16N0IN0 和 T16N0IN1 的状态进行捕捉检测。

当 T16N0IN0 端口的状态变化符合所设定的捕捉事件时，将 T16N_CNT 的当前值装载到 T16N_MAT0 寄存器中，T16N_INT 寄存器中产生 CAP0IF 中断，并将 T16N_CNT 清零。

当 T16N0IN1 端口的状态变化符合所设定的捕捉事件时，将 T16N_CNT 的当前值装载到 T16N_MAT1 寄存器中，T16N_INT 寄存器中产生 CAP1IF 中断，并将 T16N_CNT 清零。

当 T16N_CNT 计数直到溢出时，仍未检测到设定的捕捉事件，T16N_CNT 的值被清零，并重新开始累加计数。

设置 T16N_CON1 寄存器的 CAPPE 和 CAPNE，选择 T16N0IN0 和 T16N0IN1 端口信号的捕捉事件：捕捉上升沿，捕捉下降沿，捕捉上升沿/下降沿。

设置 T16N_CON1 寄存器的 CAPIS0，选择 T16N0IN0 是否作为捕捉输入端口；设置 T16N_CON1 寄存器的 CAPIS1，选择 T16N0IN1 是否作为捕捉输入端口；可同时选择两个端口作为捕捉输入端口。

设置 T16N_CON1 寄存器的 CAPT，可选择捕捉事件发生的次数。

举例说明：捕捉 T16N0IN0 端口上升沿/下降沿，捕捉 8 次；预分频设置为 1:1。

T16N_CON0 寄存器中：

MOD<1:0>=10，CS<1:0>=00，MAT0S<1:0>=00，

T16N_CON1 寄存器中：

CAPPE=1，CAPNE=1，CAPIS=1，CAPT<3:0>=0111。

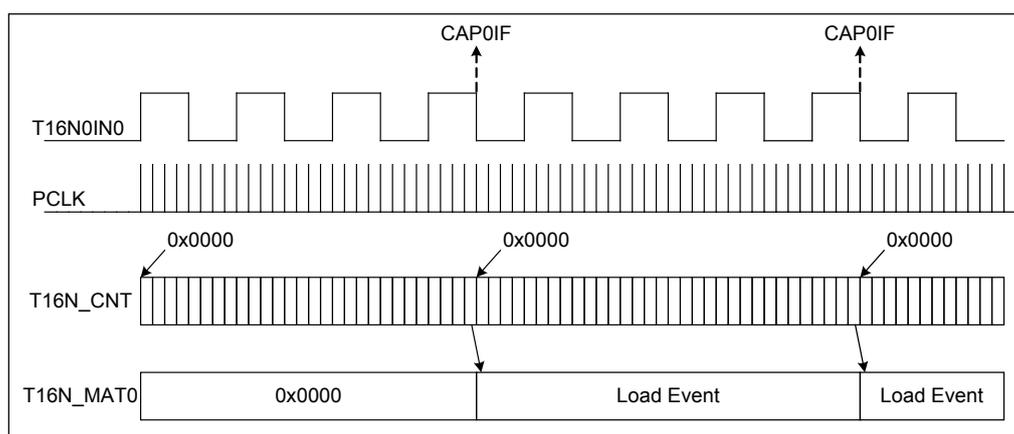


图 5-3 T16N0 捕捉功能示意图

在捕捉工作模式下，修改 T16N0 预分频器计数匹配寄存器 T16N_PREMAT 时，预分频器计数不会被清零。因此，首次捕捉可以从一个非零预分频器计数开始。当捕捉事件匹配发生时，产生的中断标志位必须通过软件清除，并及时读取捕捉到 T16N_MAT0，

T16N_MAT1, T16N_MAT2, T16N_MAT3 寄存器的值, 在下次捕捉事件发生时, T16N_MAT0, T16N_MAT1, T16N_MAT2, T16N_MAT3 寄存器会装载为新的计数值。

5.1.5 T16N输出调制功能

设置 T16N_CON0 寄存器的 MOD<1:0>=11, 使 T16N0 工作在调制模式。

在调制工作模式下, 需设置 T16N_CON0 寄存器 CS<1:0>=00, 使 T16N_CNT 采用内部 PCLK 时钟源计数。

设置 T16N_CON1 寄存器的 MOE0, 选择 T16N0OUT0 是否使能为匹配输出端口, 使能时启用 T16N_MAT0/T16N_MAT1 匹配寄存器和 T16N_CNT 进行匹配; 设置 T16N_CON1 寄存器的 MOE1, 选择 T16N0OUT1 是否使能为匹配输出端口, 使能时启用 T16N_MAT2/T16N_MAT3 匹配寄存器和 T16N_CNT 进行匹配。

设置 T16N_CON1 寄存器的 MOM0/ MOM1/ MOM2/ MOM3, 选择计数匹配发生时, 对 T16N0OUT0/T16N0OUT1 端口的影响: 保持, 清 0, 置 1, 取反。

举例说明: 在 T16N0OUT0 和 T16N0OUT1 端口, 产生双边 PWM 波形。

T16N_CON1 寄存器中

MOE0=1, MOE1=1; T16N0OUT0 和 T16N0OUT1 匹配输出端口使能

MOM0<1:0>=10; T16N_MAT0 匹配, T16N0OUT0 输出高电平

MOM1<1:0>=01; T16N_MAT1 匹配, T16N0OUT0 输出低电平

MOM2<1:0>=10; T16N_MAT2 匹配, T16N0OUT1 输出高电平

MOM3<1:0>=01; T16N_MAT3 匹配, T16N0OUT1 输出低电平

T16N_MAT0 = 0x0002; T16N_MAT1 = 0x0004;

T16N_MAT2 = 0x0006; T16N_MAT3 = 0x0008;

T16N_CON0 寄存器中

MOD<1:0>=11; T16N0 设置为调制输出

MAT0S<1:0>=11; T16N_CNT 继续计数, 并产生中断

MAT1S<1:0>=11; T16N_CNT 继续计数, 并产生中断

MAT2S<1:0>=11; T16N_CNT 继续计数, 并产生中断

MAT3S<1:0>=10; T16N_CNT 清 0, 并产生中断

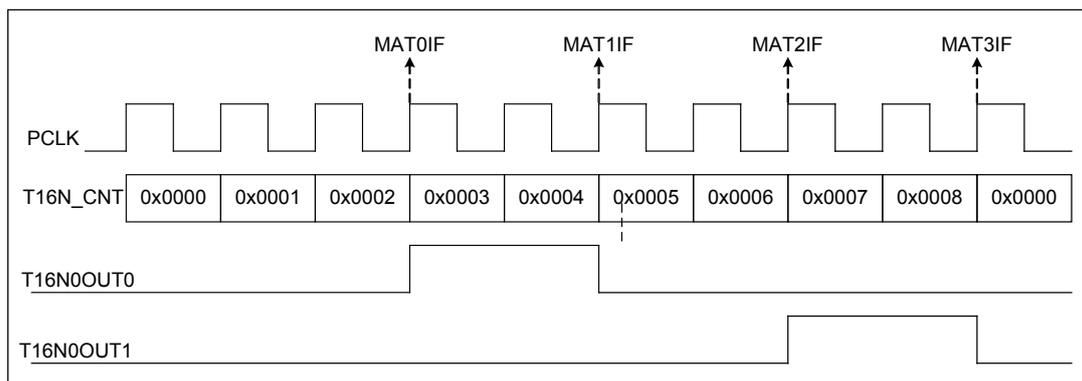


图 5-4 T16N0 输出调制功能示意图

在调制工作模式下，配置 T16N0 预分频器计数匹配寄存器 T16N_PREMAT，可以控制 PWM 调制脉冲周期和精度。

5.1.6 特殊功能寄存器

T16N 计数值寄存器 (T16N_CNT)															
偏移地址: 00 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT<15:0>															
—				bit31-16				—				—			
CNT<15:0>				bit 15-0				R/W				T16N_CNT计数值			

T16N 控制寄存器 0 (T16N_CON0)																		
偏移地址: 04 _H																		
复位值: 00000000_00000000_00000000_00000000 _B																		
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16			
保留															ASYWEN			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
MAT3S<1:0>			MAT2S<1:0>			MAT1S<1:0>			MAT0S<1:0>			MOD<1:0>		EDGE<1:0>		SYNC	CS<1:0>	EN
—		bit 31~17				—				—								
ASYWEN		bit 16				R/W				外部时钟异步计数模式下，对计数器的写使能位 0：禁止写 T16N_CNT 和 T16N_PRECNT，如果强制写，有可能写操作不成功（为避免对计数器的写操作错误，不建议用户对该位写 0） 1：使能写 T16N_CNT 和 T16N_PRECNT								

MAT3S<1:0>	bit 15~14	R/W	T16N_CNT 匹配 T16N_MAT3 后的工作模式选择位 00: T16N_CNT 继续计数, 不产生中断 01: T16N_CNT 保持, 产生中断 10: T16N_CNT 清 0 并重新计数, 产生中断 11: T16N_CNT 继续计数, 产生中断
MAT2S<1:0>	bit 13~12	R/W	T16N_CNT 匹配 T16N_MAT2 后的工作模式选择位 00: T16N_CNT 继续计数, 不产生中断 01: T16N_CNT 保持, 产生中断 10: T16N_CNT 清 0 并重新计数, 产生中断 11: T16N_CNT 继续计数, 产生中断
MAT1S<1:0>	bit 11~10	R/W	T16N_CNT 匹配 T16N_MAT1 后的工作模式选择位 00: T16N_CNT 继续计数, 不产生中断 01: T16N_CNT 保持, 产生中断 10: T16N_CNT 清 0 并重新计数, 产生中断 11: T16N_CNT 继续计数, 产生中断
MAT0S<1:0>	bit 9~8	R/W	T16N_CNT 匹配 T16N_MAT0 后的工作模式选择位 00: T16N_CNT 继续计数, 不产生中断 01: T16N_CNT 保持, 产生中断 10: T16N_CNT 清 0 并重新计数, 产生中断 11: T16N_CNT 继续计数, 产生中断
MOD<1:0>	bit 7~6	R/W	工作模式选择位 00: 定时/计数模式 01: 定时/计数模式 10: 捕捉模式 11: 调制模式
EDGE<1:0>	bit 5~4	R/W	外部时钟计数边沿选择位 00: 上升沿计数 01: 下降沿计数 10: 上升沿/下降沿均计数 (仅同步计数模式) 11: 上升沿/下降沿均计数 (仅同步计数模式)
SYNC	bit 3	R/W	外部时钟同步使能位 0: 不同步外部时钟 T16N0CK0, T16N0CK1 为异步计数模式 1: 通过 PCLK 对外部时钟 T16N0CK0, T16N0CK1 同步, 为同步计数模式, 外部时钟的高/低电平至少保持 2 个 PCLK 时钟周期
CS<1:0>	bit 2~1	R/W	T16N 计数时钟源选择位 00: 内部时钟 PCLK 01: 外部时钟 T16N0CK0 10: 外部时钟 T16N0CK1 11: 内部时钟 PCLK
EN	bit 0	R/W	T16N 使能位

			0: 禁止 1: 使能
--	--	--	----------------

注 1: PCLK 为芯片内部外设模块时钟源, 时钟频率与芯片系统时钟频率相同。

T16N 控制寄存器 1 (T16N_CON1)

偏移地址: 08_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MOM3<1:0>	MOM2<1:0>	MOM1<1:0>	MOM0<1:0>	保留						MOE1	MOE0				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								CAPT<3:0>	CAPIS1	CAPIS0	CAPNE	CAPPE			

MOM3<1:0>	bit31-30	R/W	T16N0_MAT3 匹配后的端口 1 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM2<1:0>	bit29-28	R/W	T16N0_MAT2 匹配后的端口 1 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM1<1:0>	bit27-26	R/W	T16N0_MAT1 匹配后的端口 0 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM0<1:0>	bit25-24	R/W	T16N0_MAT0 匹配后的端口 0 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
—	bit23-18	—	—
MOE1	bit17	R/W	匹配输出端口 1 使能位 0: 禁止 1: 使能
MOE0	bit16	R/W	匹配输出端口 0 使能位 0: 禁止 1: 使能
—	bit15-8	—	—
CAPT<3:0>	bit7-4	R/W	捕捉次数控制位 0000: 捕捉 1 次后, 产生装载动作

			0001: 捕捉 2 次后, 产生装载动作 0010: 捕捉 3 次后, 产生装载动作 1111: 捕捉 16 次后, 产生装载动作
CAPIS1	bit3	R/W	捕捉输入端口 1 使能位 0: 禁止 1: 使能
CAPIS0	bit2	R/W	捕捉输入端口 0 使能位 0: 禁止 1: 使能
CAPNE	bit1	R/W	下降沿捕捉使能位 0: 禁止 1: 使能
CAPPE	bit0	R/W	上升沿捕捉使能位 0: 禁止 1: 使能

T16N 中断标志寄存器 (T16N_INT)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留									CAP1IE	CAP0IE	IE	MAT3IE	MAT2IE	MAT1IE	MAT0IE
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留									CAP1IF	CAP0IF	IF	MAT3IF	MAT2IF	MAT1IF	MAT0IF

—	bit31-23	—	—
CAP1IE	bit22	R/W	输入端口 1 捕捉中断使能位 0: 禁止 1: 使能
CAP0IE	bit21	R/W	输入端口 0 捕捉中断使能位 0: 禁止 1: 使能
IE	bit20	R/W	匹配 0xFFFF 中断使能位 0: 禁止 1: 使能
MAT3IE	bit19	R/W	匹配 3 中断使能位 0: 禁止 1: 使能
MAT2IE	bit18	R/W	匹配 2 中断使能位 0: 禁止 1: 使能
MAT1IE	bit17	R/W	匹配 1 中断使能位 0: 禁止

			1: 使能
MAT0IE	bit16	R/W	匹配 0 中断使能位 0: 禁止 1: 使能
—	bit15-7	—	—
CAP1IF	bit6	R/W	输入端口 1 捕捉成功中断标志位 0: 输入端口 1 捕捉未成功 1: 输入端口 1 捕捉成功
CAP0IF	bit5	R/W	输入端口 0 捕捉成功中断标志位 0: 输入端口 0 捕捉未成功 1: 输入端口 0 捕捉成功
IF	bit4	R/W	匹配 0xFFFF 中断标志位 0: 计数器值不等于 0xFFFF 1: 计数器值等于 0xFFFF
MAT3IF	bit3	R/W	匹配 3 中断标志位 0: 计数器值与匹配寄存器 3 不相等 1: 计数器值与匹配寄存器 3 相等
MAT2IF	bit2	R/W	匹配 2 中断标志位 0: 计数器值与匹配寄存器 2 不相等 1: 计数器值与匹配寄存器 2 相等
MAT1IF	bit1	R/W	匹配 1 中断标志位 0: 计数器值与匹配寄存器 1 不相等 1: 计数器值与匹配寄存器 1 相等
MAT0IF	bit0	R/W	匹配 0 中断标志位 0: 计数器值与匹配寄存器 0 不相等 1: 计数器值与匹配寄存器 0 相等

注 1: 在定时/计数, 捕捉, 调制模式下, 均可对计数器 T16N_CNT 值与匹配寄存器 T16N_MAT0, T16N_MAT1, T16N_MAT2, T16N_MAT3 值比较是否相等。

注 2: T16N0 中断禁止时, 如果满足条件仍会置起对应的中断标志位, 只是不会产生中断请求。

T16N 预分频器计数值寄存器 (T16N_PRECNT)															
偏移地址: 10 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PRECNT<7:0>							

—	bit31-8	—	—
PRECNT<7:0>	bit7-0	R/W	T16N0预分频器计数值

T16N 预分频器计数匹配寄存器 (T16N_PREMAT)

偏移地址: 14_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PREMAT<7:0>							

—	bit31-8	—	—
PREMAT<7:0>	bit7-0	R/W	<p>预分频比例设置位</p> <p>0x00: 预分频1: 1</p> <p>0x01: 预分频1: 2</p> <p>0x02: 预分频1: 3</p> <p>.....</p> <p>0xFE: 预分频1: 255</p> <p>0xFF: 预分频1: 256</p>

T16N 计数匹配寄存器 0 (T16N_MAT0)

偏移地址: 20_H

复位值: 00000000_00000000_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT0<15:0>															

—	bit31-16	—	—
MAT0<15:0>	bit15-0	R/W	T16N0计数匹配值0

T16N 计数匹配寄存器 1 (T16N_MAT1)

偏移地址: 24_H

复位值: 00000000_00000000_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT1<15:0>															

—	bit31-16	—	—
MAT1<15:0>	bit15-0	R/W	T16N0计数匹配值1

T16N 计数匹配寄存器 2 (T16N_MAT2)

偏移地址: 28_H

复位值: 00000000_00000000_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT2<15:0>															

—	bit31-16	—	—
MAT2	bit15-0	R/W	T16N0计数匹配值2

T16N 计数匹配寄存器 2 (T16N_MAT3)

偏移地址: 2C_H

复位值: 00000000_00000000_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT3<15:0>															

—	bit31-16	—	—
MAT3	bit15-0	R/W	T16N0计数匹配值3

5.1.7 T16N应用说明

芯片支持 3 个 16 位定时器/计数器，分别为 T16N1，T16N2，同 T16N0。

5.2 32 位定时器/计数器T32N (T32N0/1/2/3)

以 T32N0 为例，T32N1/T32N2/T32N3 同 T32N0。

5.2.1 概述

- ◇ 支持定时/计数工作模式可配置；
- ◇ 支持 1 组 32 位可配置定时/计数寄存器 T32N_CNT；
- ◇ 支持 1 组 8 位可配置预分频器计数匹配寄存器 T32N_PREMAT；
- ◇ 支持 4 组 32 位匹配寄存器 T32N_MAT0/T32N_MAT1/T32N_MAT2，计数匹配后支持下列操作：
 - 产生中断
 - 支持 T32N_CNT 计数寄存器三种操作：保持，清 0，或继续计数
 - 支持 T32N0OUT0/ T32N0OUT1/端口四种操作：保持，清 0，置 1，或取反
- ◇ 支持输入捕捉功能
 - 支持捕捉边沿可配置
 - 支持捕捉次数可配置
- ◇ 支持输出调制功能 PWM

5.2.2 结构框图

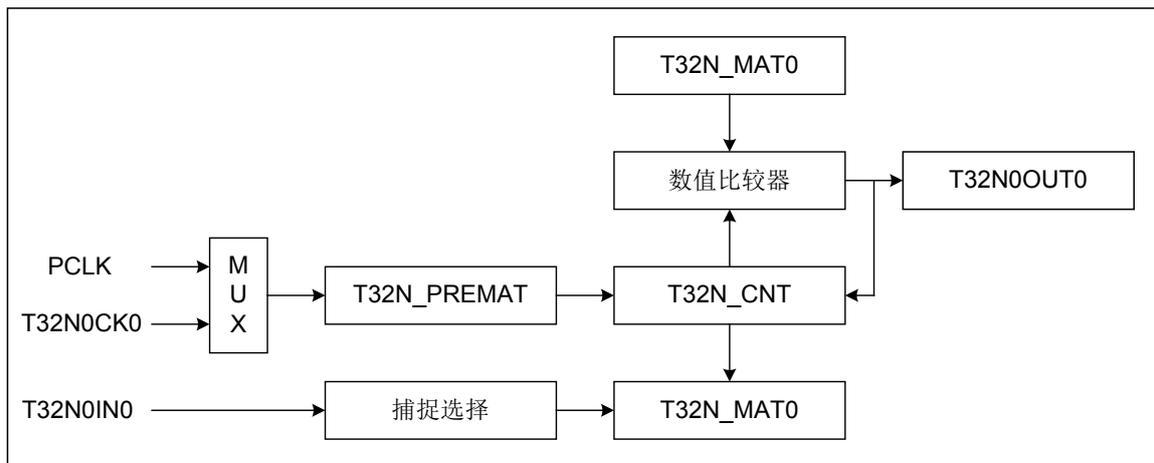


图 5-5 T32N0 电路结构框图

5.2.3 T32N定时/计数功能

设置 T32N_CON0 寄存器 MOD<1:0> =00 或 01， T32N 工作在定时/计数模式。

设置 T32N_CON0 寄存器的 EN=1，使能 T32N，计数值寄存器 T32N_CNT 从预设值开始累加计数。

设置 T32N_CON0 寄存器的 CS，选择择计数时钟源。时钟源为内部时钟 PCLK 时，为定时模式；时钟源为外部时钟 T32N0CK0/ T32N0CK1 端口输入时，为计数模式。

设置 T32N_CON0 寄存器的 SYNC，选择外部时钟 T32N0CK0/T32N0CK1 是否被内部时钟 PCLK 同步。当选择外部时钟被同步时，为同步计数模式，否则为异步计数模式。同步

计数模式时，T32N0CK0/T32N0CK1 端口输入的高/低电平脉宽必须分别大于 2 个 PCLK 时钟周期。

设置 T32N_CON0 寄存器的 EDGE，选择外部时钟计数方式：上升沿计数，下降沿计数，或上升/下降沿均计数，其中上升/下降沿均计数只适用于同步计数模式。

设置 T32N_CON0 寄存器的 MAT0S, MAT1S, MAT2S, MAT3S，选择计数匹配后 T32N_CNT 计数值寄存器的工作状态,以 MAT0S 为例：

MAT0S<1:0>=00：当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时，继续累加计数，不产生中断，当计数到 0xFFFFFFFF 后，下一次累加计数溢出，T32N_CNT 的值为 0x00000000，并产生中断，重新开始累加计数。

MAT0S<1:0>=01：当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时，计数值将保持，即在下一个计数时钟（经过预分频之后的时钟）到来时，T32N_CNT 不再累加计数，只产生中断。

MAT0S<1:0>=10：当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时，计数值在下一个计数时钟（经过预分频之后的时钟）到来时被清 0，并产生中断，重新开始累加计数。

MAT0S<1:0>=11：当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时，继续累加计数，并在下一个计数时钟（经过预分频之后的时钟）到来时，产生中断，当计数到 0xFFFFFFFF 后，下一次累加计数溢出，T16N_CNT 的值为 0x00000000，并产生中断，重新开始累加计数。

举例说明：T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 后的工作方式

T32N_MAT0<31:0>=0x00000002，MAT0S<1:0>=00，继续计数，不产生中断；

T32N_MAT1<31:0>=0x00000004，MAT1S<1:0>=11，继续计数，产生中断；

T32N_MAT2<31:0>=0x00000006，MAT2S<1:0>=10，清 0，产生中断，重新计数。

预分频设置为 1:1，采用内部 PCLK 时钟源。计数匹配功能示意图如下所示：

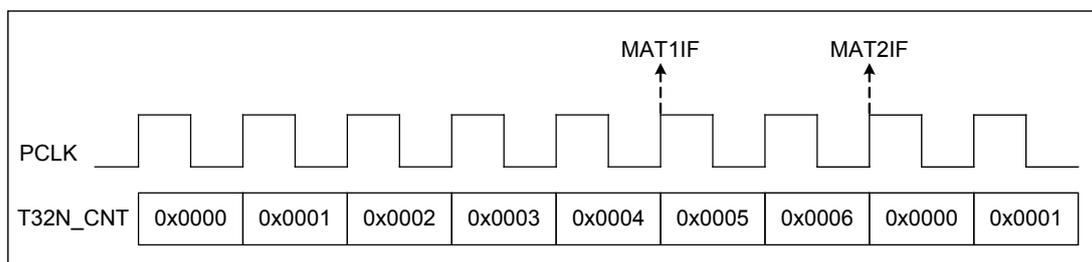


图 5-6 T32N0 计数匹配功能示意图

5.2.4 T32N输入捕捉功能

设置 T32N_CON0 寄存器的 MOD<1:0>=10，使 T32N 工作在捕捉模式。

在捕捉工作模式下，需设置 T32N_CON0 寄存器的 CS<1:0>=00，使 T32N_CNT 采用内部 PCLK 时钟源计数；并且设置 T32N_CON0 寄存器的 MAT0S<1:0>=00，MAT1S<1:0>=00，MAT2S<1:0>=00，MAT3S<1:0>=00，计数匹配不影响 T32N_CNT 的

工作。

对端口 T32N0IN0 和 T32N0IN1 的状态进行捕捉检测。

当 T32N0IN0 端口的状态变化符合所设定的捕捉事件时，将 T32N_CNT 的当前值装载到 T32N_MAT0 寄存器中，T32N_INT 寄存器中产生 CAP0IF 中断，并将 T32N_CNT 清零。

当 T32N0IN1 端口的状态变化符合所设定的捕捉事件时，将 T32N_CNT 的当前值装载到 T32N_MAT1 寄存器中，T32N_INT 寄存器中产生 CAP1IF 中断，并将 T32N_CNT 清零。

当 T32N_CNT 计数直到溢出时，仍未检测到设定的捕捉事件，T32N_CNT 的值被清零，并重新开始累加计数。

设置 T32N_CON1 寄存器的 CAPPE 和 CAPNE，选择 T32N0IN0 和 T32N0IN1 端口信号的捕捉事件：捕捉上升沿,捕捉下降沿，捕捉上升沿/下降沿。

设置 T32N_CON1 寄存器的 CAPIS0，选择 T32N0IN0 是否作为捕捉输入端口；设置 CAPIS1，选择 T32N0IN1 是否作为捕捉输入端口；可同时选择两个端口作为捕捉输入端口。

设置 T32N_CON1 寄存器的 CAPT，可选择捕捉事件发生的次数。

举例说明：当捕捉 T32N0IN0 端口上升沿/下降沿，捕捉 8 次；预分频设置为 1:1。

T32N_CON0 寄存器中

MOD<1:0>=10, CS<1:0>=00, MAT0S<1:0>=00,

T32N_CON1 寄存器中

CAPPE=1; CAPNE=1, CAPIS=1, CAPT<3:0>=0111。

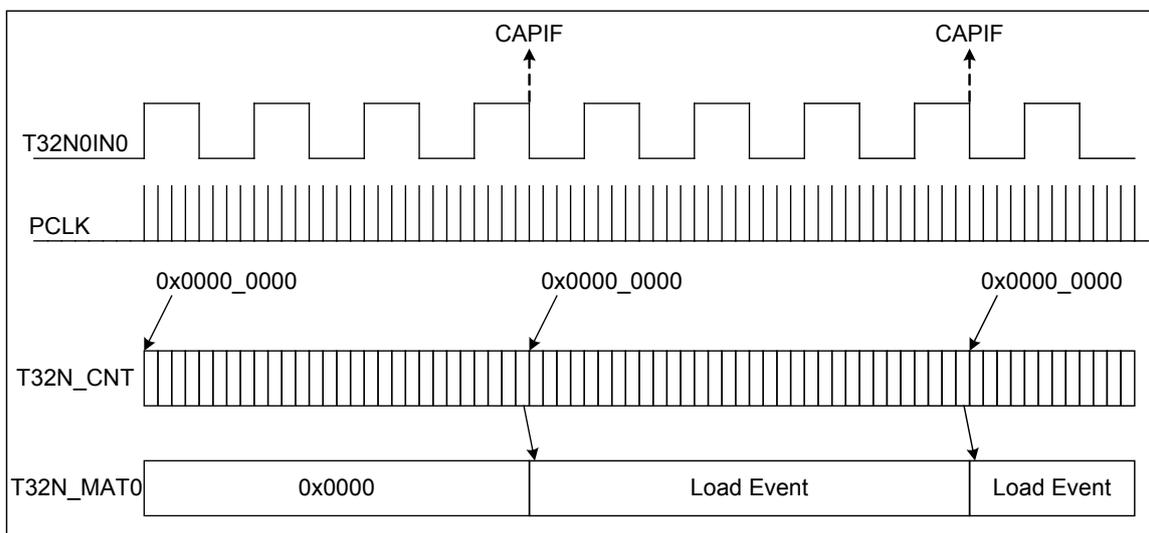


图 5-7 T32N0 捕捉功能示意图

在捕捉工作模式时，修改 T32N 预分频器计数匹配寄存器 T32N_PREMAT 时，预分频器计数不会被清零。因此，首次捕捉可以从一个非零预分频器计数开始。当捕捉事件匹配发生时，产生的中断标志位必须通过软件清除，并及时读取捕捉到的 T32N_MAT0，T32N_MAT1，T32N_MAT2，T32N_MAT3 寄存器的值，在下次捕捉事件发生时，

T32N_MAT0, T32N_MAT1, T32N_MAT2, T32N_MAT3 寄存器会装载为新的计数值。

5.2.5 T32N输出调制功能

以下说明均以 T32N0 为例, T32N1/T32N2 同 T32N0。

设置 T32N_CON0 寄存器的 MOD<1:0>=11, 使 T32N 工作在调制模式。

在调制工作模式下, 需设置 T32N_CON0 寄存器中 CS<1:0>=00, 使 T32N_CNT 采用内部 PCLK 时钟源计数。

T32N_CON1 寄存器中设置 MOE0, 选择 T32N0OUT0 是否使能为匹配输出端口, 使能时启用 T32N_MAT0 和 T32N_MAT1 匹配寄存器和 T32N_CNT 进行匹配; 设置 T32N_CON1 寄存器的 MOE1, 选择 T32N0OUT1 是否使能为匹配输出端口, 使能时启用 T32N_MAT2 和 T32N_MAT3 匹配寄存器和 T32N_CNT 进行匹配。

设 T32N_CON1 寄存器的 MOM0/ MOM1/ MOM2/ MOM3, 选择计数匹配发生时, 对 T32N0OUT 端口的影响: 保持, 清 0, 置 1, 取反。

举例说明: 在 T32N0OUT0 和 T32N0OUT1 端口, 产生双边 PWM 波形。

MOE0=1, MOE1=1; T32N0OUT0 和 T32N0OUT1 匹配输出端口使能

MOM0<1:0>=10; T32N_MAT0 匹配, T32N0OUT0 输出高电平

MOM1<1:0>=01; T32N_MAT1 匹配, T32N0OUT0 输出低电平

MOM2<1:0>=10; T32N_MAT2 匹配, T32N0OUT1 输出高电平

MOM3<1:0>=01; T32N_MAT3 匹配, T32N0OUT1 输出低电平

MAT0 = 0x00000002; T32N_MAT1 = 0x00000004;

MAT2 = 0x00000006; T32N_MAT3 = 0x00000008;

T32NxMOD<1:0>=11; T32N0 设置为调制输出

MAT0S<1:0>=11; T32N_CNT 继续计数, 并产生中断

MAT1S<1:0>=11; T32N_CNT 继续计数, 并产生中断

MAT2S<1:0>=11; T32N_CNT 继续计数, 并产生中断

MAT3S<1:0>=10; T32N_CNT 清 0, 并产生中断

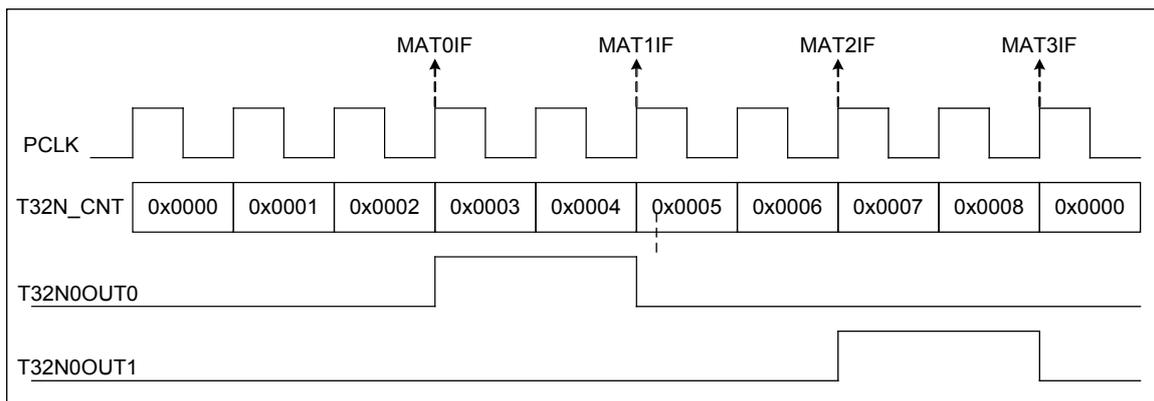


图 5-8 T32N0 输出调制功能示意图

在调制工作模式下，配置 T32N0 预分频器计数匹配寄存器 T32N_PREMAT，可以控制 PWM 调制脉冲周期和精度。

5.2.6 特殊功能寄存器

T32N 计数值寄存器 (T32N_CNT)	
偏移地址: 00 _H	
复位值: 00000000_00000000_00000000_00000000 _B	

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CNT<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT<15:0>															

CNT<31:0>	bit 31-0	R/W	T32N计数值
-----------	----------	-----	---------

T32N 控制寄存器 0 (T32N_CON0)	
偏移地址: 04 _H	
复位值: 00000000_00000000_00000000_00000000 _B	

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留															ASYNCWREN	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
MAT3S<1:0>	MAT2S<1:0>	MAT1S<1:0>	MAT0S<1:0>	MOD<1:0>	EDGE<1:0>	SYNC	CS<1:0>									EN

—	bit31-17	—	—
ASYNC_WREN	bit16	R/W	外部时钟异步计数模式下，对计数器的写使能位 0：禁止写 T32N_CNT 和 T32N_PRECNT，如果强制写，有可能写操作不成功（为避免对计数器的写操作错误，不建议用户对该位写 0） 1：使能写 T32N_CNT 和 T32N_PRECNT
MAT3S<1:0>	bit15-14	R/W	T32N_CNT 匹配 T32N_MAT3 后的工作模式选择位

			00: T32N_CNT 继续计数, 不产生中断 01: T32N_CNT 保持, 产生中断 10: T32N_CNT 清 0 并重新计数, 产生中断 11: T32N_CNT 继续计数, 产生中断
MAT2S<1:0>	bit13-12	R/W	T32N_CNT 匹配 T32N_MAT2 后的工作模式选择位 00: T32N_CNT 继续计数, 不产生中断 01: T32N_CNT 保持, 产生中断 10: T32N_CNT 清 0 并重新计数, 产生中断 11: T32N_CNT 继续计数, 产生中断
MAT1S<1:0>	bit11-10	R/W	T32N_CNT 匹配 T32N_MAT1 后的工作模式选择位 00: T32N_CNT 继续计数, 不产生中断 01: T32N_CNT 保持, 产生中断 10: T32N_CNT 清 0 并重新计数, 产生中断 11: T32N_CNT 继续计数, 产生中断
MAT0S<1:0>	bit9-8	R/W	T32N 匹配 T32N_MAT0 后的工作模式选择位 00: T32N_CNT 继续计数, 不产生中断 01: T32N_CNT 保持, 产生中断 10: T32N_CNT 清 0 并重新计数, 产生中断 11: T32N_CNT 继续计数, 产生中断
MOD<1:0>	bit7-6	R/W	工作模式选择位 00: 定时/计数模式 01: 定时/计数模式 10: 捕捉模式 11: 调制模式
EDGE<1:0>	bit5-4	R/W	外部时钟计数边沿选择位 00: 上升沿计数 01: 下降沿计数 10: 上升沿/下降沿均计数 (仅同步计数模式) 11: 上升沿/下降沿均计数 (仅同步计数模式)
SYNC	bit3	R/W	外部时钟同步使能位 0: 不同步外部时钟 T32N0CK0 和 T32N0CK1, 为异步计数模式 1: 通过 PCLK 对外部时钟 T32N0CK0 和 T32N0CK1 同步, 为同步计数模式, 外部时钟的高/低电平均至少保持 2 个 PCLK 时钟周期
CS<1:0>	bit2-1	R/W	T32N 计数时钟源选择位 00: 内部时钟 PCLK 01: 外部时钟 T32N0CK0 时钟输入 10: 外部时钟 T32N0CK1 时钟输入 11: 内部时钟 PCLK
EN	bit0	R/W	T32N使能位 0: 禁止 1: 使能

T32N 控制寄存器 1 (T32N_CON1)																	
偏移地址: 08 _H																	
复位值: 00000000_00000000_00000000_00000000 _B																	
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16		
MOM3<1:0>				MOM2<1:0>		MOM1<1:0>		MOM0<1:0>		保留						MOE1	MOE0
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
保留								CAPT<3:0>			CAPIS1	CAPIS0	CAPNE	CAPPE			

MOM3<1:0>	bit31-30	R/W	T32N_MAT3 匹配后的端口 1 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM2<1:0>	bit29-28	R/W	T32N_MAT2 匹配后的端口 1 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM1<1:0>	bit27-26	R/W	T32N_MAT1 匹配后的端口 0 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM0<1:0>	bit25-24	R/W	T32N_MAT0 匹配后的端口 0 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
—	bit23-18	—	—
MOE1	bit17	R/W	输出端口 1 使能位 0: 禁止 1: 使能
MOE0	bit16	R/W	输出端口 0 使能位 0: 禁止 1: 使能
—	bit15-8	—	—
CAPT<3:0>	bit7-4	R/W	捕捉次数控制位 0: 捕捉 1 次后, 产生装载动作 1: 捕捉 2 次后, 产生装载动作 2: 捕捉 3 次后, 产生装载动作 F: 捕捉 16 次后, 产生装载动作
CAPIS1	bit3	R/W	捕捉输入端口 1 使能位

			0: 禁止 1: 使能
CAPIS0	bit2	R/W	捕捉输入端口 0 使能位 0: 禁止 1: 使能
CAPNE	bit1	R/W	下降沿捕捉使能位 0: 禁止 1: 使能
CAPPE	bit0	R/W	上升沿捕捉使能位 0: 禁止 1: 使能

T32N 中断标志寄存器 (T32N_INT)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留									CAP1IE	CAP0IE	IE	MAT3IE	MAT2IE	MAT1IE	MAT0IE
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留									CAP1IF	CAP0IF	IF	MAT3IF	MAT2IF	MAT1IF	MAT0IF

—	bit31-23	—	—
CAP1IE	bit22	R/W	输入端口 1 捕捉中断使能位 0: 禁止 1: 使能
CAP0IE	bit21	R/W	输入端口 0 捕捉中断使能位 0: 禁止 1: 使能
IE	bit20	R/W	匹配 0xFFFFFFFF 中断使能位 0: 禁止 1: 使能
MAT3IE	bit19	R/W	匹配 3 中断使能位 0: 禁止 1: 使能
MAT2IE	bit18	R/W	匹配 2 中断使能位 0: 禁止 1: 使能
MAT1IE	bit17	R/W	匹配 1 中断使能位 0: 禁止 1: 使能
MAT0IE	bit16	R/W	匹配 0 中断使能位 0: 禁止 1: 使能
—	bit15-7	—	—

CAP1IF	bit6	R/W	输入端口 1 捕捉成功中断标志位 0: 输入端口 1 捕捉未成功 1: 输入端口 1 捕捉成功
CAP0IF	bit5	R/W	输入端口 0 捕捉成功中断标志位 0: 输入端口 0 捕捉未成功 1: 输入端口 0 捕捉成功
IF	bit4	R/W	匹配 0xFFFFFFFF 中断标志位 0: 计数器值不等于 0xFFFFFFFF 1: 计数器值等于 0xFFFFFFFF
MAT3IF	bit3	R/W	匹配 3 中断标志位 0: 计数器值与匹配寄存器 3 不相等 1: 计数器值与匹配寄存器 3 相等
MAT2IF	bit2	R/W	匹配 2 中断标志位 0: 计数器值与匹配寄存器 2 不相等 1: 计数器值与匹配寄存器 2 相等
MAT1IF	bit1	R/W	匹配 1 中断标志位 0: 计数器值与匹配寄存器 1 不相等 1: 计数器值与匹配寄存器 1 相等
MAT0IF	bit0	R/W	匹配 0 中断标志位 0: 计数器值与匹配寄存器 0 不相等 1: 计数器值与匹配寄存器 0 相等

注 1: 在定时/计数, 捕捉, 调制模式下, 均可对计数器 T32N_CNT 值与匹配寄存器 T32N_MAT0, T32N_MAT1, T32N_MAT2, T32N_MAT3 值比较是否相等。

注 2: T32N0 中断禁止时, 如果满足条件仍会置起对应的中断标志位, 只是不会产生中断请求。

T32N 预分频器计数值寄存器 (T32N_PRECNT)

偏移地址: 10_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PRECNT<7:0>							

—	bit31-8	—	—
PRECNT<7:0>	bit7-0	R/W	T32N 预分频器计数值

T32N 预分频器计数比例寄存器 (T32N_PREMAT)

偏移地址: 14_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PREMAT<7:0>							

—	bit31-8	—	—
PREMAT<7:0>	bit7-0	R/W	<p>预分频比例设置</p> <p>00: 预分频1: 1</p> <p>01: 预分频1: 2</p> <p>02: 预分频1: 3</p> <p>.....</p> <p>FE: 预分频1: 255</p> <p>FF: 预分频1: 256</p>

T32N 计数匹配寄存器 0 (T32N_MAT0)

偏移地址: 20_H

复位值: 11111111_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MAT0<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT0<15:0>															

MAT0<31:0>	bit31-0	R/W	T32N计数匹配值0
------------	---------	-----	------------

T32N 计数匹配寄存器 1 (T32N_MAT1)

偏移地址: 24_H

复位值: 11111111_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MAT1<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT1<15:0>															

MAT1<31:0>	bit31-0	R/W	T32N计数匹配值1
------------	---------	-----	------------

T32N 计数匹配寄存器 2 (T32N_MAT2)															
偏移地址: 28 _H															
复位值: 11111111_11111111_11111111_11111111 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MAT2<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT2<15:0>															
MAT2<31:0>				bit31-0				R/W				T32N计数匹配值2			

T32N 计数匹配寄存器 3 (T32N_MAT3)															
偏移地址: 2C _H															
复位值: 11111111_11111111_11111111_11111111 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MAT3<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT3<15:0>															
MAT3<31:0>				bit31-0				R/W				T32N计数匹配值3			

5.2.7 T32N应用说明

芯片支持 4 个 32 位定时器/计数器，另三个定时器 T32N1，T32N2，T32N3 同 T32N0。

5.3 通用异步接收/发送器 (UART)

以 UART0 为例, UART1 参考 UART0

5.3.1 概述

- ◇ 支持异步接收和异步发送。
- ◇ 支持全/半双工通讯模式。
- ◇ 支持 8/9 位数据传输格式
- ◇ 支持 4 级发送缓冲寄存器和 4 级接收缓冲寄存器
- ◇ 支持通讯传输波特率可配置。
- ◇ 兼容 RS-232/RS-442/RS-485 的通讯接口。
- ◇ 支持 PWM 调制输出, 且 PWM 占空比线性可调

5.3.2 UART数据格式

UART 通讯每帧数据由 1 位起始位, 8/9 位数据位、可配置奇偶校验位和停止位组成。UART_CON 寄存器中配置 TX9E 和 RX9E 位选择发送和接收的数据位数。配置 TXPS 和 RXPS 位选择发送和接收数据的奇偶校验位。配置 TXFS 位选择发送 1 位或 2 位停止位。接收数据时, 只判断第 1 位停止位, 若不为高电平则产生“帧错误”中断标志。在没有数据传输时, 通讯端口处于高电平状态。

帧数据格式如下图所示:

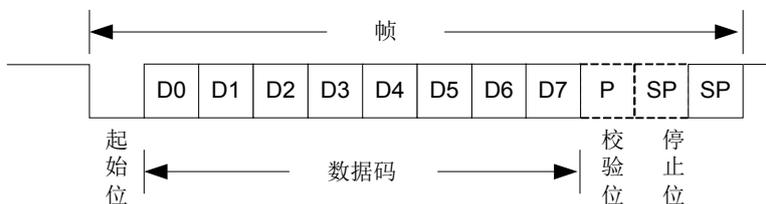


图 5-9 UART 8 位数据格式

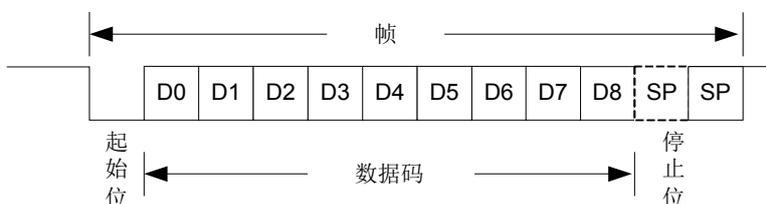


图 5-10 UART 9 位数据格式

数据发送和接收时, 均是低位在前, 高位在后, 即先发送或接收数据的 LSB。通过发送缓冲寄存器 UART_TXBUF0 写入发送的数据, 通过接收缓冲寄存器 UART_RXBUF0 读取接收的数据。

当发送 9 位数据时, 可以通过设置 UART_CON 寄存器的 TXPS 位进行校验位的配置。

当 TXPS<1:0>=00 或 01 时, 第 9 位数据通过 UART_TB0 寄存器的 TX9D0 写入;

当 TXPS<1:0>=10 时，由硬件自动产生偶校验位，作为第 9 位数据；

当 TXPS<1:0>=11 时，由硬件自动产生奇校验位，作为第 9 位数据。

当接收 9 位数据时，可以通过设置 UART_CON 寄存器的 RXPS 进行校验位的配置。

当 RXPS<1:0>=00 或 01 时，第 9 位数据通过 UART_RB0 寄存器 RX9D0 读取，不进行奇偶校验。

当 RXPS<1:0>=10 时，第 9 位数据通过 RX9D0 读取，硬件自动对低 8 位数据进行偶校验。

当 RXPS<1:0>=11 时，第 9 位数据通过 RX9D0 读取，硬件自动对低 8 位数据进行奇校验；如果奇偶校验正确，则 UART_STA 寄存器中奇偶校验错误标志位 RXPERR 为 0，否则为 1。

5.3.3 UART异步发送器

发送数据时，起始位 START 和停止位 STOP 由芯片硬件电路自动产生，用户只需要配置相应的 I/O 端口复用功能；UART_BRR 寄存器中，配置 BRR<9:0>和 CLKS<5:0>位，设定传输波特率；UART_CON 寄存器中，配置的 TX9E 和 TXPS，选择发送的数据格式；配置 TXFS，选择发送的停止位数；配置 TXEN，使能数据发送；将要发送的数据写入发送缓冲寄存器 UART_TXBUF0，就可以开始数据的异步发送。如果数据格式支持奇偶校验位，硬件电路会根据相应的数据位产生校验位，在数据位后自动发送校验位。

支持 4 级发送缓冲寄存器 UART_TB0, UART_TB1, UART_TB2, UART_TB3 和 1 级发送移位寄存器，可进行数据的连续发送，直到发送缓冲寄存器和移位寄存器全空，最多可连续写入和发送 5 帧数据。在发送缓冲寄存器和移位寄存器均满时，如果仍继续写入新的数据，则新数据会被忽略，不会被发送。

发送缓冲寄存器 UART_TB1, UART_TB2, UART_TB3 为只读寄存器，只能通过发送缓冲寄存器 UART_TB0 写入待发送的数据。

发送缓冲寄存器数据遵循先进先出原则，即如果依次连续写入 4 个发送数据 A, B, C, D，对应的发送缓冲寄存器分别为 UART_TB0, UART_TB1, UART_TB2, UART_TB3。数据从写入到发送到端口的数据流示意图如下所示：

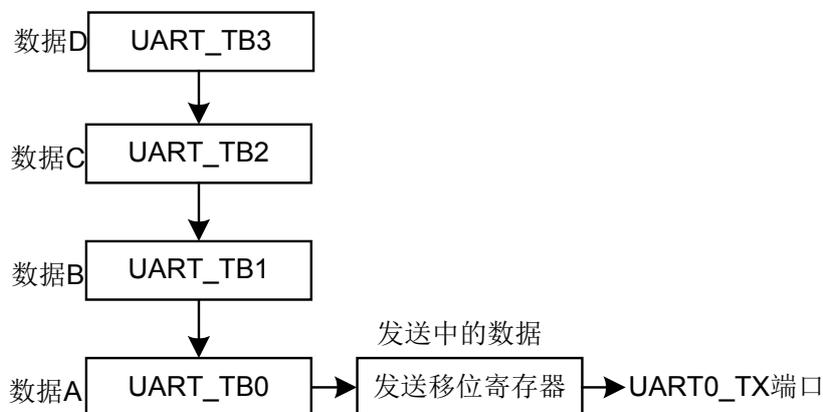


图 5-11 UART0 发送数据流示意图

当 4 级发送缓冲寄存器和发送移位寄存器均空时，UART_STA 寄存器中数据发送状态标志位 TXBSY=0，可连续写 5 次发送缓冲寄存器 UART_TB0，其中第 1 次写入的数据，直接传送到发送移位寄存器进行发送，后 4 次写入的数据，存放在 4 级发送缓冲寄存器中；

在数据发送过程中，当 4 级发送缓冲寄存器全空时，UART_INT 寄存器中缓冲寄存器标志位 TXBUFIF=1，可连续写 4 次 UART_TB0。

支持每发送完一个字节数据产生中断，及 4 级发送缓冲寄存器全空时产生中断。

可以通过响应 UART0 发送中断请求，或查询中断标志位的方式完成数据发送过程。

发送数据的操作流程图示如下：

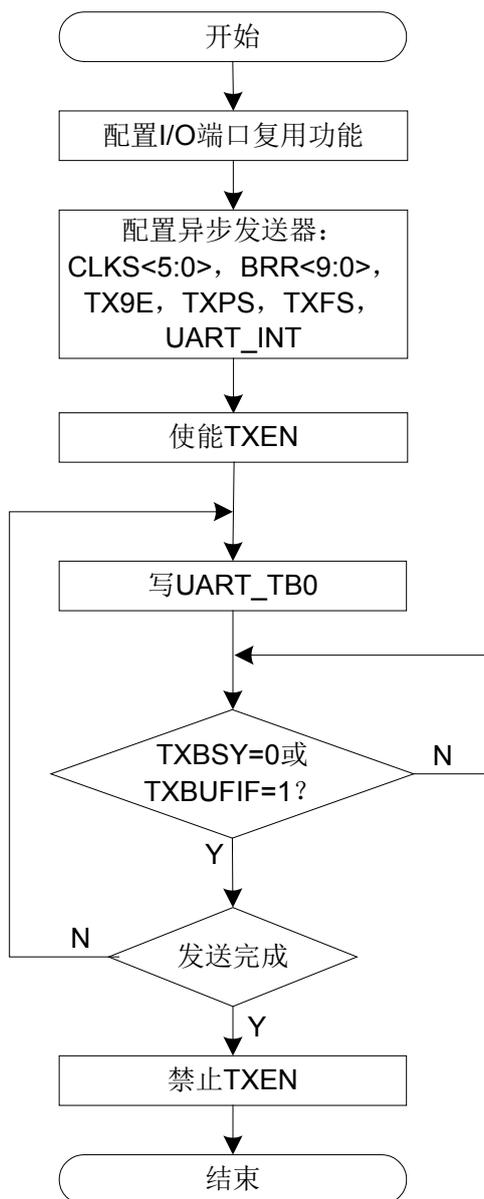


图 5-12 UART0 发送数据操作流程图示例

注：单字节数据发送时，可判断 UART_STA 寄存器中标志位 TXBSY；连续数据发送时，可判断 UART_INT 寄存器中标志位 TXBUFIF。

5.3.4 UART异步发送器

接收数据时，配置相应的 I/O 端口复用功能；UART_BRR 寄存器中配置 BRR<9:0>和 CLKS<5:0>，设定传输波特率；UART_CON 寄存器中，配置 RX9E 和 RXPS，选择接收的数据格式；配置 RXEN，使能数据接收，就可以开始数据的异步接收。如果数据格式支持奇偶校验位，硬件电路会自动判断奇偶校验位是否正确，若不正确则 UART_STA 寄存器中会置起奇偶校验错误标志位 RXPERR。如果接收到的第 1 位停止位不为高电平，则会置起帧错误标志位 RXFERR。

支持 4 级接收缓冲器 UART_RB0, UART_RB1, UART_RB2, UART_RB3 和 1 级接收移位寄存器，可进行数据的连续接收，直到接收缓冲器和移位寄存器全满，最多可连续接收 5 帧数据，再执行数据读取操作。只能通过读取接收缓冲寄存器 UART_RB0，得到接收的数据。所以硬件电路在进行数据的奇偶校验时，只有 UART_RB0 中的数据奇偶校验结果影响 UART_STA 寄存器中标志位 RXPERR，其它接收缓冲寄存器的数据奇偶校验结果，是在其数据被依次通过 UART_RB0 读取时，才能影响标志位 RXPERR。

接收缓冲寄存器数据遵循先进先出原则，即如果依次连续接收 4 个数据 A, B, C, D，对应的接收缓冲寄存器分别为 UART_RB0, UART_RB1, UART_RB2, UART_RB3。数据从接收端口到各级缓冲寄存器的数据流示意图如下所示：

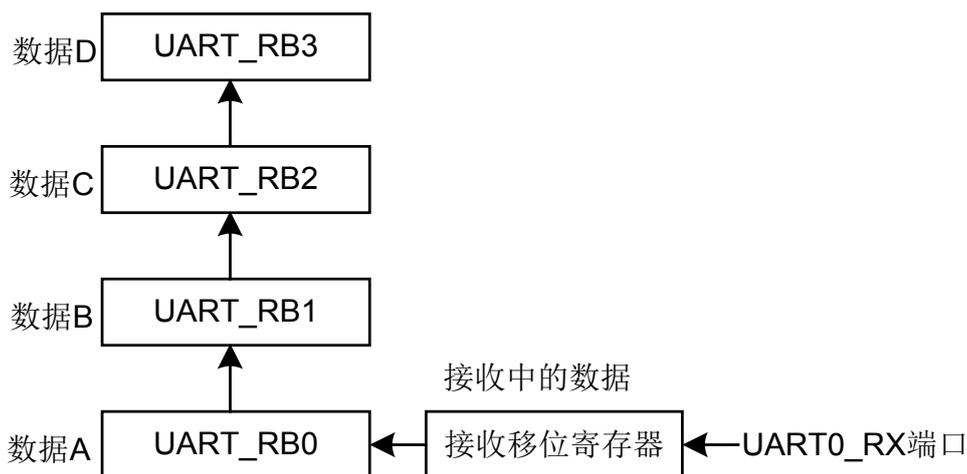


图 5-13 UART0 接收数据流示意图

当 4 级接收缓冲寄存器和 1 级接收移位寄存器均满时，如果再次接收到数据起始位，UART_STA 寄存器中会置起接收数据溢出错误标志位 RXOVERR，同时不会接收新数据，缓冲寄存器数据仍保持。

支持每接收完一个字节数据产生中断，及 4 级接收缓冲寄存器全满时产生中断。

可以通过响应 UART0 接收中断请求，或查询中断标志位的方式完成数据接收过程。

接收数据的操作流程图示例如下：

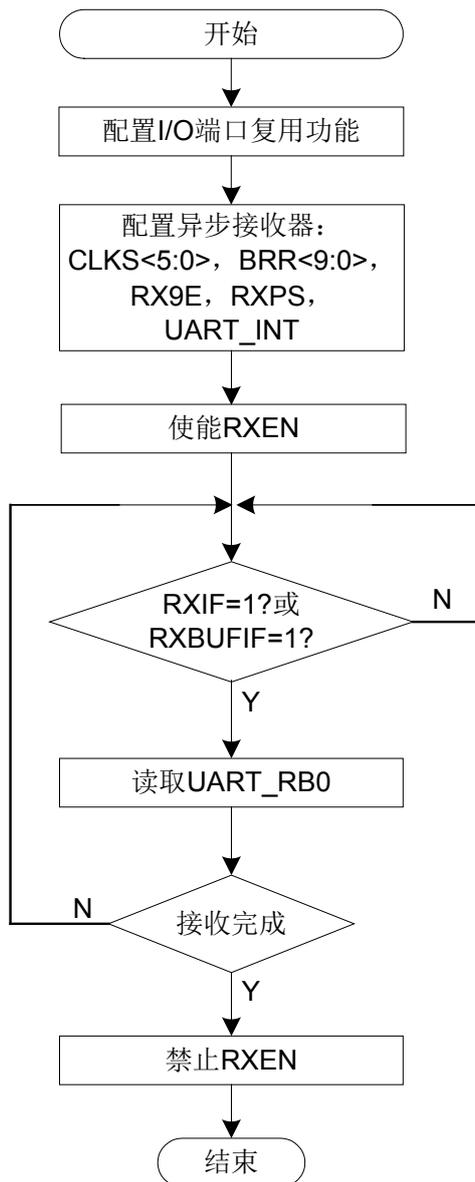


图 5-14 UART0 接收数据操作流程图示例

注：单字节数据接收时，可判断 UART_INT 寄存器中标志位 RXIF；连续数据接收时，可判断 UART_INT 寄存器中标志位 RXBUFIF。

5.3.5 UART发送脉宽调制功能

发送脉宽调制模式是将 UART0 传输到发送端口的信号电平，由 PWM 信号源进行调制后，再从发送端口 UART0_TX 输出。UART0 使用的 PWM 调制信号源，由 T16N0 定时器提供。

配置端口复用功能控制位 GPIO_MOD7 的 FUNC 和 GPIO_MOD7 的 FUNC，可分别使能 UART0 和 UART1 的发送脉宽调制模式，并选择调制的 TX0 和 TX1 信号电平，具体参见 GPIO7 和 GPIO9 端口工作控制寄存器的描述。

发送端口 UART0_TX 的调制输出波形如下图所示：

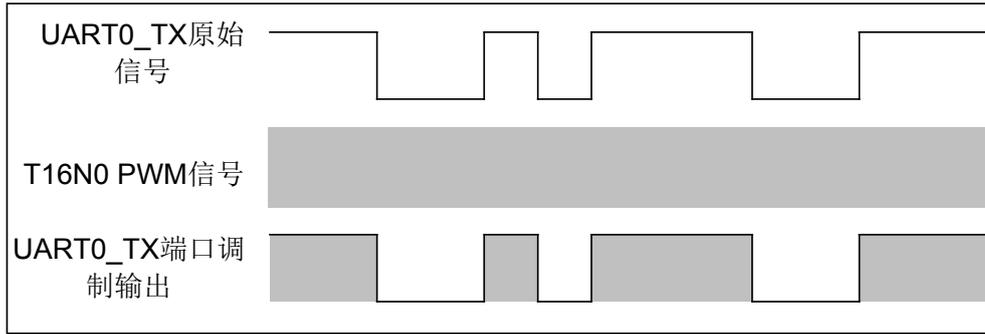


图 5-15 UART0_TX 高电平调制输出波形图

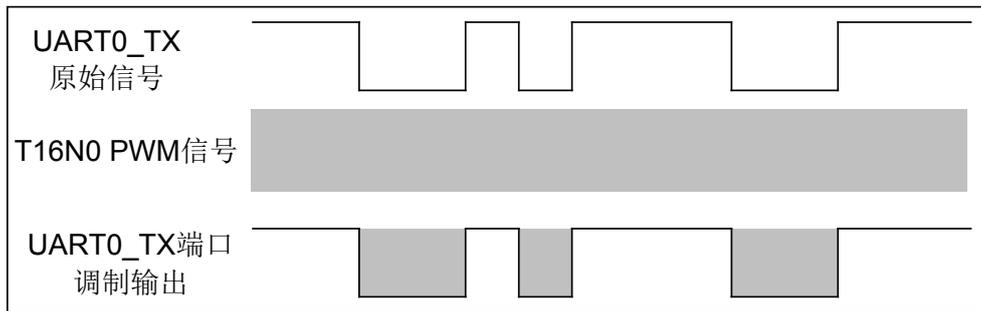


图 5-16 UART0_TX 低电平调制输出波形图

5.3.6 特殊功能寄存器

UART 控制寄存器 (UART_CON)															
偏移地址: 00H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TXFS	RXPS<1:0>		TXPS<1:0>		RX9E	TX9E	RXEN	TXEN

—	bit31-9	—	—
TXFS	bit8	R/W	发送帧停止位选择位 0: 1位停止位 1: 2位停止位
RXPS<1:0>	bit7-6	R/W	接收校验位选择位 0x: 接收第9位数据位 10: 接收偶校验位 11: 接收奇校验位
TXPS<1:0>	bit5-4	R/W	发送校验位选择位 0x: 发送第9位数据位 10: 发送偶校验位 11: 发送奇校验位

RX9E	bit3	R/W	接收帧数据位数选择位 0: 8 位 1: 9 位
TX9E	bit2	R/W	发送帧数据位数选择位 0: 8 位 1: 9 位
RXEN	bit1	R/W	接收使能位 0: 禁止 1: 使能
TXEN	bit0	R/W	发送使能位 0: 禁止 1: 使能

UART 状态寄存器 (UART_STA)

偏移地址: 04_H

复位值: 00000000_00000000_00000001_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留				RXFIFO<3:0>				保留				TXFIFO<3:0>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留											RXPERR	RXOVERR	RXFERR	TXBSY	

—	bit31-27	—	—
RXFIFO<3:0>	bit26-24	R	接收缓冲区中已接收到的数据帧数 表示被占用的接收缓冲寄存器的个数
—	bit23-19	—	—
TXFIFO<3:0>	bit18-16	R	发送缓冲区中待发送的数据帧数 表示被占用的发送缓冲寄存器的个数
—	bit15-4	—	—
RXPERR	bit3	R	接收数据奇偶校验错误标志位 0: 奇偶校验正确 1: 奇偶校验错误
RXOVERR	bit2	R	接收数据溢出标志位 0: 未溢出 1: 溢出
RXFERR	bit1	R	接收帧错误标志位 0: 帧正确 1: 帧错误
TXBSY	bit0	R	发送状态标志位 0: 数据发送完成 1: 正在发送数据

UART 波特率寄存器 (UART_BRR)															
偏移地址: 08 _H															
复位值: 00000000_00000000_00000000_00000000 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CLKS<5:0>												BRR<9:0>			

—	bit31-16	—	—
CLKS<5:0>	bit15-10	R/W	波特率时钟设置 CLKS =000000: 64 分频 CLKS =000001: 16 分频 CLKS =000010: 8 分频 CLKS =000011: 8 分频 CLKS >000011: UCLKS +1 分频
BRR<9:0>	bit9-0	R/W	波特率设置位 通讯波特率: CLK/(BRR<9:0>+1)

注 1: PCLK 为芯片内部外设模块时钟源, 时钟频率与芯片系统时钟频率相同。

UART 中断使能寄存器 (UART_INT)															
偏移地址: 0C _H															
复位值: 00000000_00000000_00000000_00000000 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								RXBUFIE	RXIE	TXBUFIE	TXIE	RXBUFIF	RXIF	TXBUFIF	TXIF

—	bit31-8	—	—
RXBUFIE	bit7	R/W	4 级接收缓冲寄存器全满中断使能位 0: 禁止 1: 使能
RXIE	bit6	R/W	数据接收中断使能位 0: 禁止 1: 使能
TXBUFIE	bit5	R/W	4 级发送缓冲寄存器全空中断使能位 0: 禁止 1: 使能
TXIE	bit4	R/W	数据发送中断使能位 0: 禁止 1: 使能
RXBUFIF	bit3	R	4 级接收缓冲寄存器全满中断标志位

			0: 无中断 1: 全满, 软件读 UART_RXBUF0 清除该标志位
RXIF	bit2	R/W	数据接收中断标志位 0: 无中断, 软件无法写1 1: 接收完成一个数据, 软件写 0 清除
TXBUFIF	bit1	R	4 级发送缓冲寄存器全空中断标志位 0: 无中断 1: 全空, 软件写 UART_TXBUF0 清除该标志位
TXIF	bit0	R/W	数据发送中断标志位 0: 无中断, 软件无法写1 1: 发送完成一个数据, 软件写 0 清除

注 1: UART 中断禁止时, 如果满足条件仍会置起对应的中断标志位, 只是不会产生中断请求。

UART 发送缓冲寄存器 0 (UART_TB0)

偏移地址: 10_H

复位值: 00000000_00000000_00000001_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
							TX9D0	TB0<7:0>							

—	bit31-9	—	—
TX9D0	bit8	R/W	发送帧的第 9 位 第 9 位数据位, 或奇偶校验位
TB0<7:0>	bit7-0	R/W	发送缓冲寄存器 8 位发送数据

注 1: UART 发送缓冲寄存器 0 只支持字操作, 不支持字节或半字操作。

UART 发送缓冲寄存器 1 (UART_TB1)

偏移地址: 14_H

复位值: 00000000_00000000_00000001_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
							TX9D1	TB1<7:0>							

—	bit31-9	—	—
TX9D1	bit8	R/W	发送帧的第 9 位 第 9 位数据位, 或奇偶校验位
TB1<7:0>	bit7-0	R/W	发送缓冲寄存器

			8 位发送数据
--	--	--	---------

UART 发送缓冲寄存器 2 (UART_TB2)																
偏移地址: 18 _H																
复位值: 00000000_00000000_00000001_11111111 _B																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
								TX9D2	TB2<7:0>							

—	bit31-9	—	—
TX9D2	bit8	R/W	发送帧的第 9 位 第 9 位数据位, 或奇偶校验位
TB2<7:0>	bit7-0	R/W	发送缓冲寄存器 8 位发送数据

UART 发送缓冲寄存器 3 (UART_TB3)																
偏移地址: 1C _H																
复位值: 00000000_00000000_00000001_11111111 _B																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
								TX9D3	TB3<7:0>							

—	bit31-9	—	—
TX9D3	bit8	R/W	发送帧的第 9 位 第 9 位数据位, 或奇偶校验位
TB3<7:0>	bit7-0	R/W	发送缓冲寄存器 8 位发送数据

UART 接收缓冲寄存器 0 (UART_RB0)																
偏移地址: 20 _H																
复位值: 00000000_00000000_00000000_00000000 _B																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
								RX9D0	RB0<7:0>							

—	bit31-9	—	—
---	---------	---	---

RX9D0	bit8	R	接收帧的第 9 位 第 9 位数据位, 或奇偶校验位
RB0<7:0>	bit7-0	R	接收缓冲寄存器 8 位接收数据

UART 接收缓冲寄存器 1 (UART_RB1)

偏移地址: 24_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
							RX9D1	RB1<7:0>							

—	bit31-9	—	—
RX9D1	bit8	R	接收帧的第 9 位 第 9 位数据位, 或奇偶校验位
RB1<7:0>	bit7-0	R	接收缓冲寄存器 8 位接收数据

UART 接收缓冲寄存器 2 (UART_RB2)

偏移地址: 28_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
							RX9D2	RB2<7:0>							

—	bit31-9	—	—
RX9D2	bit8	R	接收帧的第 9 位 第 9 位数据位, 或奇偶校验位
RB2<7:0>	bit7-0	R	接收缓冲寄存器 8 位接收数据

UART 接收缓冲寄存器 3 (UART_RB3)

偏移地址: 2C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
							RX9D3	RB3<7:0>							

—	bit31-9	—	—
---	---------	---	---

RX9D3	bit8	R	接收帧的第 9 位 第 9 位数据位，或奇偶校验位
RB3<7:0>	bit7-0	R	接收缓冲寄存器 8 位接收数据

5.3.7 UART应用说明

芯片支持 2 个通用异步接收/发送器，UART1 同 UART0。

5.4 同步串行口通讯控制器 (SPI0)

5.4.1 概述

- ◇ 支持主控模式、从动模式
- ◇ 支持 4 种数据传输格式
- ◇ 支持主控模式通讯时钟速率可配置
- ◇ 支持 4 级发送缓冲器和 4 级接收缓冲器
- ◇ 支持发送和接收缓冲器空/满中断
- ◇ 支持接收数据溢出中断、发送数据写错误中断、从动模式的发送数据错误中断
- ◇ 支持从动模式的片选变化中断、主控模式的空闲状态中断
- ◇ 支持主控模式延迟接收
- ◇ 支持主控模式发送间隔

5.4.2 结构框图

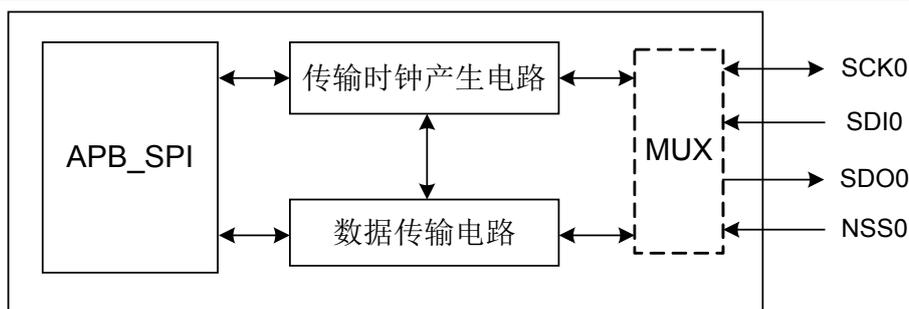


图 5-17 SPI0 电路结构框图

5.4.3 SPI通讯模式

SPI0 支持主控和从动两种通讯模式，SPI_CON 寄存器中配置 MS 位，可选择通讯模式。

通讯时钟端口为 SCK0，数据输出端口 SDO0，数据输入端口 SDIO；从动模式下的片选信号端口为 NSS0，主控模式下可使用普通 I/O 端口作为片外从设备的片选信号端口。具体见下表所示：

SPI 通讯端口	SPI 主控模式	SPI 从动模式
SCK0	支持	支持
SDO0	支持	支持
SDIO	支持	支持
NSS0	-	支持

5.4.4 SPI数据格式

配置 SPI_CON 寄存器的 DFS，可选择 SPI0 通讯数据格式，数据发送和接收时，均是高位在前，低位在后。如果是发送数据在先，接收数据在后，输出端口 SDO0 会在第一个

SCK0 时钟边沿，输出数据的 MSB 位；反之 SDOx 在第一个 SCK0 时钟边沿之前，输出数据的 MSB 位。

以下以 SPI0 从动通讯模式为例，对数据通讯时序进行说明。

SPI_CON 寄存器中：

DFS<1:0> = 00：上升沿发送（先），下降沿接收（后）

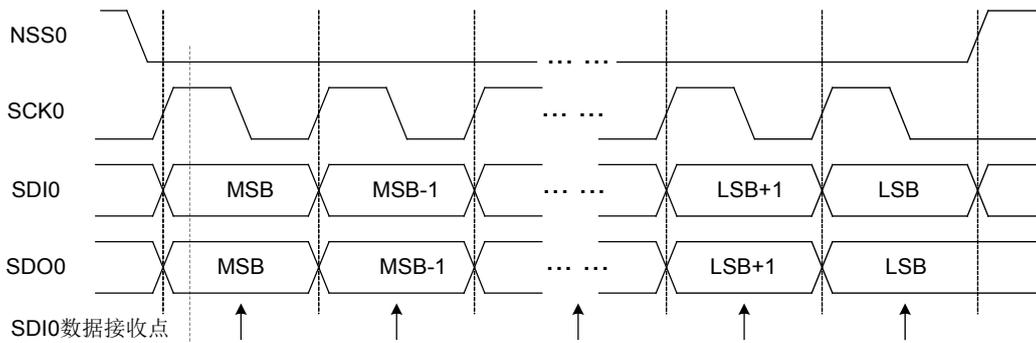


图 5-18 SPI0 时钟上升沿发送，下降沿接收波形示意图

DFS<1:0> = 01：下降沿发送（先），上升沿接收（后）

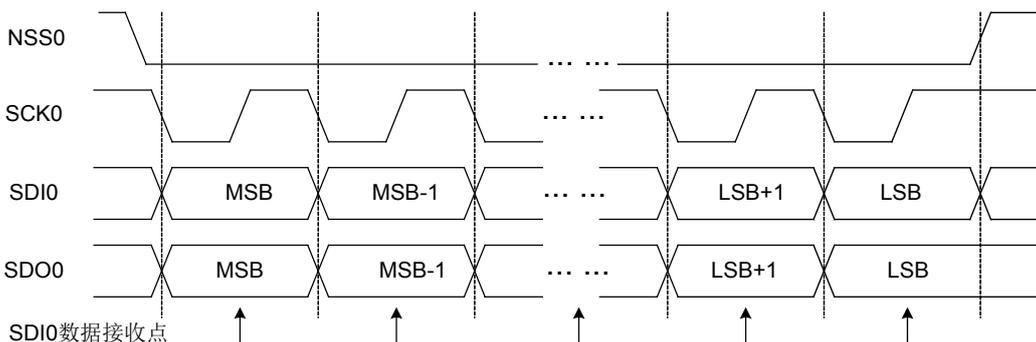


图 5-19 SPI0 时钟下降沿发送，上升沿接收波形示意图

DFS<1:0> = 10：上升沿接收（先），下降沿发送（后）

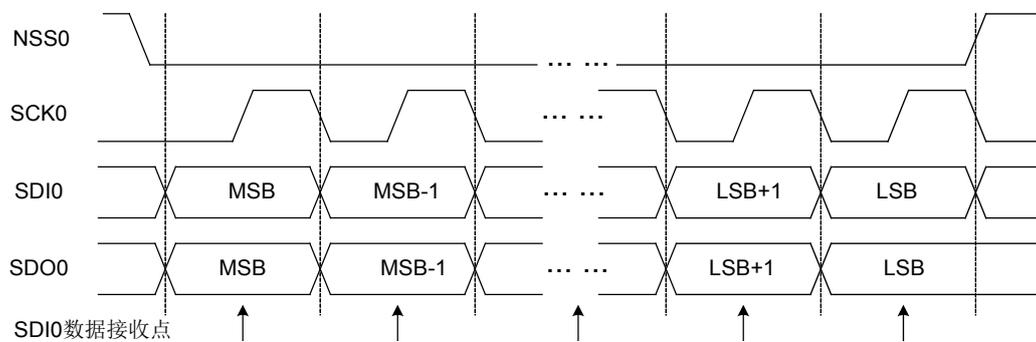


图 5-20 SPI0 时钟上升沿接收，下降沿发送波形示意图

DFS<1:0> = 11：下降沿接收（先），上升沿发送（后）

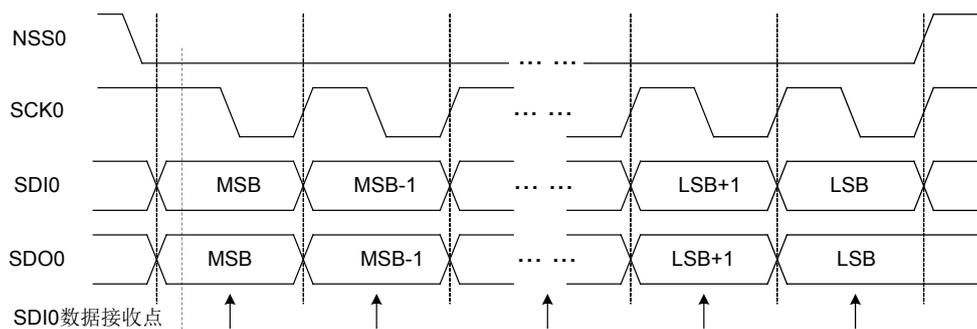


图 5-21 SPI0 时钟下降沿接收，上升沿发送波形示意图

5.4.5 SPI同步发送器

支持 4 级发送缓冲器 SPI_TB0, SPI_TB1, SPI_TB2, SPI_TB3 和 1 级发送移位寄存器，可进行数据的连续发送，直到发送缓冲器和移位寄存器全空，最多可连续写入和发送 5 帧数据。发送缓冲器 SPI_TB0, SPI_TB1, SPI_TB2, SPI_TB3 为只读寄存器，只能通过发送数据寄存器 SPI_TBW 写入。

发送数据寄存器 SPI_TBW 为一个虚拟地址单元，物理上不存在实际的寄存器电路，写该寄存器地址单元时，实际上是将发送数据写入到发送缓冲器 SPI_TB0, SPI_TB1, SPI_TB2, SPI_TB3 中，再传输到发送移位寄存器，通过发送数据端口 SDO0 进行数据发送。

发送数据寄存器 SPI_TBW 支持 3 种写入方式：字节写入，半字写入和字写入。

字节方式写入 SPI_TBW 时，发送数据被写入到发送缓冲器 SPI_TB0；半字方式写入 SPI_TBW 时，发送数据被同时写入到发送缓冲器 SPI_TB0 和 SPI_TB1，其中低字节存放在 SPI_TB1 中；字方式写入 SPI_TBW 时，发送数据被同时写入到发送缓冲器 SPI_TB0, SPI_TB1, SPI_TB2 和 SPI_TB3，其中低字节存放在 SPI_TB3 中。

发送数据从写入到发送到端口的数据流示意图如下所示：

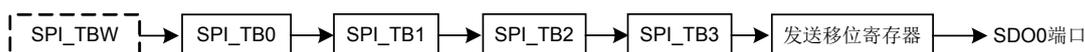


图 5-22 SPI0 发送数据流示意图

支持发送缓冲器空中断，SPI_IE 寄存器中配置 TBIM<1:0>，可选择中断模式。

TBIM<1:0>=00，为字节空产生中断，即发送缓冲器 SPI_TB0 为空时，SPI_IF 寄存器中会置起中断标志 TBIF；

TBIM<1:0>=01，为半字空产生中断，即发送缓冲器 SPI_TB0 和 SPI_TB1 均为空时，SPI_IF 寄存器中会置起中断标志 TBIF；

TBIM<1:0>=10，为字空产生中断，即发送缓冲器 SPI_TB0, SPI_TB1, SPI_TB2 和 SPI_TB3 均为空时，SPI_IF 寄存器中会置起中断标志 SPI_TBIF。

支持发送数据寄存器 SPI_TBW 误写中断，当对 SPI_TBW 的写入方式，与发送缓冲器 SPI_TB0, SPI_TB1, SPI_TB2 和 SPI_TB3 的空闲状态冲突时，或写入操作访问错误时，SPI_IF 寄存器中会置起误写中断标志 TBWEIF。

5.4.6 SPI同步接收器

支持 4 级接收缓冲器 SPI_RB0, SPI_RB1, SPI_RB2, SPI_RB3 和 1 级接收移位寄存器, 可进行数据的连续接收, 直到接收缓冲器和移位寄存器全满, 最多可连续接收 5 帧数据, 再执行数据读取操作。读取接收数据寄存器 SPI_RBR, 可得到接收的数据, 对应的接收缓冲器清除满标志 SPI_IF 寄存器中 RBFF0, RBFF1, RBFF2, RBFF3 位; 也可以读取接收缓冲器 SPI_RB0, SPI_RB1, SPI_RB2, SPI_RB3 得到接收的数据, 但不会清除满标志 RBFF0, RBFF1, RBFF2, RBFF3 位。

接收数据寄存器 SPI_RBR 为一个虚拟地址单元, 物理上不存在实际的寄存器电路, 读该寄存器地址单元时, 实际上是读取接收缓冲器 SPI_RB0, SPI_RB1, SPI_RB2, SPI_RB3 中的数据。

接收数据寄存器 SPI_RBR 支持 3 种读取方式: 字节读取, 半字读取和字读取。

字节方式读取 SPI_RBR 时, 实际是读取接收缓冲器 SPI_RB0 的数据; 半字方式读取 SPI_RBR 时, 实际是同时读取接收缓冲器 SPI_RB0 和 SPI_RB1 的数据, 其中 SPI_RB0 中的数据为低字节; 字方式读取 SPI_RBR 时, 实际是同时读取接收缓冲器 SPI_RB0, SPI_RB1, SPI_RB2 和 SPI_RB3, 其中 SPI_RB0 中的数据为低字节。

接收数据从接收端口到各级缓冲器的数据流示意图如下所示:

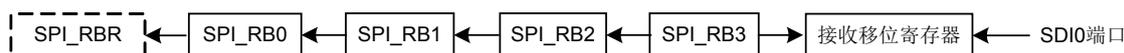


图 5-23 SPI 接收数据流示意图

接收缓冲器 SPI_RB0, SPI_RB1, SPI_RB2, SPI_RB3 的数据移到下一级缓冲器后, 会清除其接收满标志 SPI_IF 寄存器中 RBFF0, RBFF1, RBFF2, RBFF3。

当 4 级接收缓冲器和 1 级接收移位寄存器均满时, 如果再次接收到数据位, 会置起接收数据溢出中断标志 SPI_IF 寄存器中 ROIF, 同时不会接收新数据, 缓冲器数据仍保持。

支持接收缓冲器满中断, SPI_IE 寄存器中配置 RBIM<1:0>, 可选择中断模式。

RBIM<1:0>=00, 为字节满产生中断, 即接收缓冲器 SPI_RB0 为满时, SPI_IF 寄存器中会置起中断标志 RBIF;

RBIM<1:0>=01, 为半字满产生中断, 即接收缓冲器 SPI_RB0 和 SPI_RB1 均为满时, SPI_IF 寄存器中会置起中断标志 RBIF;

RBIM<1:0>=10, 为字满产生中断, 即接收缓冲器 SPI_RB0, SPI_RB1, SPI_RB2 和 SPI_RB3 均为满时, SPI_IF 寄存器中会置起中断标志 RBIF。

5.4.7 SPI通讯控制

配置 SPI 通讯模式, 数据格式; 对主控制模式, SPI_CON 寄存器中还需配置 CKS, 设定传输时钟速率, 并选择是否使能接收延迟和发送间隔, 对从动模式, 传输时钟由主机方提供; 配置 EN 和 REN, 使能数据发送和接收; 将要发送的数据写入发送数据寄存器 SPI_TBW, 就可以开始数据的发送, 读取接收数据寄存器 SPI_RBR, 可以获得接收到的数据。

SPI 主控模式下，发送缓冲器和发送移位寄存器中的数据发送完毕后，进入空闲状态，SPI_IF 寄存器中会置起空闲标志 IDLE，并且产生空闲中断标志 IDIF。

SPI 从动模式下，如果发送缓冲器 SPI_TB0, SPI_TB1, SPI_TB2, SPI_TB3 和发送移位寄存器均为空时，又收到主机提供的通讯时钟，SPI_IF 寄存器中则会置起发送错误中断标志 TEIF。

SPI 从动模式，支持片选信号变化中断，SPI_IE 寄存器中配置 NSSIE，可使能该中断。

SPI_CON 寄存器中配置 RST，可将 SPI 通讯模块软件复位，复位后：

禁止数据通讯 EN=0；

SPI_IE 寄存器中禁止相关中断：

TBIE=0, TBWEIE=0, RBIE=0, TEIE=0, ROIE=0, IDIE=0, NSSIE=0；

SPI_IF 寄存器中复位相关中断标志为默认值：

TBIF=1, TBWEIF=0, RBIF=0, TEIF=0, ROIF=0, IDIF=0, NSSIF=0；

置起空闲标志 IDLE=1；

置起各发送缓冲器空标志 TBEF0, TBEF1, TBEF2, TBEF3=1；

清除各接收缓冲器满标志 RBFF0~ RBFF3=0。

5.4.8 SPI延迟接收功能

SPI 通讯时，是利用时钟的上升/下降沿分别对数据的发送和接收进行同步。正常通讯时，对主机接收数据来说，从机送出的数据应在半个时钟周期内，到达主机接收端口，否则会造成主机接收数据的丢失。

SPI 主控模式支持延迟接收功能，SPI_CON 寄存器中配置 DRE，可使能该功能，主机可以再延迟半个时钟周期，在下一个发送时钟边沿处，进行数据的接收采集。所以延迟接收功能使能后，从机发送端口和主机接收端口之间的线路延时，最大可接近 1 个通讯时钟周期。

举例说明 SPI 延迟接收功能：SPI_CON 寄存器中 DFS<1:0>=00，上升沿发送（先），下降沿接收（后）。

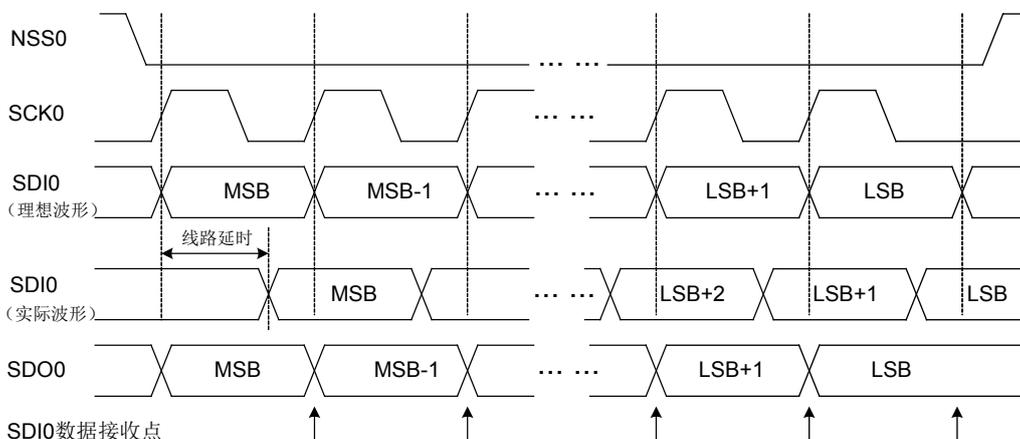


图 5-24 SPI0 延迟接收功能波形示意图

5.4.9 SPI数据帧发送间隔功能

SPI 主控模式支持数据帧发送间隔功能，SPI_CON 寄存器中配置 TME 位，可启用该功能，配置 TMP<5:0>，可设定发送间隔周期。当启用 SPI 数据帧发送间隔功能时，每帧数据发送完成后，会等待预先设定的发送间隔时间，再发送下一帧数据。

5.4.10 特殊功能寄存器

SPI 控制寄存器 (SPI_CON)															
偏移地址: 00 _H															
复位值: 00000111_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								TMP<5:0>					TMS	TME	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS<7:0>								DFS<1:0>	DRE	保留	REN	MS	RST	EN	

-	bit31-24	-	-
TMP<5:0>	bit23-18	R/W	SPI 帧发送间隔周期设置位 (仅主控模式支持)
TMS	bit17	R	SPI 帧发送间隔状态标志位 (仅主控模式支持) 0: 非发送间隔状态 1: 发送间隔状态
TME	bit16	R/W	SPI 帧发送间隔使能位 (仅主控模式支持) 0: 禁止 1: 使能
CKS<7:0>	bit15-8	R/W	SPI 通讯时钟设置位 (仅主控模式支持)
DFS<1:0>	bit7-6	R/W	SPI 通讯数据格式 00: 上升沿发送 (先), 下降沿接收 (后) 01: 下降沿发送 (先), 上升沿接收 (后) 10: 上升沿接收 (先), 下降沿发送 (后) 11: 下降沿接收 (先), 上升沿发送 (后)
DRE	bit5	R/W	SPI 延迟接收使能位 (仅主控模式支持) 0: 禁止 1: 使能
-	bit4	-	-
REN	bit3	R/W	SPI 接收使能位 0: 禁止 1: 使能 (需 bit0 EN 位同时使能)
MS	bit2	R/W	SPI 通讯模式选择位 0: 主控模式 1: 从动模式
RST	bit1	W	SPI 软件复位 0: 读取时始终为 0 1: 软件复位, 自动清零

EN	bit0	R/W	SPI 通讯使能位 0: 禁止 1: 使能 (SPI 通讯使能, 但仅使能数据发送)
----	------	-----	---

注 1: SPI 通讯时钟特率计算公式如下:

CKS<7:0>=0x00 时: FPCLK;

CKS<7:0>=0x01~0xFF 时: FPCLK/(CKS * 2)。

注 2: SPI 帧发送间隔周期计算公式如下:

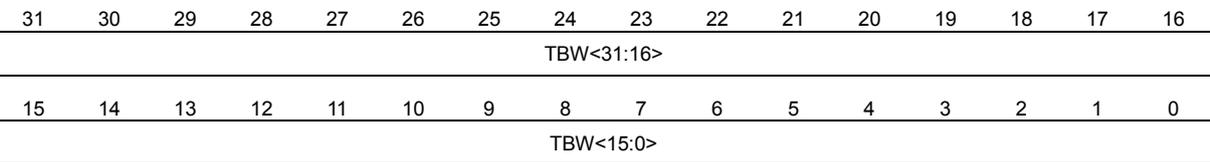
TSCK0 * (1 + SPI_TMP), 即时间间隔为 1~64 个通讯时钟周期 TSCK0。

注 3: SPI0 最快速率支持 5Mbps

SPI 发送数据写入寄存器 (SPI_TBW)

偏移地址: 08_H

复位值: 00000000_00000000_00000000_00000000_B

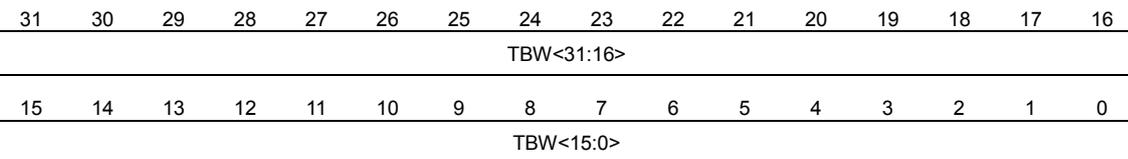


TBW<31:0>	bit31-0	W	写入的发送数据 字节写入时: 仅允许对 TBW<7:0>写入 半字写入时: 仅允许对 TBW<15:0>写入 字写入时: 对 TBW<31:0>写入
-----------	---------	---	--

SPI 接收数据读取寄存器 (SPI_RBR)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B



RBR<31:0>	bit31-0	R	读取的接收数据 字节读取时: 仅允许对 RBR<7:0>读取 半字读取时: 仅允许对 RBR<15:0>读取 字读取时: 对 RBR<31:0>读取
-----------	---------	---	--

SPI 中断使能寄存器 (SPI_IE)															
偏移地址: 10 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		RBIM<1:0>		TBIM<1:0>		保留		TBWEIE	NSSIE	IDIE	ROIE	TEIE	RBIE	TBIE	

—	bit31-12	—	—
RBIM<1:0>	bit11-10	R/W	SPI 接收缓冲器满中断模式选择位 00: SPI_RB0 满产生中断 01: SPI_RB0 与 SPI_RB1 满产生中断 10: SPI_RB0, SPI_RB1, SPI_RB2, SPI_RB3 全满产生中断 11: 保留
TBIM<1:0>	bit9-8	R/W	SPI 发送缓冲器空中断模式选择位 00: SPI_TB0 空产生中断 01: SPI_TB0 与 SPI_TB1 空产生中断 10: SPI_TB0, SPI_TB1, SPI_TB2, SPI_TB3 全空产生中断 11: 保留
—	bit7	—	—
TBWEIE	bit6	R/W	SPI 发送数据写错误中断使能位 0: 禁止 1: 使能
NSSIE	bit5	R/W	SPI 片选变化中断使能位 (仅从动模式支持) 0: 禁止 1: 使能
IDIE	bit4	R/W	SPI 空闲状态中断使能位 (仅主控模式支持) 0: 禁止 1: 使能
ROIE	bit3	R/W	SPI 接收数据溢出中断使能位 0: 禁止 1: 使能
TEIE	bit2	R/W	SPI 发送数据错误中断使能位 (仅从动模式支持) 0: 禁止 1: 使能
RBIE	bit1	R/W	SPI 接收缓冲器满中断使能位 0: 禁止 1: 使能
TBIE	bit0	R/W	SPI 发送缓冲器空中断使能位 0: 禁止

			1: 使能
--	--	--	-------

注 1: SPI 中断禁止时, 如果满足条件仍会置起对应的中断标志位, 只是不会产生中断请求。

SPI 中断标志寄存器 (SPI_IF)																
偏移地址: 14 _H																
复位值: 00000000_00000001_00001111_10000001 _B																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																IDLE
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RBFF3	RBFF2	RBFF1	RBFF0	TBEF3	TBEF2	TBEF1	TBEF0	NSS	TBWEIF	NSSIF	IDIF	ROIF	TEIF	RBIF	TBIF	

-	bit31-17	-	-
IDLE	bit16	R	SPI 空闲标志位 (仅主控模式支持) 0: 非空闲状态 1: 空闲状态
RBFF3	bit15	R	SPI_RB3 满标志位 0: 空 1: 满
RBFF2	bit14	R	SPI_RB2 满标志位 0: 空 1: 满
RBFF1	bit13	R	SPI_RB1 满标志位 0: 空 1: 满
RBFF0	bit12	R	SPI_RB0 满标志位 0: 空 1: 满
TBEF3	bit11	R	SPI_TB3 空标志位 0: 满 1: 空
TBEF2	bit10	R	SPI_B2 空标志位 0: 满 1: 空
TBEF1	bit9	R	SPI_TB1 空标志位 0: 满 1: 空
TBEF0	bit8	R	SPI_TB0 空标志位 0: 满 1: 空
NSS	bit7	R	SPI 片选标志位 (仅从动模式支持) 0: 选中 1: 未选中

TBWEIF	bit6	R/W	<p>SPI 发送数据写错误中断标志位</p> <p>0: 未发生写错误</p> <p>1: 发生写错误, 可能会出现下列错误:</p> <p>对 SPI_TBW 字写入时, SPI_TB0, SPI_TB1, SPI_TB2, SPI_TB3 未全空;</p> <p>对 SPI_TBW 半字写入时, SPI_TB0, SPI_TB1, SPI_TB2, SPI_TB3 未半空;</p> <p>对 SPI_TBW 字节写入时, SPI_TB0, SPI_TB1, SPI_TB2, SPI_TB3 全满;</p> <p>对 SPI_TBW<31:16>进行半字写入;</p> <p>对 SPI_TBW<31:8>进行字节写入。</p> <p>软件写 0 清除该标志位。</p>
NSSIF	bit5	R/W	<p>SPI 片选变化中断标志位 (仅从动模式支持)</p> <p>0: 片选信号未发生变化</p> <p>1: 片选信号发生变化; 软件写 0 清除该标志位</p>
IDIF	bit4	R/W	<p>SPI 空闲中断标志位 (仅主控模式支持)</p> <p>0: 未进入空闲状态</p> <p>1: 进入空闲状态; 软件写 0 或写 SPI_TBW 清除该标志位</p>
ROIF	bit3	R/W	<p>SPI 接收数据溢出中断标志位</p> <p>0: 未溢出</p> <p>1: 溢出; 软件写 0 清除该标志位</p>
TEIF	bit2	R/W	<p>SPI 发送错误中断标志位 (仅从动模式支持)</p> <p>0: 未发生发送错误</p> <p>1: 发生发送错误: 发送缓冲器和发送移位寄存器全空时, 又收到主控方提供的通讯时钟; 软件写 0 清除该标志位</p>
RBIF	bit1	R	<p>SPI 接收缓冲器满中断标志位</p> <p>读 SPI_RBR 可清除中断标志</p>
TBIF	bit0	R	<p>SPI 发送缓冲器空中断标志位</p> <p>写 SPI_TBW 可清除中断标志</p>

SPI 发送缓冲寄存器 (SPI_TB)

偏移地址: 18_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TB3<7:0>								TB2<7:0>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TB1<7:0>								TB0<7:0>							

TB3<7:0>	bit31-24	R	发送数据缓冲器 3
TB2<7:0>	bit23-16	R	发送数据缓冲器 2
TB1<7:0>	bit15-8	R	发送数据缓冲器 1

TB0<7:0>	bit7-0	R	发送数据缓冲器 0
----------	--------	---	-----------

SPI 接收缓冲寄存器 (SPI_RB)

偏移地址: 1C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RB3<7:0>								RB2<7:0>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RB1<7:0>								RB0<7:0>							

RB3	bit31-24	R	接收数据缓冲器 3
RB2	bit23-16	R	接收数据缓冲器 2
RB1	bit15-8	R	接收数据缓冲器 1
RB0	bit7-0	R	接收数据缓冲器 0

5.4.11 SPI应用说明

芯片支持 1 个 SPI 同步串口通讯控制器，为 SPI0。

5.5 模/数转换器 (ADC)

5.5.1 概述

- ◇ 支持 10 位采样精度
- ◇ 支持 6 个外部模拟输入通道
- ◇ 支持环境温度检测、电源电压检测
- ◇ 支持 ADC 中断标志 ADIF，可唤醒睡眠模式
- ◇ 支持正负向参考电压可配置
- ◇ 支持转换时钟可配置

5.5.2 结构框图

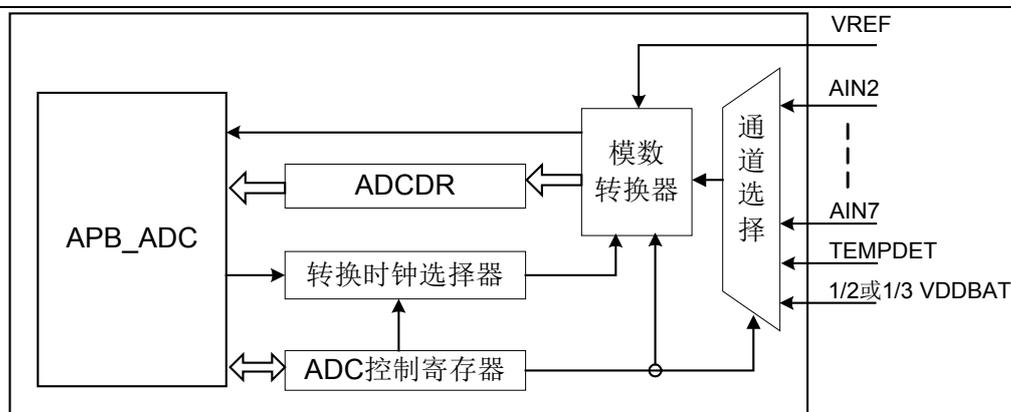


图 5-25 ADC 内部结构图

5.5.3 ADC数据转换

配置 ADC_CHS 寄存器的 CHS<2:0>，可选择 ADC 模拟通道；配置 ADCLKS，可选择工作时钟源；配置 ADC_CON1 寄存器的 CLKDIV<2:0>，可选择时钟源预分频；配置 VREFP，可选择正向参考电压，配置 VREFN，可选择负向参考电压；配置 ADEN，使能 ADC；最后配置 ADTRG，启动 A/D 转换，转换完成后，硬件电路自动将 ADTRG 清零。

ADC 在每次转换完成后，会产生中断标志 ADIF，需软件清零；启动下一次 A/D 转换时，需重新配置 ADTRG。

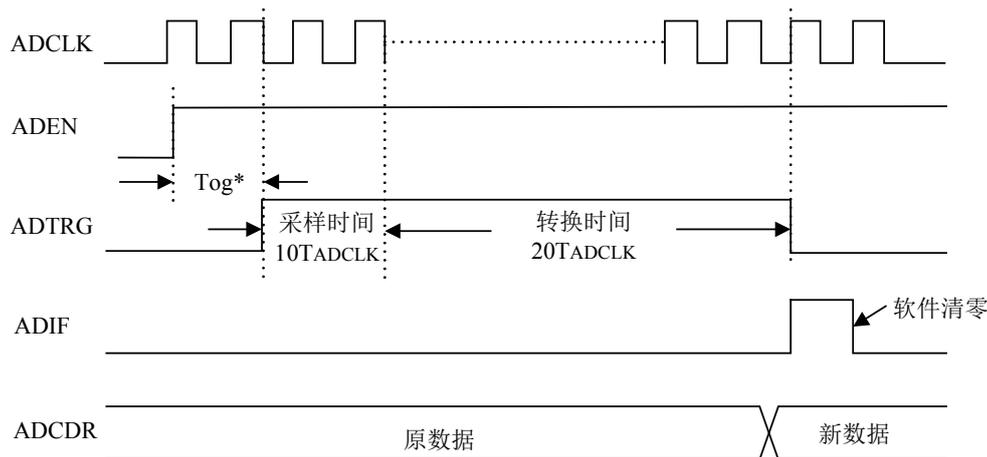


图 5-26 ADC 数据转换时序示意图

5.5.4 环境温度检测功能

芯片内部集成温度传感器。将 ADC 模拟通道选择为内部温度传感器通道，启动 A/D 转换功能，对当前环境温度对应的电压信号进行采样转换，得到 ADC 转换值，然后通过程序查表即可获得当前的环境温度。ADC 转换值与温度之间的对应表，可与应用程序一同固化到程序存储器中。

5.5.5 特殊功能寄存器

ADC 转换值寄存器 (ADC_DR)															
偏移地址: 00H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DR<11:0>											
—				bit31-12				—				—			
DR<11:0>				bit11-0				R				A/D 转换结果			

ADC 控制寄存器 0 (ADC_CON0)															
偏移地址: 04H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留														TRIG	EN

—	bit31-2	—	—
TRIG	bit1	R/W	A/D 运行状态位 0: A/D 未运行, 或 A/D 运行结束 (硬件清 0, 且硬件清 0 优先) 1: A/D 正在运行, 该位置 1 启动 A/D 运行状态
EN	bit0	R/W	A/D 模块使能位 0: 禁止 1: 使能

ADC 控制寄存器 1 (ADC_CON1)			
偏移地址: 08 _H			
复位值: 01111000_00001111_00100000_00000000 _B			

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
VRCAL<3:0>			VRSEL<3:0>				保留		SFLAG	STIME<3:0>					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		PD_TS	IREF_EN	VBAT_EN	VBAT_SEL	VREFN	VREFP	保留		CLKS	CLKDIV<2:0>				

VRCAL<3:0>	bit31-28	R/W	A/D 内部 VR 校准 0000: 电压最低 0111: 电压中间 1111: 电压最高
VRSEL<3:0>	bit27-24	R/W	A/D 内部 VR 选择 (内部正向参考电压) 1000: 5.0V (3.3V 系统为 3.3V) 0100: 4.0V (3.3V 系统为 3.3V) 0010: 3.0V (3.3V 系统为 3.0V) 0001: 2.0V (3.3V 系统为 2.0V) 其他: 禁用
-	bit23-21	-	-
SFLAG	bit20	R	A/D 采样标志 0: AD 采用中 1: AD 未采样
STIME<3:0>	bit19-16	R/W	A/D 采样时间 0000: 禁用 0001: 1 个 AD 时钟 1111: 15 个 AD 时钟
-	bit15-14	-	-
PD_TS	bit13	R/W	内部温度传感器电路使能 0: 使能 1: 禁用
IREF_EN	bit12	R/W	内部参考电流使能位 0: 禁用 1: 使能

VBAT_EN	bit11	R/W	内部电源电压检测电路使能 0: 禁用 1: 使能
VBAT_SEL	bit10	R/W	内部电源电压检测选择位（应用在电池供电模式） 0: VDD/2 1: VDD/3
VREFN	bit9	R/W	A/D 负向参考电压选择位 0: 内部负向参考电压 VSS 1: 外部负向参考电压 VREFN
VREFP	bit8	R/W	A/D 正向参考电压选择位 0: 内部正向参考电压 VDD 1: 外部正向参考电压 VREFP
-	bit7-4	-	-
CLKS	bit3	R/W	A/D 时钟源选择位 0: PCLK 1: RCCLK（内部 RC 时钟）
CLKDIV<2:0>	bit2-0	R/W	A/D 时钟预分频选择位 000: 1:2 001: 1:4 010: 1:8 011: 1:16 100: 1:32 101: 1:64 110: 1:128 111: 1:256

- 注 1: A/D 时钟分频选择时，尽量选择慢速时钟，ADC 的精度更高。
- 注 2: IREF_EN=1, GPIO_DIR[5]=1, ADEN=1: GPIO5 端口为内部参考电流输出，其数字输入功能被禁止。
- 注 3: VREFP=1, GPIO_DIR[6]=1, ADEN=1: GPIO6 端口为 ADC 外部正向参考电压输入，其数字输入功能被禁止。
- 注 4: VREFN=1, GPIO_DIR[7]=1, ADEN=1: GPIO7 端口为 ADC 外部负向参考电压输入，其数字输入功能被禁止。

ADC 通道选择寄存器 (ADC_CHS)															
偏移地址: 0C _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留													CHS<2:0>		
-	bit31-3					-	-								

CHS<2:0>	bit2-0	R/W	A/D 模拟通道选择位 000: 内部温度传感器 (配合 PD_TS 使用) 001: 内部电源电压 (配合 VBAT_EN 使用) 010: 通道 2 (AIN2) 011: 通道 3 (AIN3) 100: 通道 4 (AIN4) 101: 通道 5 (AIN5) 110: 通道 6 (AIN6) 111: 通道 7 (AIN7)
----------	--------	-----	---

注 1: GPIO_DIR[2]=1, CHS=010, ADEN=1: GPIO2 端口为 ADC 模拟输入通道 2, 其数字输入功能被禁止。
 注 2: GPIO_DIR[3]=1, CHS=011, ADEN=1: GPIO3 端口为 ADC 模拟输入通道 3, 其数字输入功能被禁止。
 注 3: GPIO_DIR[4]=1, CHS=100, ADEN=1: GPIO4 端口为 ADC 模拟输入通道 4, 其数字输入功能被禁止。
 注 4: IREF_EN=0, GPIO_DIR[5]=1, CHS=101, ADEN=1: GPIO5 端口为 ADC 模拟输入通道 5, 其数字输入功能被禁止。
 注 5: VREFP=0, GPIO_DIR[6]=1, CHS=110, ADEN=1: GPIO6 端口为 ADC 模拟输入通道 6, 其数字输入功能被禁止。
 注 6: VREFN=0, GPIO_DIR[7]=1, CHS=111, ADEN=1: GPIO7 端口为 ADC 模拟输入通道 7, 其数字输入功能被禁止。
 注 7: GPIO 端口复用时, IREF_EN/ADVREFP/ADVREFN 设置为 1, 优先级比 AD_CHS 的设置高, 即参考源设置比 ADC 模拟输入通道设置的优先级高, GPIO 端口优先复用为参考源输入或输出。

ADC 中断寄存器 (ADC_INT)															
偏移地址: 10 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留														IE	IF

-	bit31-2	-	-
ADIE	bit1	R/W	ADC 中断使能位 0: 禁止 1: 使能
ADIF	bit0	R/W	ADC 中断标志位 0: 正在进行转换 1: A/D 转换完成 (由硬件置 1, 软件写 0 清除, 软件写 1 无效)

注 1: ADC 中断禁止时, 如果满足条件仍会置起对应的中断标志位, 只是不会产生中断请求。

5.5.6 ADC应用说明

暂无特别说明。

5.6 RC定时器 (RCT)

5.6.1 概述

- ◆ 支持 RC 振荡器的自动校准，校准精度 1%。
- ◆ 支持可配置的定时唤醒中断。

5.6.2 校准过程示意图

校准过程分两步进行，首先将 RC 振荡频率调到 32KHz 附近的频点，然后在该频点下，做进一步校准。

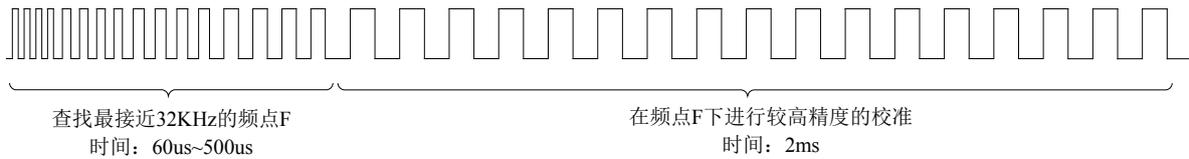


图 5-27 RC 振荡器校准过程示意图

5.6.3 特殊功能寄存器

RF 收发器唤醒间隔寄存器 (RC_WK)															
偏移地址: 00H															
复位值: 00000000_00010000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								T_WK<3:0>				保留			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															
-	bit31-24				-	-									
T_WK<3:0>		bit23-20		R/W	RF 收发器睡眠时间间隔选择位 0000: 0.5s 0001: 1.0s 0010: 1.5s 0011: 2.0s 1111: 8.0s										
-	bit19-0				-	-									

RC 时钟校准控制寄存器 (RC_CAL)															
偏移地址: 04 _H															
复位值: 00000000_00010010_00010100_00010000 _B															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留						INTFLAG	保留		IBIAS<1:0>			ST_DLY<3:0>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		CAL_ACC<2:0>		保留		CAL_CYC<2:0>		保留		INT_IE	STP_EN	保留		CAL_EN	

-	bit31-25	-	-
INTFLAG	bit24	R/W	RC 中断标志位 0: 无中断标志 1: 产生中断标志
-	bit23-22	-	-
IBIAS<1:0>	bit21-20	R/W	WDT 参考电流源校准位
ST_DLY<3:0>	bit19-16	R/W	RC OSC 在新的 code 下需要 settle 的时间设置位 以 RC 时钟周期 T _{RC} 为单位: 0000: 2T _{RC} 0001: 2T _{RC} 1111: 16T _{RC}
-	bit15	-	-
CAL_ACC<2:0>	bit14-12	R/W	RC 时钟校准精度选择位 000: 忽略 12 位控制字的低 5 位 001: 忽略 12 位控制字的低 4 位 010: 忽略 12 位控制字的低 3 位 011: 忽略 12 位控制字的低 2 位 100: 忽略 12 位控制字的低 1 位 101: 使用全部 12 位控制字 其他: -
-	bit11	-	-
CAL_CYC<2:0>	bit10-8	R/W	RC 时钟校准接近 32KHz 后, 继续校准的时间设置位 000: 4 个 RC 时钟周期 001: 8 个 RC 时钟周期 010: 16 个 RC 时钟周期 011: 32 个 RC 时钟周期 100: 64 个 RC 时钟周期 (约 2ms) 101: 128 个 RC 时钟周期 110: 256 个 RC 时钟周期 111: 512 个 RC 时钟周期
-	bit7-6	-	-
INT_IE	bit5	R/W	RC 校准中断使能位

			0: 禁用 1: 使能
STP_EN	bit4	R/W	校准后, 再次校准时是否使用单步跟踪使能位 0: 禁止 1: 使能
-	bit3-1	-	-
CAL_EN	bit0	R/W	RC 时钟校准使能位 0: 禁止 1: 使能

RC 时钟校准结果寄存器 (RC_CAL_RSLT)

偏移地址: 08_H

复位值: 00000000_00000000_00000001_00000000_B

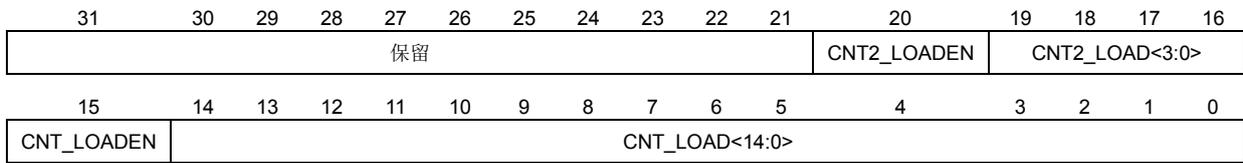
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留			CAL_ACC	保留			CALDONE	保留	TEST	CTRL<9:4>					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CTRL<3:0>				CODE<11:0>											

-	bit31-29	-	-
CAL_ACC	bit28	R	校准结果标志位 0: 未达到精度要求 1: 达到精度要求
-	bit27-25	-	-
CALDONE	bit24	R/W	校准状态位 0: 软件写 0 1: 硬件校准完成自动置 1 (软件写 1 无效)
-	bit23	-	-
TEST	bit22	R/W	0: 禁止 1: 使能
CTRL<9:0>	bit21-12	R	校准完成后使用的 code 控制字对应的分频比 (相对于 20MHz 晶振)
CODE<11:0>	bit11-0	R/W	校准完成后使用的 code 控制字 RC_TEST=0: 读取自动校准值 RC_TEST=1: 读取写入的值

RC 时钟校准计数加载寄存器 (RC_CNT_LOAD)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B

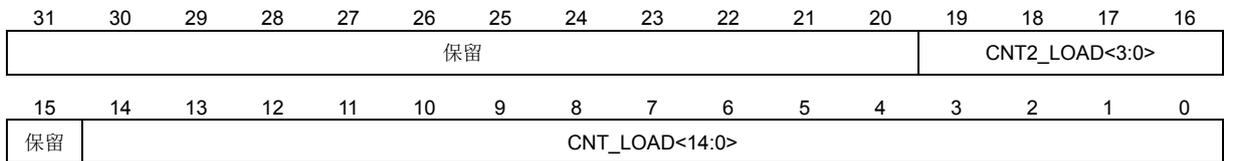


-	bit31-21	-	-
CNT2_LOADEN	bit20	W	0.5s 次数计数器加载使能 0: 不加载 1: 加载
CNT2_LOAD<3:0>	Bit19-16	R/W	0.5s 次数计数器加载值
CNT_LOADEN	bit15	W	0.5s 计数加载使能 0: 不加载 1: 加载
CNT_LOAD<14:0>	bit14-0	R/W	0.5s 计数器加载值

RC 时钟校准计数寄存器 (RC_CNT)

偏移地址: 10_H

复位值: 00000000_00000000_00000000_00000000_B



-	bit31-20	-	-
CNT2_LOAD<3:0>	Bit19-16	R/W	0.5s 次数计数器值
-	bit15	-	-
CNT_LOAD<14:0>	bit14-0	R/W	0.5s 计数器值

5.7 数据加密/解密 (AES)

5.7.1 概述

AES (Advanced Encryption Standard) 是 1997 年美国 ANSI 向全球发起征集加密算法作为数据加密标准, 最后 Rijindael 算法入选。

5.7.2 加密/解密流程

加密/解密的程序执行过程一致, 参考下图。

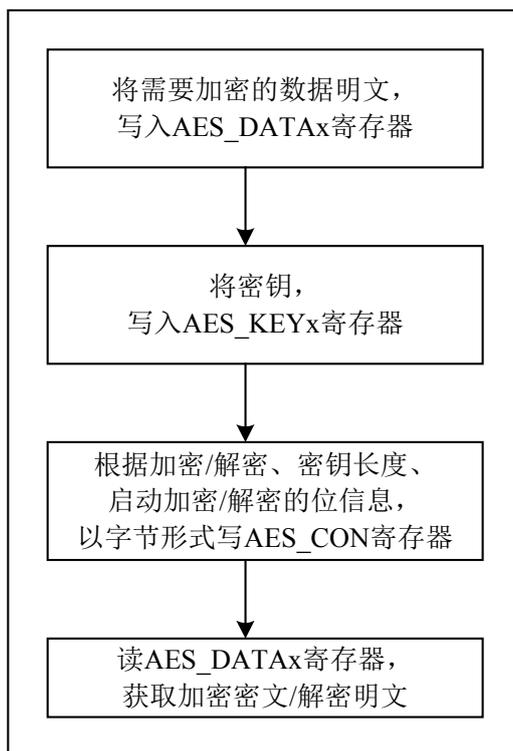


图 5-28 加密/解密流程示意图

5.7.3 特殊功能寄存器

AES 数据寄存器 AES_DATA0															
偏移地址: 00 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATA<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA<15:0>															
DATA<31:0>		bit31-0	R/W	AES 数据寄存器值 AES 数据寄存器共 4 个字 (16 个字节); 加密前, 写入明文数据; 解密后, 读取明文数据											

AES 数据寄存器 AES_DATA1

偏移地址: 04_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATA<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA<15:0>															

DATA<31:0>	bit31-0	R/W	AES 数据寄存器值 AES 数据寄存器共 4 个字（16 个字节）； 加密前，写入明文数据；解密后，读取明文数据
------------	---------	-----	--

AES 数据寄存器 AES_DATA2

偏移地址: 08_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATA<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA<15:0>															

DATA<31:0>	bit31-0	R/W	AES 数据寄存器值 AES 数据寄存器共 4 个字（16 个字节）； 加密前，写入明文数据；解密后，读取明文数据
------------	---------	-----	--

AES 数据寄存器 AES_DATA3

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATA<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA<15:0>															

DATA<31:0>	bit31-0	R/W	AES 数据寄存器值 AES 数据寄存器共 4 个字（16 个字节）； 加密前，写入明文数据；解密后，读取明文数据
------------	---------	-----	--

AES 密钥寄存器 (AES_KEY0)

偏移地址: 10_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
KEY<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
KEY<15:0>															

KEY	bit31-0	RW	AES 密钥寄存器值 AES 密钥寄存器共 4 个字 (16 个字节);
-----	---------	----	--

AES 密钥寄存器 (AES_KEY1)

偏移地址: 14_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
KEY<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
KEY<15:0>															

KEY	bit31-0	RW	AES 密钥寄存器值 AES 密钥寄存器共 4 个字 (16 个字节);
-----	---------	----	--

AES 密钥寄存器 (AES_KEY2)

偏移地址: 18_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
KEY<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
KEY<15:0>															

KEY	bit31-0	RW	AES 密钥寄存器值 AES 密钥寄存器共 4 个字 (16 个字节);
-----	---------	----	--

AES 密钥寄存器 (AES_KEY3)

偏移地址: 1C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
KEY<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
KEY<15:0>															

KEY	bit31-0	R/W	AES 密钥寄存器值 AES 密钥寄存器共 4 个字（16 个字节）；
-----	---------	-----	---

AES 控制寄存器 (AES_CON)															
偏移地址: 20 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								IF	IE	保留				ENCRYPT	GO_DONE

寄存器名称	AES 控制寄存器 (AES_CON)		
地址	4000E020 _H		
复位值	00000000_00000000_00000000_00000000 _B		
-	bit31-8	-	-
IF	bit7	R/W	AES 中断标志位 0: 无中断 1: 有中断, (软件写 0 清中断, 写 1 无效)
IE	bit6	R/W	AES 中断使能位 0: 禁止 1: 使能
-	bit5-2	-	-
ENCRYPT	bit1	R/W	AES 加密/解密模式选择位 0: 解密 1: 加密
GO_DONE	bit0	R/W	AES 加密/解密控制位 1: 启动加密/解密 (软件置 1 启动, 完成后硬件自动清 0) 0: 加密/解密模块关闭 (软件写 0 对内部状态机清 0)

第6章 RF收发器

6.1 RF收发器结构框图

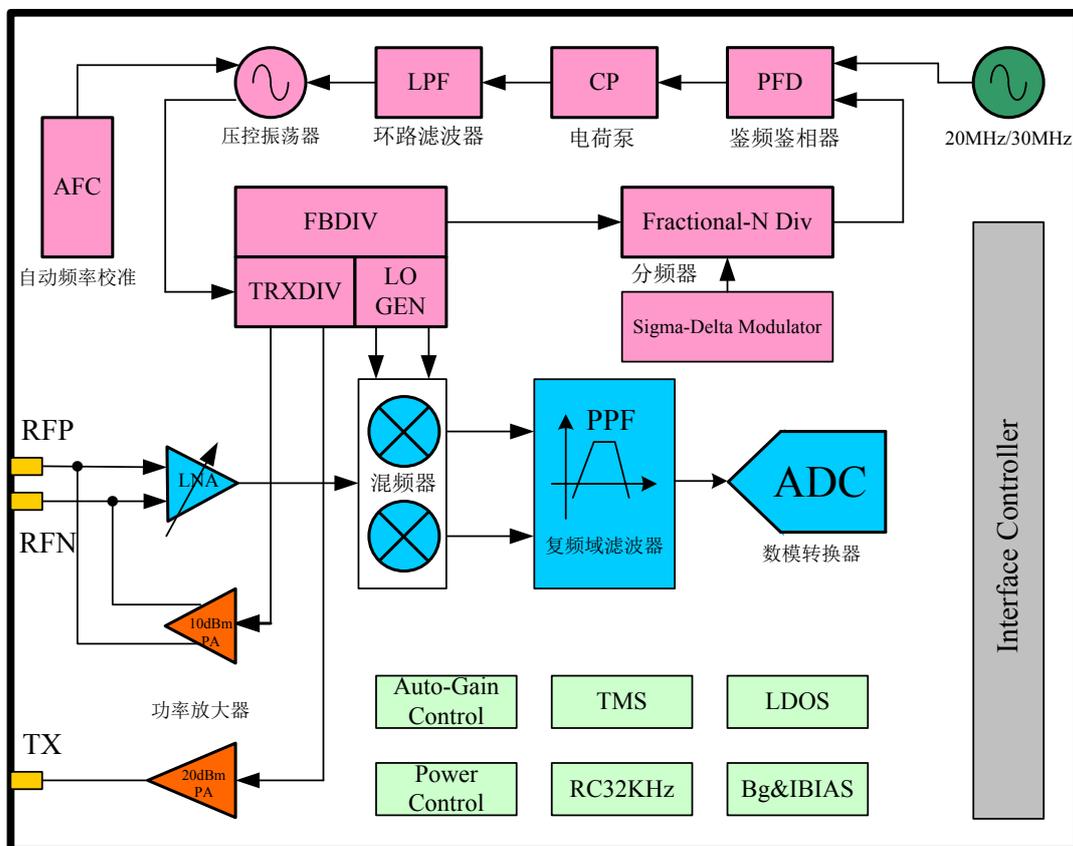


图 6-1 RF 收发器结构框图

SSC1645 中射频收发器是一个低功耗低成本 UHF 收发器 SOC (简称 RF 收发器 SOC)，该收发器 SOC 集成了较多模拟模块，主要可以分为以下几大类：偏置电路和时钟生成电路，接收器，发射器，以及频率综合器等。偏置电路主要包括基准电压源电路、电流源电路，LDO 等；时钟生成电路主要由 20MHz/30MHz 的晶体振荡器和 32K 的低功耗 RC 振荡器构成；接收器由低噪声放大器 (LNA)，混频器 (MIXER)，复频域滤波器 (PPF)，数模转换器 (ADC) 等构成；发射器由预放大器，功率放大器等构成；频率综合器 (PLL) 主要有 LC 的压控振荡器，分频器，鉴频鉴相器，电荷泵，滤波器，Sigma-Delta 调制器，锁频环等构成；同时芯片内集成了 LDO REGULATOR。

SSC1645 中 RF 收发器 SOC 还集成了较多数字功能模块，使得用户能灵活的控制收发器的工作。比如调制解调模块，比特率控制选择模块，RSSI (动态和静态两个) 模块，晶体振荡器频率校准模块 (AFC)，RC OSC 振荡器频率自动校准模块等等。

SSC1645 RF 频段包括 360M-560M/720M-1120M。

注：在以前使用射频芯片时，发现 RSSI 的值变化太快，操作起来比较麻烦，为了便于客户使用，提出了静态 RSSI 和动态 RSSI；静态 RSSI 是表征正确收到一个包时的空间频道信号强度；动态 RSSI 是当前空间频道信号强度；区分动态和静态 RSSI 需要软件提供一个反馈，当 Address match=1 时给出反馈；否则无反馈

6.2 RF收发器的工作模式

MCU 可以通过改写 RF 收发器相关寄存器设置的方式，使得 RF 收发器的工作状态从 Shut-Down, Standby, IDLE（包括内部 IDLE0/IDLE1/IDLE2），TX 和 RX 的几个状态之间进行切换。RF 收发器一旦进入 Shut-Down 的模式，所有寄存器配置丢失，需要复位唤醒并且再次配置 RF 射频收发器相关寄存器。

在内部 IDLE0 的状态下，RF 收发器晶振电路关闭、晶振 buffer 电路关闭，模拟 LDO 电路关闭，数字 LDO 电路打开且处于低功耗工作模式，此时整个射频收发器的功耗非常低 (<2uA)。RF 收发器需要通过 RC 时钟定时器唤醒。

在内部 IDLE1 的状态下，RF 收发器晶振电路打开、晶振 buffer 电路关闭，模拟 LDO 电路打开且处于低功耗工作模式，数字 LDO 打开且处于正常工作模式、此时整个 RF 收发器的电路功耗小于 70uA。

在内部 IDLE2 的状态下，RF 收发器晶振电路打开、晶振 buffer 电路打开，模拟 LDO 电路打开且处于正常工作模式，数字 LDO 打开且处于正常工作模式，此时整个电路功耗约 2mA，RF 收发器能够非常快的进入发送、接收状态。

在 RF 收发器的 TX 状态下，用户可以通过 MCU 把要发射的数据按照预设的数据率经过编码调制电路，然后通过 RF 收发器发射到空间信道中。RF 收发器完成数据发射后，用户可以选择 RF 收发器进入 IDLE 状态、RX 状态或者再次进入 TX 状态。

在 RF 收发器的 RX 模式下，RF 收发器接收到空间信道中的数据，经过解调译码电路后，用户可以通过 MCU 读取完成解调的数据，MCU 读取数据完成后，可以选择 RF 收发器进入 IDLE 状态、TX 状态或者再次进入 RX 状态。

RF 设计上预留了无线唤醒（WOR）的功能，内部集成了 32KHz 的低功耗 RC 振荡器，软件可配置定时器中断唤醒。当定时器溢出时，MCU 软件开启接收（或者发送），从而实现无线唤醒（或者定时发送）的功能。

6.3 射频部分工作条件

参数	符号	条件	最小值	典型值	最大值	单位
供电电压范围	Vdd		2.5	5	5.5	V
工作温度范围	Temp_W		-40	TBD	85	° C
存储温度范围	Temp_S		-50	TBD	150	° C

说明：
 1. 所有规格保证生产测试，特殊情况另有说明。
 2. 资格认证。

表 6-1 射频部分工作条件

6.4 射频部分电气规范

参数	符号	条件	最小值	典型值	最大值	单位
省电模式功耗	Shut-Down	所有模块关闭	TBD	1	TBD	uA
	Standby	低功耗数字接口打开(保持寄存器的值), 其它模块关闭。	TBD	1.5	TBD	uA
	IDLE0	RC 振荡器和低功耗数字接口打开(保持寄存器的值)	TBD	2	TBD	μA
	IDLE1	晶体振荡器打开, 所有其它模块关闭	TBD	700	TBD	μA
	IDLE2	晶体振荡器和驱动打开	TBD	1600	TBD	μA
调校模式功耗	调校	频率合成器校准	TBD	8	TBD	mA
接收模式功耗	接收	码率 10kbps, 载波 433MHz	TBD	13	TBD	mA
发射模式功耗	发射 1	+20 dBm 发射功率	TBD	100	TBD	mA
	发射 2	+17 dBm 发射功率	TBD	85	TBD	mA
	发射 3	+10 dBm 发射功率	TBD	22	TBD	mA

表 6-2 射频部分电气规范

注: 省电模式是针对射频 Transceiver 定义的, 而 SSC1645 是 SOC, 此时低功耗模式视 MCU 工作状态而定。

6.5 接收机 (RX) 特性

接收机 (RX) 特性(Frq=408~458MHz)

参数	符号	条件	最小值	典型值	最大值	单位
接收频率范围	FSYNTH1	频段 1	408	433	458	MHz
灵敏度	RX_1	(BER<0.1%;10kbps,2 FSK;BT=0.5;Frq=433 MHz)	TBD	-112	TBD	dBm
	RX_2	(BER<0.1%;50kbps,2 FSK;BT=0.5;Frq=433 MHz)	TBD	-106	TBD	dBm
接收最大信号	PMAX_IN		TBD	20	TBD	dBm
接收带宽	BW		10	TBD	200	kHz
输入三阶交调 (IIP3)	IIP3RX		TBD	-20	TBD	dBm
RX 输入阻抗 (未做匹配时, RX 的双端输入)	RIN-RX	433MHz	TBD	124.85-85.55j	TBD	Ω
RSSI 分辨率	RES-RSSI		TBD	±3	TBD	dB

±1-Ch 邻道抑制 (BER <0.1%)	C/I1-CH	要求参考信号灵敏度 3db 以上，码速 10kbps，高斯频率偏移 键控(G2FSK)，频偏 25kHz，基带滤波 (BT=0.5)，带宽 70k， 通道间隔 100K，干扰 源要求连续载波信号	TBD	-69	TBD	dB
±2-Ch 邻道抑制 (BER<0.1%)	C/I2-CH		TBD	-71	TBD	dB
≥ ±3-Ch 邻道抑制 (BER <0.1%)	C/I3-CH		TBD	-72	TBD	dB
≥ ±4-Ch 邻道抑制 (BER <0.1%)	C/I4-CH		TBD	-72	TBD	dB
阻塞（1MHz）	1M BLOCK	要求参考信号灵敏度 3db 以上，码速 10kbps，高斯频率偏移 键控(G2FSK)，频偏 25kHz，基带滤波 (BT=0.5)，带宽 70k， 通道间隔 100K，干扰 源要求连续载波信号	TBD	-55	TBD	dB
阻塞（10MHz）	10M BLOCK		TBD	-71	TBD	dB
镜相抑制	ImREJ	中频 IF=350kHz	TBD	-45	TBD	dB
同频率干扰	CoREJ		TBD	9	TBD	dB

表 6-3 接收机特性

接收机（RX）特性(Frq=779MHz~787MHz)

参数	符号	条件	最小值	典型值	最大值	单位
接收频率范围	FSYNTH1	频段 1	779	TBD	787	MHz
灵敏度	RX_1	(BER<0.1%;10kbps,2 FSK;BT=0.5;Frq=779 MHz)	TBD	-109	TBD	dBm
	RX_2	(BER<0.1%;50kbps,2 FSK;BT=0.5;Frq=779 MHz)	TBD	-102	TBD	dBm
接收最大信号	PMAX_IN		TBD	20	TBD	dBm
接收带宽	BW		10	TBD	200	kHz
输入三阶交调 (IIP3)	IIP3RX		TBD	-20	TBD	dBm
RX 输入阻抗（未 做匹配时，RX 的 双端输入）	RIN-RX	779MHz	TBD	77- 77.5j	TBD	Ω
		787MHz	TBD	73.55- 75.85j	TBD	
RSSI 分辨率	RES-RSSI		TBD	±3	TBD	dB
±1-Ch	C/I1-CH	要求参考信号灵敏度	TBD	-35	TBD	dB

邻道抑制 (BER <0.1%)		3db 以上，码速 10kbps，高斯频率偏移 键控(G2FSK)，频偏 25kHz，基带滤波 (BT=0.5)，带宽 70k， 通道间隔 100K，干扰 源要求连续载波信号				
±2-Ch 邻道抑制 (BER<0.1%)	C/I2-CH		TBD	-38	TBD	dB
≥ ±3-Ch 邻道抑制 (BER <0.1%)	C/I3-CH		TBD	-41	TBD	dB
≥ ±4-Ch 邻道抑制 (BER <0.1%)	C/I4-CH		TBD	-45	TBD	dB
阻塞（1MHz）	1M BLOCK	要求参考信号灵敏度 3db 以上，码速 10kbps，高斯频率偏移 键控(G2FSK)，频偏 25kHz，基带滤波 (BT=0.5)，带宽 70k， 通道间隔 100K，干扰 源要求连续载波信号	TBD	-50	TBD	dB
阻塞（10MHz）	10M BLOCK		TBD	-60	TBD	dB
镜相抑制	ImREJ	中频 IF=350kHz	TBD	-45	TBD	dB
同频率干扰	CoREJ		TBD	9	TBD	dB

表 6-4 接收机特性

6.6 发射机（TX）特性

发射机（TX）特性

参数	符号	条件	最小值	典型值	最大值	单位
发射机频率范围	FSYNTH1	频段 1	408	TBD	458	MHz
	FSYNTH2	频段 2	779	TBD	787	MHz
GFSK 模式数据比特率	DR GFSK		10	TBD	50	kbps
调制频率偏差	Δf		0	TBD	50	kHz
调制频偏步长	Δf_{RES}		TBD	305@20M 458@30M	TBD	kHz
输出功率范围	PTX		-20	TBD	+20	dBm
TX RFPA 输出步长	RFPA_OUT	PA2[7:0]	TBD	3	TBD	dBm
TX RF 输出功率随温度变化	PRF_TEMP	-40 ~ +85	TBD	2	TBD	dB
TX RF 输出功率随频率变化	PRF_FREQ	任何的频段测量 (40M)	TBD	1	TBD	dB

发射调制滤波	B*T	高斯滤波带宽时间积	0.5	TBD	1	
杂散辐射	POB-TX1	Pout=10dBm, Frequencies <1 GHz	TBD	TBD	-53	dBm
	POB-TX2	1-12.75 GHz, 除了谐波外	TBD	TBD	-53	dBm
谐波	P2 HARM	利用参考设计最大输出功率 (+17dBm) 发射匹配网络和滤波, 输出功率线性递减	TBD	TBD	-41	dBm
	P3 HARM		TBD	TBD	-35	dBm
说明: 1. 所有规格保证生产测试, 特殊情况另有说明。 2. 资格认证。						

表 6-5 发射机器特性

6.7 频率合成器特性

频率合成器特性

参数	符号	条件	最小值	典型值	最大值	单位
频率合成器的频率范围	FSYNTH1	频段 1	408	TBD	458	MHz
	FSYNTH2	频段 2	779	TBD	787	MHz
频率合成器分辨率	FRES		2.2@20M 3.58@30M	TBD	4.4@20M, 7.15@30M	Hz
参考频率	fREF	20Mhz 或者 30M	TBD	20/30	TBD	MHz
频率合成器频率容差	ERR_FREQ	其容差值主要由晶体决定	TBD	±20	TBD	ppm
参考频率输入电平	fREF_LV	当使用参考频率替代晶体时, 输入信号峰峰值(Vpp)	0.4	TBD	TBD	V
频率合成器建立时间	tLOCK	XOSC 运行稳定后, PLL 的建立时间(包括 VCO 频率校正时间)	30	50	70	µs
相位噪声	L (fM)	F = 10 kHz@20M	-114	TBD	-101	dBc/Hz
		F = 10 kHz@30M	-116			
		F = 100 kHz@20M	-109	TBD	-98	dBc/Hz
		F = 100 kHz@30M	-110			
F = 1 MHz@20M	-119	TBD	-113	dBc/Hz		
F = 1 MHz@30M	-124					
F = 10 MHz@20M	-126	TBD	-122	dBc/Hz		
F = 10 MHz@30M	-130					
说明:						

参数	符号	条件	最小值	典型值	最大值	单位
1. 所有规格保证生产测试，特殊情况另有说明。 2. 资格认证。						

表 6-6 频率合成器特性

6.8 低功耗RC振荡器特性

低功耗 RC 振荡器特性

参数	符号	条件	最小值	典型值	最大值	单位
校准频率	FREQ	校准 RC 振荡器频率为 XTAL 频率除以 312	31.94	32	32.05	kHz
校准之后的频率精度	RES_FREQ	理论值	TBD	TBD	±1	%
温度系数	FAC_TEMP	在校准之后当供给电压改变时的频率漂移	TBD	+0.6	TBD	% / °C
供给电压系数	FAC_V	在校准之后当供给电压改变时的频率漂移	TBD	+5	TBD	% / V
初始校准时间	CAL_TIME	当 RC 振荡器开启时，尽管晶体振荡器在工作，校准还是在后台持续的进行。	TBD	3	TBD	ms
唤起周期	TIME_START	可根据寄存器配置做相应的调整	TBD	TBD	TBD	秒
说明: 1. 所有规格保证生产测试，特殊情况另有说明。 2. 资格认证。						

表 6-7 低功耗 RC 振荡器特性

6.9 石英晶体振荡器特性

石英晶体振荡器特性

参数	符号	条件	最小值	典型值	最大值	单位
晶体频率	CRY_FRE		TBD	20/30	TBD	MHz
容差	ERR_FREQ	这是总容差，包括初始容差、老化和温度依赖，可接受的晶体容差决定于 RF 频率和信道空	TBD	±20	TBD	ppm

参数	符号	条件	最小值	典型值	最大值	单位
		间/带宽				
ESR	ESR		TBD	TBD	100	Ω
开始时间	T_START		TBD	300	TBD	us
说明:						
1. 所有规格保证生产测试，特殊情况另有说明。						
2. 资格认证。						

表 6-8 石英晶体振荡器特性

6. 10 寄存器列表

6. 10. 1 控制寄存器

Modem 控制寄存器 0 (RF_MCS0)															
偏移地址: 30 _H															
复位值: 00001101_00000000_00000000_00010000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		STH<4:0>						保留			SDM	保留		RCE	TCE
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	PM	CDR<1:0>		TFR	FEC	ITV	BT	保留	RXN	WTN	FSK	STD		RXE	TXE

-	bit31-29	-	-
STH<4:0>	bit28-24	R/W	接收 SFD 的相关阈值 0x0D: 14 个 SFD 值相关相等 (推荐)
-	bit23-21	-	-
SDM	bit20	R/W	SDM_CORE 选择位 1: SDM_645 (推荐)
-	bit19-18	R/W	-
RCE	bit17	R/W	接收时钟使能 0: 禁用 1: 使能
TCE	bit16	R/W	发送时钟使能 0: 禁用 1: 使能
-	bit15	-	-
PM	bit14	R/W	前导码格式 0: 01010101 格式 1: 10101010 格式
CDR<1:0>	bit13-12	R/W	解码时钟延时选择 11: 延时 3us (推荐)
TFR	bit11	R/W	发送状态机初始化控制 0: 禁用

			1: 复位
FEC	bit10	R/W	FEC 使能位 0: 禁用 1: 使能
ITV	bit9	R/W	交织使能位 0: 禁用 1: 使能
BT	bit8	R/W	BT 参数选择 0: BT=0.5 1: BT=1.0
-	bit7	-	-
RXN	bit6	R/W	接收相位取反 0: 相位保持 1: 相位取反
WTN	bit5	R/W	国网标准数据白化/去白化使能位 0: 禁用 1: 使能
FSK	bit4	R/W	FSK/GFSK 选择位 0: FSK 1: GFSK
STD	bit3-2	R/W	标准模式选择 00: 802.15.4G 标准模式 01: 位通信模式 10: 直接 FIFO 模式 (非标)
RXE	bit1	R/W	射频接收使能位 0: 禁用 1: 使能
TXE	bit0	R/W	射频发送使能位 0: 禁用 1: 使能

注：1) STD=00, SFD 识别 4G 标准的编码或未编码, PHR 寄存器兼容 4G 标准。
2) 国网标准是指国家电网公司微功率无线抄表标准协议。
3) 4G 标准是指 IEEE802.15.4G 标准协议。

Modem 控制寄存器 1 (RF_MCS1)															
偏移地址: 34 _H															
复位值: 00101100_11001101_00000000_01010010 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MFW<15:0>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							DEV<9:0>								

MFV<15:0>	bit31-16	R/W	中频频率字配置 0x2CCD: 中频频率 350KHz 0x2EFA : 中频频率 367KHz
-	bit15-10	-	-
DEV<9:0>	bit9-0	R/W	发送频偏设置 0x21: 频偏 10kHz 0x52: 频偏 25kHz

Modem 控制寄存器 2 (RF_MCS2)															
偏移地址: 38 _H															
复位值: 00001000_11011100_01100101_10000001 _b															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
OFFSET<7:0>								RSSI1<7:0>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AGC<7:0>								RSSI2<7:0>							

OFFSET<7:0>	bit31-24	R/W	能量补偿值 -127~127 (dBm)
RSSI1<7:0>	bit23-16	R	RSSI 测试值 -127~0 (dBm)
AGC<7:0>	bit15-8	R	AFE 前端增益值 -7-101 (dBm)
RSSI2<7:0>	bit7-0	R	带内信号 RSSI 值 -127~0 (dBm)

Modem 控制寄存器 3 (RF_MCS3)															
偏移地址: 3C _H															
复位值: 00000110_011000110_00000000_00100000 _b															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DBG<3:0>				RATE<11:0>											
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								SL<1:0>	PLE	PLS	PLL<2:0>				

DBG<3:0>	bit31-28	R/W	MODEM 测试模式
RATE<11:0>	bit27-16	R/W	符号速率设定 0x666: 50kbps 0x148: 10kbps
-	bit15-7	-	-
SL<1:0>	bit6-5	R/W	直接 FIFO 模式, SFD 长度 00: 1 字节 01: 2 字节

			10: 3 字节 11: 4 字节
PLE	bit4	R/W	直接 FIFO 模式, PSDU_LEN 硬件识别 0: 禁用 1: 硬件识别
PLS	bit3	R/W	直接 FIFO 模式, PSDU_LEN 的字节数 0: 1 字节 1: 2 字节
PLL<2:0>	bit2-0	R/W	直接 FIFO 模式, PSDU_LEN 在 FIFO 位置 0x0: 在 FIFO 地址 0 0x1: 在 FIFO 地址 1 . ~ 0x7: 在 FIFO 地址 7

Modem 帧定界寄存器 1 (RF_SFD1)															
偏移地址: 40 _H															
复位值: 01110010_00001001_01110010_00001001 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SFD1<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SFD1<15:0>															

SFD1<31:0>	bit31-0	R/W	SFD 设置 1 4G 标准: 7209/705E 国网标准: F398
------------	---------	-----	---

Modem 帧定界寄存器 2 (RF_SFD2)															
偏移地址: 44 _H															
复位值: 01110010_11110110_01110010_11110110 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SFD2<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SFD2<15:0>															

SFD2<31:0>	bit31-0	R/W	SFD 设置 2 4G 标准: 72F6/B4C6
------------	---------	-----	-------------------------------------

Modem 接收 SFD 寄存器 (SFD_RX)															
偏移地址: 48 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SRX<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SRX<15:0>															
SRX<31:0>	bit31-0	R	modem 接收到的 SFD 内容												

Modem 接收 SFD 相关寄存器 (SFD_CORR)															
偏移地址: 4C _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										SCO<5:0>					
-	bit31-6	-	-												
SCO<5:0>	bit5-0	R	modem 接收 SFD 的匹配数												

Modem PHR 设置寄存器 (RF_PHR)															
偏移地址: 50 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PL<10:0>										WTN	FCS	保留	MS		

-	bit31-16	-	-
PL<10:0>	bit15-5	R/W	PSDU 长度设置 (L10~L0 顺序) 4G 标准: 对于非模式切换帧, 该域表示 PSDU 长度, 范围为 0~2047, 单位为字节; 直接 FIFO 模式: 1) 发送时: 设置 PSDU_LEN 2) 接收时: 硬件根据 MCS3 寄存器的设置, 自动填充 PSDU_LEN
WTN	bit4	R/W	数据白化使能位 0: 禁用 1: 使能
FCS	bit3	R/W	MPDU 的 FCS 长度 (CRC 校验结果的长度)

			0: 4 字节 1: 2 字节
-	bit2-1	-	-
MS	bit0	R/W	模式切换位 0: 未切换 1: 切换

注：发送模式通过写 PHR 寄存器，接收模式通过读 PHR 寄存器。

Modem PSDU 配置寄存器 (RF_PSDU)															
偏移地址: 60 _H															
复位值: 00000000_00000101_00000000_11010000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															ERR
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留					PLS<10:0>										

-	bit31-17	-	-
ERR	bit16	R/W	读写 FIFO 冲突标志位 0: R-未冲突/W-清标志位 1: 冲突
-	bit15-11	-	-
PLS<10:0>	bit10-0	R/W	直接 FIFO 模式, PSDU_LEN 软件识别模式下的长度设置

注:

- 1、当 RF_MCS0.RXE 由高电平变为低电平时，RF_PSDU.PLS 寄存器的值会被设为 11'h7F0
- 2、当 MCU 读 FIFO 存储器与 MODEM 写 FIFO 存储器同时发生时，会产生读写冲突，当前 MCU 读 FIFO 无效，MODEM 写 FIFO 有效，同时 RF_PSDU.ERR 冲突标志位置“1”；
- 3、当 MCU 写 FIFO 存储器与 MODEM 读 FIFO 存储器同时发生时，会产生读写冲突，当前 MCU 写 FIFO 无效，MODEM 读 FIFO 有效，同时 RF_PSDU.ERR 冲突标志位置“1”；
- 4、RF_PSDU.ERR 标志位写“0”清，写“1”无效；

Modem 位发寄存器 (RF_TXD)															
偏移地址: 70 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															TXD

-	bit31-1	-	-
---	---------	---	---

TXD	bit0	R/W	位通信模式：发送数据位
-----	------	-----	-------------

Modem 位收寄存器 (RF_RXD)															
偏移地址：74 _H															
复位值：00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															
RXD															

-	bit31-1	-	-
RXD	bit0	R/W	位通信模式：接收数据位

Modem 中断使能寄存器 (RF_IE)															
偏移地址：78 _H															
复位值：00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		IE9	IE8	IE7	IE6	IE5	IE4	保留			IE3	IE2	IE1	IE0	

-	bit31-13	-	-
IE9	bit12	R/W	数据帧发送中断使能位 0：禁止 1：使能
IE8	bit11	R/W	帧头发送中断使能位 0：禁止 1：使能
IE7	bit10	R/W	帧定界发送中断使能位 0：禁止 1：使能
IE6	bit9	R/W	前导码发送中断使能 0：禁止 1：使能
IE5	bit8	R/W	位通信中断使能位（发送） 0：禁止 1：使能
IE4	bit7	R/W	跳频模式，未找到有效频道中断使能位 0：禁止 1：使能
-	bit6-4	R/W	-
IE3	bit3	R/W	数据帧接收中断使能位

			0: 禁止 1: 使能
IE2	bit2	R/W	帧头接收中断使能位 0: 禁止 1: 使能
IE1	bit1	R/W	帧定界接收中断使能位 0: 禁止 1: 使能
IE0	bit0	R/W	位通信中断使能位（接收） 0: 禁止 1: 使能

Modem 中断标志寄存器 (RF_IF)															
偏移地址: 7C _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		IF9	IF8	IF7	IF6	IF5	IF4	保留		IF3	IF2	IF1	IF0		

-	bit31-13	-	-
IF9	bit12	R/W	数据帧发送中断标志位 0: R-中断未产生/W-清中断 1: 中断产生
IF8	bit11	R/W	帧头发送中断标志位 0: R-中断未产生/W-清中断 1: 中断产生
IF7	bit10	R/W	帧定界发送中断标志位 0: R-中断未产生/W-清中断 1: 中断产生
IF6	bit9	R/W	前导码发送中断标志位 0: R-中断未产生/W-清中断 1: 中断产生
IF5	bit8	R/W	位通信中断标志位（发送） 0: R-中断未产生/W-清中断 1: 中断产生
IF4	bit7	R/W	跳频模式，未找到有效频道中断标志位 0: R-中断未产生/W-清中断 1: 中断产生
-	bit6-4	R/W	-
IF3	bit3	R/W	数据帧接收中断标志位 0: R-中断未产生/W-清中断 1: 中断产生

IF2	bit2	R/W	帧头接收中断标志位 0: R-中断未产生/W-清中断 1: 中断产生
IF1	bit1	R/W	帧定界接收中断标志位 0: R-中断未产生/W-清中断 1: 中断产生
IF0	bit0	R/W	位通信中断标志位 (接收) 0: R-中断未产生/W-清中断 1: 中断产生

Modem FIFO 指针寄存器 (FIFO_PTR)															
偏移地址: 80 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DLY<19:4>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DLY<3:0>				RST		PTR<10:0>									

DLY<19:0>	bit31-12	R/W	发送模式: 数据帧发送中断延迟时间
RST	bit11	W	FIFO 指针复位 0: 禁用 1: 复位
PTR<10:0>	bit10-0	R	FIFO 指针

Modem FIFO 数据寄存器 (FIFO_DATA)															
偏移地址: 84 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DATA<7:0>							

-	bit31-8	-	-
DATA<7:0>	bit7-0	R/W	FIFO 数据

Modem 前导设置寄存器 (RF_PRL)															
偏移地址: 88 _H															
复位值: 00000000_00000000_00000000_0000110 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							PRL<9:0>								

-	bit31-10	-	-
PRL<9:0>	bit9-0	R/W	前导码长度设置，单位为字节 长度范围：4~1000 bytes

Modem 前导设置寄存器 (RF_FREQ)															
偏移地址：8C _H															
复位值：00000011_00111101_01110000_01011110 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留			FRAC<20:8>												
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FRAC<7:0>								INT<7:0>							

-	bit31-29	-	-
FRAC<20:0>	bit28-8	R/W	载波频率小数设置 载波频率 433MHz: 0x133333
INT<7:0>	bit7-0	R/W	载波频率整数设置 载波频率 433MHz: 0x56

6.10.2 跳频寄存器

Modem 跳频控制寄存器 (HOP_CON)															
偏移地址：00 _H															
复位值：00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCN<3:0>			CNM<3:0>				保留			MD<2:0>		EN			

-	bit31-16	-	-
CCN<3:0>	bit15-12	R	当前通道指示 0000: HOPCS00 0001: HOPCS01 1110: HOPCS14 1111: HOPCS15
CNM<3:0>	bit11-8	R/W	跳频通道设置 0000: HOPCS00 0001: HOPCS00~01 1110: HOPCS00~14

			1111: HOPCS00~15
-	bit7-4	-	-
MD<2:0>	bit3-1	R/W	跳频模式设置 001: RELAY_CD 过阈值锁定频率 010: RELAY_FD 过阈值锁定频率 011: CD 过阈值锁定频率 100: SFD 过阈值锁定频率 其他: 禁用
EN	bit0	R/W	跳频使能位 0: 禁用 1: 使能

Modem 跳频间隔设置寄存器 (HOP_SPACE)															
偏移地址: 04 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留											SPACE<20:16>				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SPACE<15:0>															

-	bit31-21	-	-
SPACE<20:0>	bit20-0	R/W	跳频通道间隔设置

Modem 跳频延时寄存器 (HOP_CNT)															
偏移地址: 08 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								CNT<23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT<15:0>															

-	bit31-24	-	-
CNT<23:0>	bit23-0	R/W	跳频时间计数指示

Modem 跳频延时设置寄存器 (HOP_DLY)															
偏移地址: 0C _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								DLY<23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DLY<15:0>															

-	bit31-24	-	-
DLY<20:0>	bit23-0	R/W	跳频时间间隔设置

当系统时钟频率为 20MHz 时，跳频延时的默认间隔为 10ms。

Modem 跳频通道设置寄存器 0 (HOP_CS0)															
偏移地址: 10 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		CS03<5:0>						保留		CS02<5:0>					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		CS01<5:0>						保留		CS00<5:0>					

-	bit31-30	-	-
CS03<5:0>	bit29-24	R/W	跳频信道 03 设置 CS03*SPACE
-	bit23-22	-	-
CS02<5:0>	bit21-16	R/W	跳频信道 02 设置 CS02*SPACE
-	bit15-14	-	-
CS01<5:0>	bit13-8	R/W	跳频信道 01 设置 CS01*SPACE
-	bit7-6	-	-
CS00<5:0>	bit5-0	R/W	跳频信道 00 设置 CS00*SPACE

Modem 跳频通道设置寄存器 1 (HOP_CS1)															
偏移地址: 14 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		CS07<5:0>						保留		CS06<5:0>					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		CS05<5:0>						保留		CS04<5:0>					

-	bit31-30	-	-
CS07<5:0>	bit29-24	R/W	跳频信道 07 设置 CS07*SPACE
-	bit23-22	-	-
CS06<5:0>	bit21-16	R/W	跳频信道 06 设置 CS06*SPACE

-	bit15-14	-	-
CS05<5:0>	bit13-8	R/W	跳频信道 05 设置 CS05*SPACE
-	bit7-6	-	-
CS04<5:0>	bit5-0	R/W	跳频信道 04 设置 CS04*SPACE

Modem 跳频通道设置寄存器 2 (HOP_CS2)															
偏移地址: 18 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		CS11<5:0>						保留		CS10<5:0>					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		CS09<5:0>						保留		CS08<5:0>					

-	bit31-30	-	-
CS11<5:0>	bit29-24	R/W	跳频信道 11 设置 CS11*SPACE
-	bit23-22	-	-
CS10<5:0>	bit21-16	R/W	跳频信道 10 设置 CS10*SPACE
-	bit15-14	-	-
CS09<5:0>	bit13-8	R/W	跳频信道 09 设置 CS09*SPACE
-	bit7-6	-	-
CS08<5:0>	bit5-0	R/W	跳频信道 08 设置 CS08*SPACE

Modem 跳频通道设置寄存器 3 (HOP_CS3)															
偏移地址: 1C _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		CS15<5:0>						保留		CS14<5:0>					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		CS13<5:0>						保留		CS12<5:0>					

-	bit31-30	-	-
CS15<5:0>	bit29-24	R/W	跳频信道 15 设置 CS15*SPACE
-	bit23-22	-	-

CS14<5:0>	bit21-16	R/W	跳频信道 14 设置 CS14*SPACE
-	bit15-14	-	-
CS13<5:0>	bit13-8	R/W	跳频信道 13 设置 CS13*SPACE
-	bit7-6	-	-
CS12<5:0>	bit5-0	R/W	跳频信道 12 设置 CS12*SPACE

跳频的思路:

设置好跳频信道间隔 HOP_SPACE 和跳频信道数目, HOP_CSx 寄存器用于设置跳频信道间隔的差值部分, 即每个 HOP_CSx * HOP_SPACE 就是跳频信道间隔。

举例:

选择 4 个信道, 每隔 10ms 跳频 1 次, 基本频率是 $f_c=472.850\text{MHz}$, 跳频的频率分别是:

$$f_0=472.850\text{MHz}+200\text{KHz}$$

$$f_1=472.850\text{MHz}+600\text{KHz}$$

$$f_2=472.850\text{MHz}+1200\text{KHz}$$

$$f_3=472.850\text{MHz}+4200\text{KHz}$$

设置方法:

基本频率的设置方法和载波频率的设置方法一样。HOP_SPACE 设置为 200KHz, 计算方法和小数分频的设置一样。

- ◇ HOP_SPACE.SPACE=0x0147AE;
- ◇ HOP_CON.CNM=4'h3;
- ◇ HOP_CS0.CS00=6'h01;
- ◇ HOP_CS0.CS01=6'h03;
- ◇ HOP_CS0.CS02=6'h06;
- ◇ HOP_CS0.CS03=6'h15;
- ◇ HOP_DLY.DLY=0x030D40;
- ◇ HOP_CON.EN=1'b1;
- ◇ RF_MCS0.RXE=1'b1;

程序运行, 同时使能 RF_MCS0,RXE 和 HOP_CON.EN 后, 频率被设置为 f_0 的频率, 每隔 10ms, 射频的频率会依次轮流被设置为 $f_0/f_1/f_2/f_3$, 周而复始。当某个跳频信道存在载波信号并且满足 HOP_CON.MD 的条件时, 锁定当前跳频信道, 并且跳频延时计数器 HOP_CNT 清零, 当锁定信号无效时, 在原有的跳频信道基础上继续扫频, 跳频延时计数器 HOP_CNT 重新从零开始继续计数, 计数到寄存器 HOP_DLY 设定的值 10ms 后, 从当前信道跳到下一个信道。当 HOP_CON.EN 或 RF_MCS0.RXE 被设置为 0 后, 频率将回到基本频率 f_c , 关闭扫频功能。

在完成一轮扫频时，如果没有扫描到有效信道，即锁定信号一直无效时，产生中断信号。

6. 11 基本参数设置

6. 11. 1 载波频率设置

SSC1645 通过设置 RF_FREQ.INT, RF_FREQ.FRAC 设置载波频率。

计算公式：

$$f_C = \frac{1}{4} \cdot f_{XOSC} \left(\text{FREQ_INT}[7:0] + \frac{\text{FREQ_FRAC}[20:0]}{2^{21}} \right)$$

其中， f_C 是载波频率， f_{XOSC} 是系统时钟，

发送和接收频率计算方法一样，理论上计算发送和接收存在中频频差， $f_{RX} = f_C - f_{IF}$ 。这部分频差由内部电路完成处理，无需应用处理。

应用举例： f_{XOSC} 为 20MHz，产生 f_C 为 433.000MHz；

经过计算，获得 RF_FREQ.INT=0x56, RF_FREQ.FRAC=0x133333。

重新将 RF_FREQ.INT/RF_FREQ.FRAC 值代入公式，计算得到： $f_C = 432.999999\text{MHz}$ 。

6. 11. 2 通信频偏设置

SSC1645 通信频偏设置，通过计算最大频偏，即 $f_{DEV} = \frac{f_H - f_L}{2}$ 。

计算公式：

$$f_{DEV} = \frac{f_{ref}}{2^{14}} \cdot (\text{DEVIATION}[7:0])$$
，其中 $f_{ref} = f_{XOSC} / 2$ 。

应用举例： f_{XOSC} 为 20MHz， f_{ref} 为 10MHz，产生 f_{DEV} 为 10KHz；

通过计算，DEVIATION[7:0]=0x10。

将 DEVIATION 值代入公式，得知 $f_{DEV} = 9.765625\text{KHz}$

6.11.3 比特率设置

SSC1645 码元速率支持 10KHz~50KHz 连续可调 (FSK/GFSK)。

根据发送码元速率 (采用位发中断或者定时方式), 实现数据位发送, 即对 TX_DATA 写数据; 而 FIFO 模式, 在完成 Preamble, SFD, PHR, FIFO_DATA 等配置后, 设置 RF_MCS0.TXE, 由硬件自动完成发送。

根据接收码元速率 (采用位收中断方式), 通过软件对 RX_DATA 读数据, 实现数据位接收; 而 FIFO 模式, 根据帧头中断或数据帧中断, 通过对 PHR/FIFO_DATA 的读取, 完成数据的接收。

$$f_{symbol} = \frac{symbol_rate}{2^{16}} * f_{adc}$$

$$symbol_rate = f_{symbol} * 2^{16} / f_{adc} = 50kHz * 2^{16} / 2000kHz = 1638$$

所以符号速率设置为 RF_MCS3.RATE = 0x666

6.11.4 中频设置

接收中频默认 350KHz, 频率字计算方法如下:

频率字设为 K, 相位累加器的位数为 N, ADC 滤波器采样频率设为 f_c , 则 NCO 输出频率 f_{ov} 为:

$$f_{ov} = \frac{K}{2^N} \cdot f_c \quad (1)$$

接收部分 NCO 采样率均为 $f_c = 2MHz$, 频率字 13 位。

$$f_{ov} = \frac{K}{2^{16}} \cdot f_c \quad (2)$$

取采样频率为 $f_c = 2MHz$, $f_{ov} = 350kHz$, 由 (2) 式知,

$$350kHz = \frac{K}{2^{16}} \cdot 2000kHz$$

$$\Rightarrow 350 \cdot 2^{16} = K \cdot 2000$$

$$\Rightarrow K = \frac{350 \cdot 2^{16}}{2000} = 0.35 \cdot 2^{15} = [11468.8] = 11469$$

$K=2CCDH$ ，因此，赋值寄存器 $RF_MCS1.MFW=0x2CCD$ 。

6. 12 数据帧格式设置

6. 12. 1 前导码设置

发送模式下，发送前导码的长度通过 $RF_PRL.PRL$ 寄存器设置，发送完前导码，将产生前导码发送中断和前导码中断标志位。接收模式下，前导码用于模拟前端 AGC 调整和码元时钟恢复使用，应用系统可以不关注。

6. 12. 2 同步字

发送模式下，发送同步字通过 RF_SFD1 和 RF_SFD2 寄存器进行配置，发送机会自动添加同步字并经过调制后发送，完成发送后，将产生帧定界发送中断和帧定界发送标志位。

接收模式下，接收匹配同步字通过 RF_SFD1 和 RF_SFD2 寄存器进行配置，并设置 $RF_MCS0.STH$ 匹配阈值，接收机对 RF_SFD1 和 RF_SFD2 值和接收码元进行比较，如果匹配，且满足匹配阈值，将产生帧定界接收中断和帧定界接收标志位。

6. 12. 3 物理层头

发送模式下，物理层头信息通过 RF_PHR 寄存器进行配置，发送机会自动添加物理层头并经过调制后发送，完成发送后，将产生数据帧头发送中断和数据帧头发送标志位。

接收模式下，接收机完成物理层头接收后，将产生数据帧头接收中断和数据帧头接收标志位，通过读取 $RF_PHR.PL$ 寄存器获得接收数据帧数据长度。

6. 12. 4 有效数据

发送模式下，数据帧有效数据通过 $FIFO_DATA$ 寄存器，存储发送数据到 FIFO 中，发送机会依次按照 $FIFO_PTR$ 指向的数据并完成调制发送，完成发送，将产生数据帧发送中断和数据帧发送标志位。

接收模式下，接收机完成数据帧数据接收后，将产生数据帧接收中断和数据帧标志位。最后 MCU 通过读取 $FIFO_DATA$ 获得接收数据。

6. 12. 5 信道能量

接收模式下，信道能量指示通过读取 $RF_MCS2.RSSI$ 寄存器来获得。

6.13 发送/接收流程

6.13.1 发送流程

电源和时钟工作在正常模式时（参考低功耗工作流程），Modem 和 RF 模拟前端才可以正常工作。

Modem 正常工作时，发送流程图参考下图：

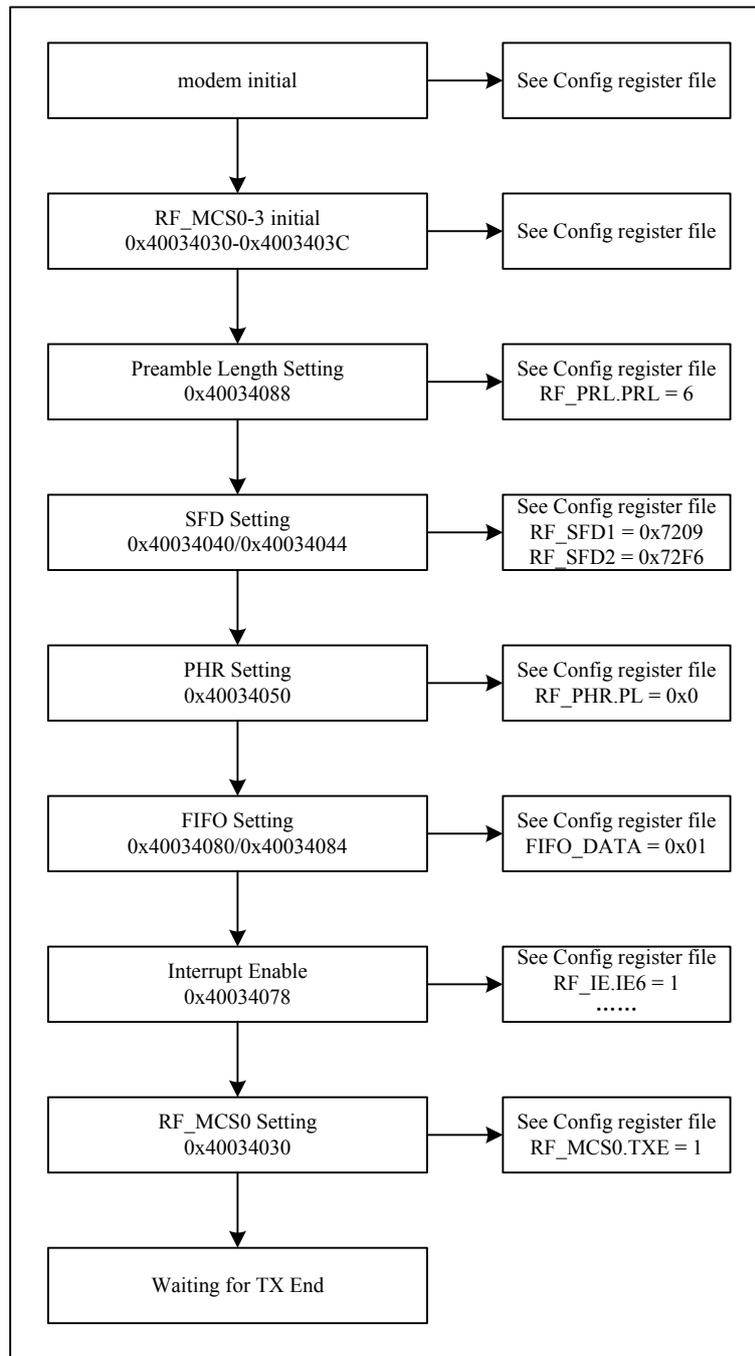


图 6-2 发送流程图

6.13.2 接收流程

接收模式同发送模式，详细参考流程图。

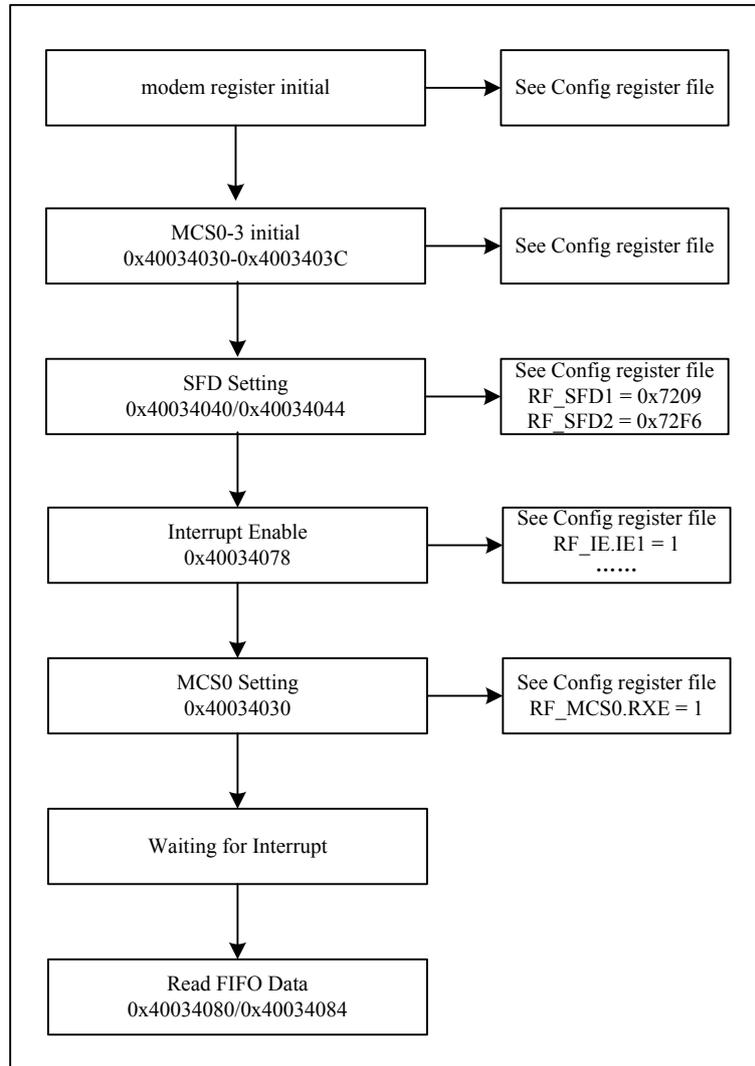


图 6-3 接收流程图

6.13.3 发送中断流程

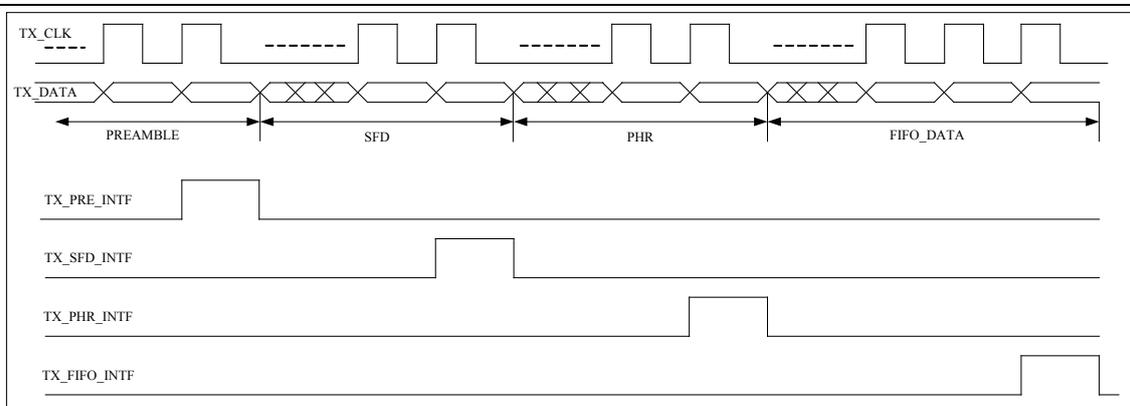


图 6-4 发送中断流程示意图

6.13.4 接收中断流程

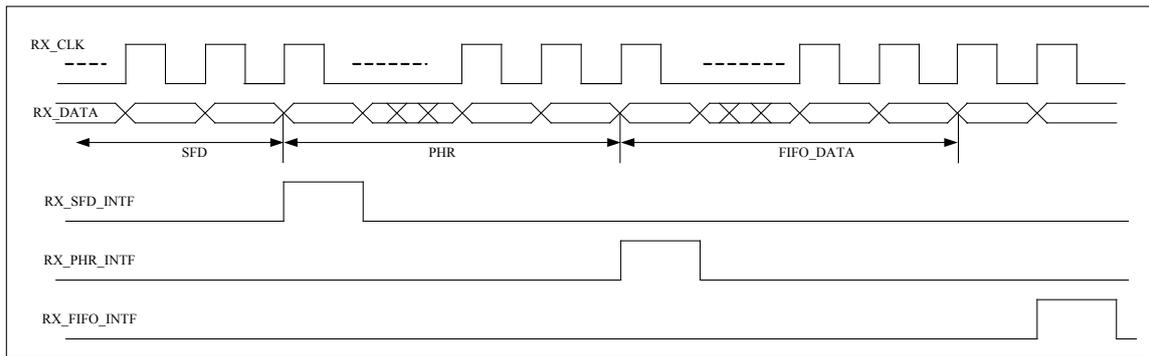


图 6-5 接收中断流程示意图

第7章 系统控制及操作特性

7.1 系统时钟

7.1.1 概述

芯片支持晶体/陶瓷振荡器，作为系统时钟源。

7.1.2 结构框图

下图为振荡器电路结构和连接示意图：

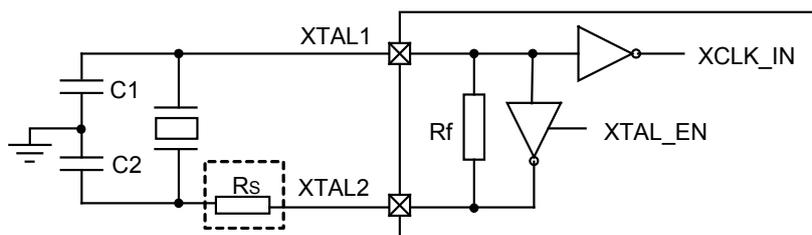


图 7-1 XTAL 振荡器电路示意图

注 1：电阻 RS 为可选配置。

注 2：C1 和 C2 为晶振匹配电容，根据所使用的晶振频率，进行电容值的选择。

晶振频率	C1	C2
20MHz	15pF	15pF

表 7-1 晶振匹配电容选取参考表

7.1.3 外设模块时钟配置

外设模块时钟源为 PCLK，时钟频率与芯片系统时钟频率相同，为高频时钟。

支持每个外设模块的时钟源独立控制，通过外设时钟控制寄存器 PERI_CLKEN 进行配置。对芯片在某个工作时段内不使用的模块，关闭其时钟源，可以明显降低芯片工作时的动态功耗。

7.1.4 特殊功能寄存器

外设时钟控制寄存器 (SCU_PERI_CLKEN)

偏移地址: 00_H

复位值: 11100111_10011111_00000001_01110111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RSTS	GPIO_	SYSC	AES_	保	SDM_	MTX_	MRX_	WDT_	RFFSM_	RCT_	RCT_	SPI0_	GPIOFLT	UART1_	UART0_
_EN	EN	_EN	EN	留	EN	EN	EN	EN	EN	EN	EN	EN	_EN	EN	EN
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							IAP_E	T32N3	T32N2_	T32N1	T32N0	保留	T16N2_E	T16N1_	T16N0_
							N	_EN	EN	_EN	_EN		N	EN	EN

RSTS_EN	bit31	R/W	复位寄存器时钟使能位 0: 禁止 1: 使能
GPIO_EN	bit30	R/W	GPIO 时钟使能位 0: 禁止 1: 使能
SYSC_EN	bit29	R/W	SYS 系统控制时钟使能位 0: 禁止 1: 使能
AES_EN	bit28	R/W	AES 时钟使能位 0: 禁止 1: 使能
-	bit27	-	-
SDM_EN	bit26	R/W	SDM 时钟使能位 0: 禁止 1: 使能
MTX_EN	bit25	R/W	Modem 发送时钟使能位 0: 禁止 1: 使能
MRX_EN	bit24	R/W	Modem 接收时钟使能位 0: 禁止 1: 使能
WDT_EN	bit23	R/W	WDT 时钟使能位 0: 禁止 1: 使能
RFFSM_EN	bit22	R/W	RFFSM 时钟使能位 0: 禁止 1: 使能
RCT_EN	bit21	R/W	RCT 时钟使能位 0: 禁止 1: 使能
ADC_EN	bit20	R/W	ADC 时钟使能位 0: 禁止 1: 使能
SPIO_EN	bit19	R/W	SPIO 时钟使能位 0: 禁止 1: 使能
GPIOFLT_EN	bit18	R/W	外设复用管脚输入信号滤波器时钟使能位 0: 禁止 1: 使能
UART1_EN	bit17	R/W	UART1 时钟使能位 0: 禁止 1: 使能

UART0_EN	bit16	R/W	UART0 时钟使能位 0: 禁止 1: 使能
-	bit15-9	-	-
IAP_EN	bit8	R/W	IAP 时钟使能位 0: 禁止 1: 使能
T32N3_EN	bit7	R/W	T32N3 时钟使能位 0: 禁止 1: 使能
T32N2_EN	bit6	R/W	T32N2 时钟使能位 0: 禁止 1: 使能
T32N1_EN	bit5	R/W	T32N1 时钟使能位 0: 禁止 1: 使能
T32N0_EN	bit4	R/W	T32N0 时钟使能位 0: 禁止 1: 使能
-	bit3	-	-
T16N2_EN	bit2	R/W	T16N2 时钟使能位 0: 禁止 1: 使能
T16N1_EN	bit1	R/W	T16N1 时钟使能位 0: 禁止 1: 使能
T16N0_EN	bit0	R/W	T16N0 时钟使能位 0: 禁止 1: 使能

注 1: 外设时钟被禁止后, 对应的外设模块不再工作。
 注 2: WDT_EN=0 时, WDT 不能使用 PCLK 时钟源, 但可使用内部 RC 时钟 WDOGCLK 继续工作。
 注 3: SYSC_EN=0 时, NMICS 寄存器无法读写。
 注 4: GPIO_EN =0 时, GPIO 寄存器无法读写, 外部端口中断功能禁止; 过零滤波寄存器的配置被禁止。
 注 5: RSTS_EN =0 时, 复位状态寄存器 RST_STAT 无法读写。

系统时钟控制寄存器 (SCU_SYS_CLKEN)															
偏移地址: 04 _H															
复位值: 00000000_00000000_00000000_00001110 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										OSC_TEN	RC_TEN	APB_EN	FLT_EN	OSC_GATE_EN	保留

-	bit31-6	-	-
OSC_TEN	bit5	R/W	系统时钟测试使能位 (仅用于测试) 0: 禁止 1: 使能, 系统时钟 (即外部振荡器时钟) 输出至 GPIO15 端口
RC_TEN	bit4	R/W	内部 RC 时钟测试使能位 (仅用于测试) 0: 禁止 1: 使能, 内部 RC 时钟输出至 GPIO16 端口
APB_EN	bit3	R/W	APB 控制时钟使能位 0: 禁止 1: 使能
FLT_EN	bit2	R/W	CLKFLT 时钟使能位 0: 禁止 1: 使能, 对系统时钟滤波, 提高芯片抗干扰能力
OSC_GATE_EN	Bit1	R/W	OSC_GATE 使能位 0: 禁止 1: 使能
-	bit0	-	-

注 1: APB_EN=0 时, 寄存器 PERI_KEN, WAKEUP_TIME, MODSUB_EN 均无法读写。

唤醒时间设置寄存器 (SCU_WAKEUP_TIME)															
偏移地址: 08 _H															
复位值: 00000000_00000000_00000011_11111111 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							WAKEUP_TIME<9:0>								

-	bit31-10	-	-
WAKEUP_TIME<9:0>	bit9-0	R/W	深度睡眠唤醒时间设置 以一个 PCLK 时钟周期 T 为时间单位: 000: 1T

			3FF: 1024T
--	--	--	------------

Modem 模块时钟控制寄存器 (SCU_MODSUB_CLKEN)															
偏移地址: 0C _H															
复位值: 00000000_00000000_00000000_00011111 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留											IIR_EN	MR2_EN	MR1_EN	FR_EN	FIFO_EN

-	bit31-5	-	-
IIR_EN	Bit4	R/W	Modem IIR 滤波器时钟使能位 0: 禁止 1: 使能
MR2_EN	bit3	R/W	Modem 数据寄存器时钟使能位 0: 禁止 1: 使能
MR1_EN	bit2	R/W	Modem 控制/状态寄存器时钟使能位 0: 禁止 1: 使能
FR_EN	bit1	R/W	滤波器系数寄存器时钟使能位 0: 禁止 1: 使能
FIFO_EN	bit0	R/W	FIFO 缓冲区时钟使能位 0: 禁止 1: 使能

注 1: FIFO_EN=0 时, FIFO 缓冲区禁用。

注 2: FR_EN=0 时, 滤波器系数寄存器 (地址 0x4003_0100~0x4003_0164) 无法读写。

注 3: MR1_EN=0 时, Modem 控制/状态寄存器 (地址 0x4003_4000~0x4003_40F4, 0x4003_4200~0x4003_421C) 无法读写 (不包括 MR2_CLKEN 控制寄存器)。

注 4: MR2_EN=0 时, modem 数据寄存器无法读写 (corr_sfd, tx_data, fifo_poniter, fifo_data)

7.2 系统低功耗操作模式

7.2.1 概述

配置时钟控制寄存器 PERI_CLKEN, SYS_CLKEN 和 MODSUB_CLKEN, 可分别关闭芯片各个外设功能模块电路的时钟, 使该部分电路功耗降到最低。

通过 WFI 指令, 可使芯片进入休眠状态, 配置 SCR 寄存器的 SLEEPDEEP 位, 可选择休眠状态为睡眠模式或深度睡眠模式。

芯片进入休眠状态后, 所有 GPIO 端口将保持进入休眠前的状态。为了降低功耗, 所有 GPIO 端口都应保持为高电平或低电平, 同时避免输入端口悬空而产生漏电流, 可通过弱上拉或下拉将悬空的输入端口固定为高电平或低电平。

可配置选择系统钟振荡器电路, 在休眠状态下是否保持工作。

7.2.2 睡眠模式

在睡眠模式下, 芯片内核时钟停止, 指令停止运行。可通过复位或中断唤醒睡眠模式。

芯片进入睡眠模式的步骤如下:

1. 配置休眠状态选择位 SLEEPDEEP=0;
2. 运行等待中断 (WFI) 指令, 进入睡眠模式。

在睡眠模式下外设功能模块继续运行, 并可能产生中断使内核处理器恢复运行。睡眠模式下不访问存储器系统, 相关控制器和内部总线。

在睡眠模式下, 内核处理器的状态和寄存器, 外设寄存器和内部 SRAM 的值都会保持, 端口的逻辑电平也会保持睡眠前的状态。

7.2.3 深度睡眠模式

在深度睡眠模式下, 芯片内核时钟停止, 指令停止运行。可通过复位或中断唤醒深度睡眠模式。

芯片进入深度睡眠模式的步骤如下:

1. 配置休眠状态选择位 SLEEPDEEP=1;
2. 运行等待中断 (WFI) 指令, 进入深度睡眠模式。

在深度睡眠模式下, 外设功能模块都停止工作。深度睡眠模式下不访问存储器系统, 相关控制器和内部总线。

在深度睡眠模式下, 内核处理器的状态和寄存器, 外设寄存器和内部 SRAM 的值都会保持, 端口的逻辑电平也会保持深度睡眠前的状态。

7.2.4 唤醒模式

芯片可通过以下事件从休眠状态唤醒, 并执行下一条指令或进入中断处理程序。如果是中断唤醒且该中断已使能, 则唤醒后立即进入中断处理程序, 否则执行休眠时的下一条指令。

睡眠模式唤醒

- ◇ 所有中断均可以唤醒睡眠模式
- ◇ 芯片复位唤醒睡眠模式

深度睡眠模式唤醒

- ◇ 外部端口中断 PINTx 可以唤醒深度睡眠模式
- ◇ WDT 中断唤醒深度睡眠模式（工作于内部 RC 时钟源）
- ◇ ADC 中断唤醒深度睡眠模式（工作于内部 RC 时钟源）
- ◇ 芯片复位唤醒深度睡眠模式

7.2.5 低功耗模式工作机制

芯片进入低功耗模式的工作机制如下所示：

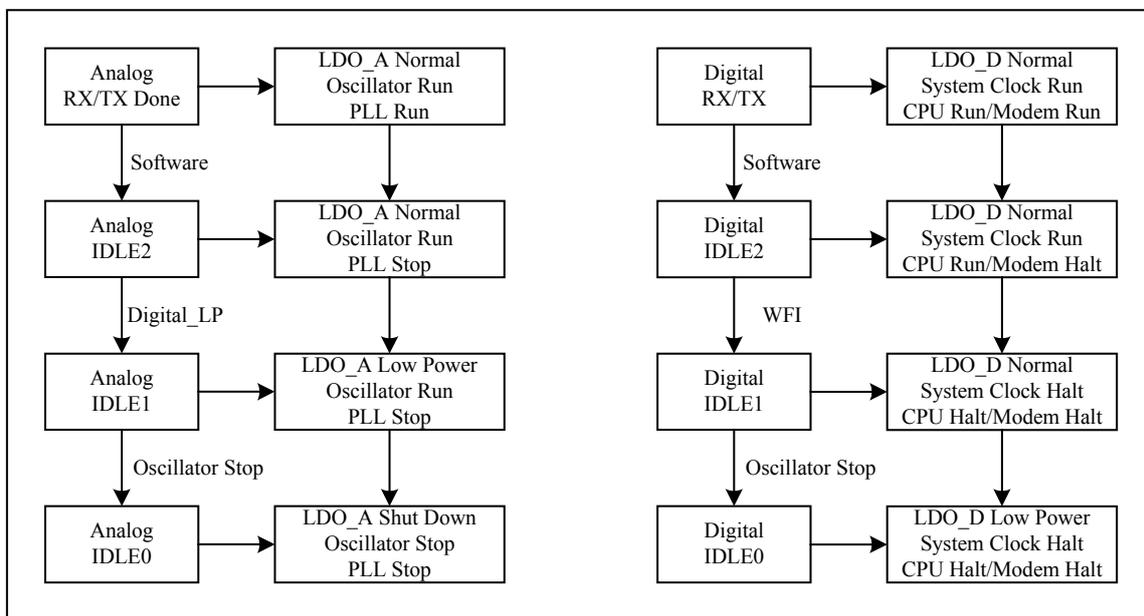


图 7-2 芯片进入低功耗模式的流程图

芯片退出低功耗模式的工作机制如下所示：

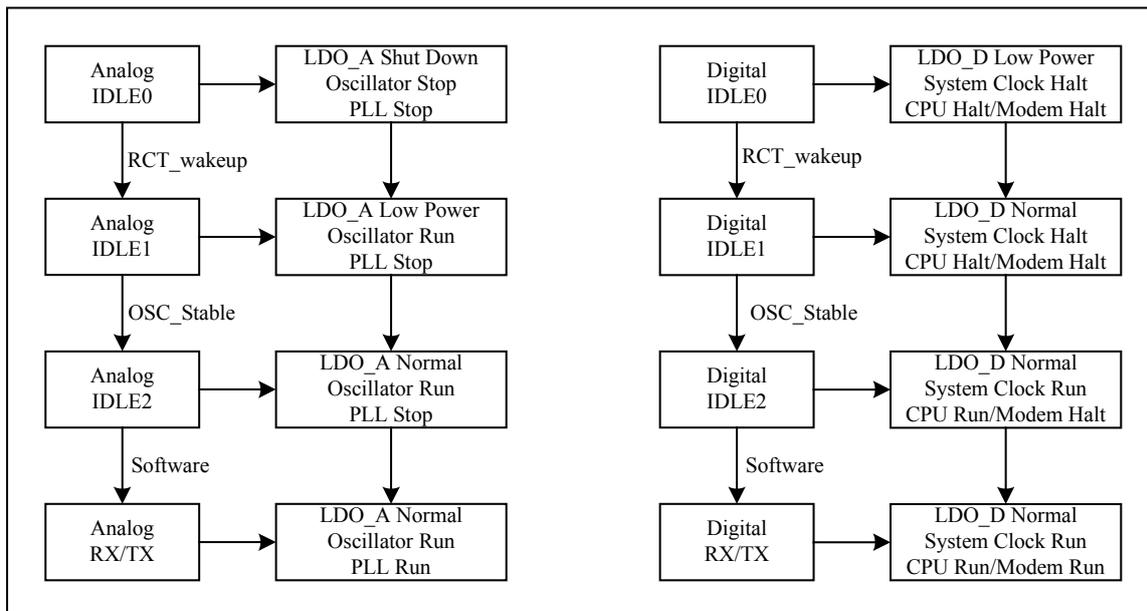


图 7-3 芯片退出低功耗模式的流程图

7.3 射频工作状态

射频模拟前端主要由模拟部分电源管理（Analog PMU）、20MHz/30MHz 石英晶体振荡器电路（XOSC）、频率综合器（PLL）、接收机（RX）、发射机（TX）以及温度传感器和温度采集模数转换器（ADC）构成。通过数模接口与 Modem、MCU 相连接。从应用分类来区分，其工作状态可以简单的分为 IDLE 状态、发送状态和接收状态。

7.3.1 空闲状态

有三种空闲状态：IDLE0、IDLE1 和 IDLE2。

在内部 IDLE0 的状态下，用户可以选择 RF 收发器晶振电路关闭、晶振 buffer 电路关闭，模拟 LDO 电路关闭，数字 LDO 电路打开且处于低功耗工作模式。

在内部 IDLE1 的状态下，用户可以选择 RF 收发器晶振电路打开、晶振 buffer 电路关闭，模拟 LDO 电路打开且处于低功耗工作模式，数字 LDO 打开且处于正常工作模式。

在内部 IDLE2 的状态下，用户可以选择 RF 收发器晶振电路打开、晶振 buffer 电路打开，模拟 LDO 电路打开且处于正常工作模式，数字 LDO 打开且处于正常工作模式。

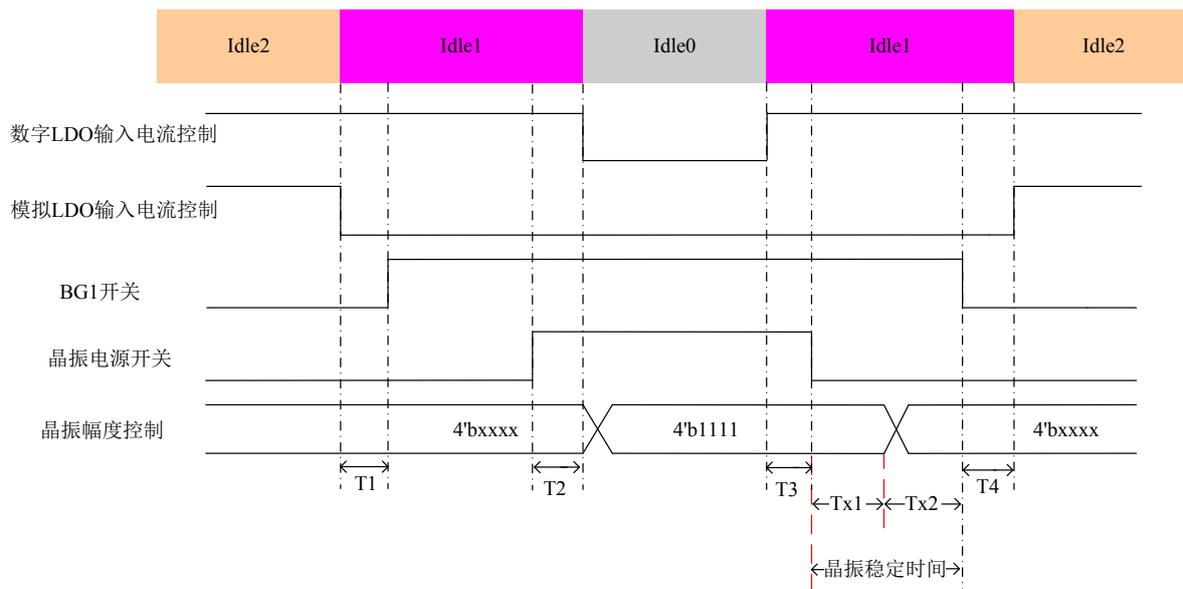


图 7-4 IDLE 状态转换流程图

上图中，T1 表示电压切换到 Bandgap1 关闭的时间，约 5us；Tx1, Tx2 表示晶振的稳定时间，T2 表示 Bandgap1 打开到选择使用 BG1 电压的时间，这些时间间隔均寄存器可配。

7.3.2 发射状态

发射状态下，射频模拟电路工作在正常工作模式，晶振工作，设置好 PLL 的工作频点后使能 PLL，等 PLL 锁定后，使能 TX，经过 PA ramp-up 后进入 TX 的最终状态。在 TX 状态发送完数据后，关闭 PA 时间同样需要 PA ramp-down。

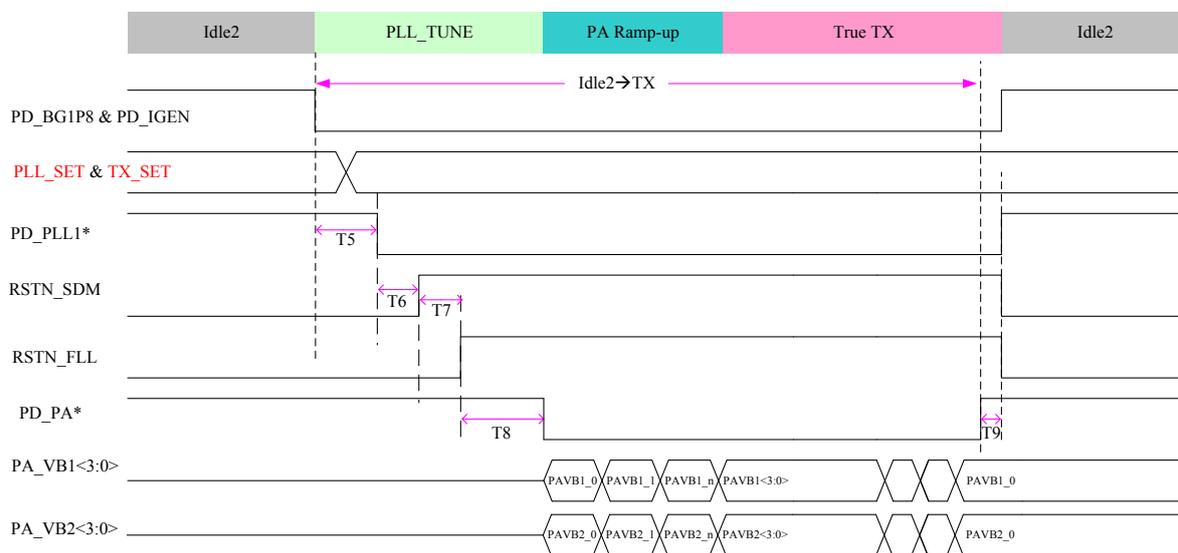


图 7-5 TX 状态切换时序图

上图中 T5 表示电源打开后的稳定时间，T6 表示 PLL 上电后的稳定时间，T7 表示 SDM 模块复位后的稳定时间，T8 表示 PLL 的稳定时间；PA ramp 分 5 步进行。其中 T5、T8 以及 PA ramp 的延迟寄存器可配置。

7.3.3 接收状态

接收状态下，射频模拟电路工作在正常工作模式，晶振工作，设置好 PLL 的工作频点后使能 PLL，等 PLL 锁定后，使能 RX，经过 RX 稳定延迟后进入 RX 的最终状态。

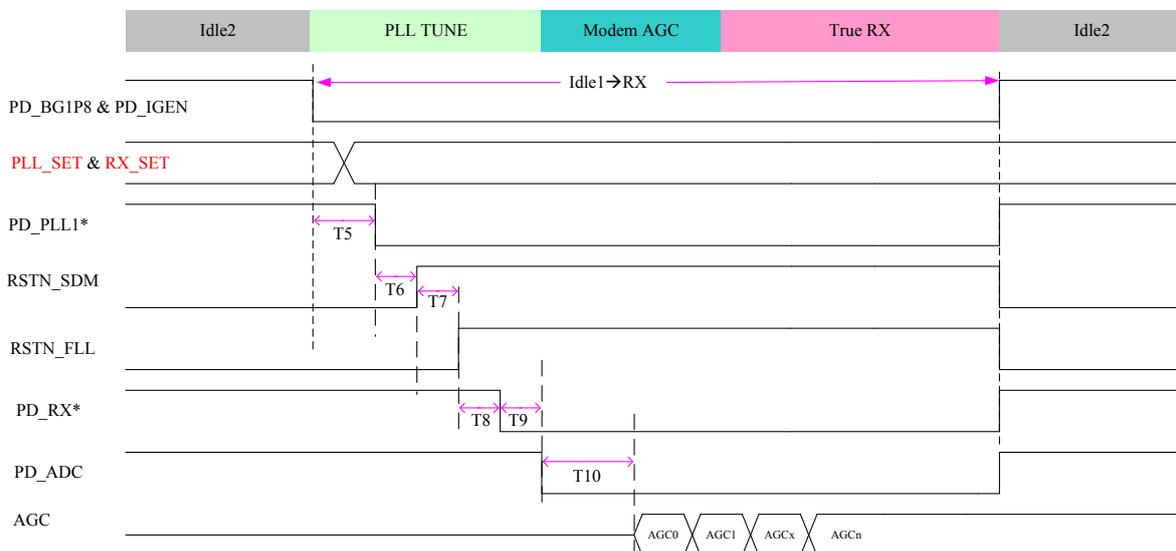


图 7-6 RX 状态切换时序图

上图中的 T5~T8 和 TX 状态的含义一致；T9 表示 RX 端接收电路 LNA、MIXER 和 PPF 的稳定时间，T10 表示 ADC 上电后的稳定时间。其中 T10 寄存器可配置。

7.3.4 特殊功能寄存器

状态机 PAVB1 寄存器 (FSM_PAVB1)															
偏移地址: 00 _H															
复位值: 00000000_00000000_10001100_01100011 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												PAVB1_4<3:0>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PAVB1_3<3:0>				PAVB1_2<3:0>				PAVB1_1<3:0>				PAVB1_0<3:0>			

-	bit31-20	-	-
PAVB1_4<3:0>	bit19-16	R/W	RF PA Power-Amp branch 控制位 STEP4 RFPA 输出的 branch 数
PAVB1_3<3:0>	bit15-12	R/W	RF PA Power-Amp branch 控制位 STEP3 RFPA 输出的 branch 数
PAVB1_2<3:0>	bit11-8	R/W	RF PA Power-Amp branch 控制位 STEP2 RFPA 输出的 branch 数
PAVB1_1<3:0>	bit7-4	R/W	RF PA Power-Amp branch 控制位 STEP1 RFPA 输出的 branch 数

PAVB1_0<3:0>	bit3-0	R/W	RF PA Power-Amp branch 控制位 STEP0 RFPA 输出的 branch 数
--------------	--------	-----	--

状态机 PAVB2 寄存器 (FSM_PAVB2)			
偏移地址: 04 _H			
复位值: 00000000_00000011_00010000_00000000 _B			

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留												PAVB2_4<3:0>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PAVB2_3<3:0>				PAVB2_2<3:0>				PAVB2_1<3:0>				PAVB2_0<3:0>			

-	bit31-20	-	-
PAVB2_4<3:0>	bit19-16	R/W	RF PA Power-Amp branch 控制位 STEP4 RFPA 输出的 branch 数
PAVB2_3<3:0>	bit15-12	R/W	RF PA Power-Amp branch 控制位 STEP3 RFPA 输出的 branch 数
PAVB2_2<3:0>	bit11-8	R/W	RF PA Power-Amp branch 控制位 STEP2 RFPA 输出的 branch 数
PAVB2_1<3:0>	bit7-4	R/W	RF PA Power-Amp branch 控制位 STEP1 RFPA 输出的 branch 数
PAVB2_0<3:0>	bit3-0	R/W	RF PA Power-Amp branch 控制位 STEP0 RFPA 输出的 branch 数

T1T2TX1TX2 时间匹配寄存器 (T1T2TX1TX2)			
偏移地址: 08 _H			
复位值: 01000011_00000011_01000101_00000000 _B			

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留	TX2_PTIME<6:0>						保留						TX1_PTIME<3:0>		
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
T2_PTIME<7:0>								保留						T1_PTIME<1:0>	

-	bit31	-	-
TX2_PTIME<6:0>	bit30-24	R/W	TX2 时间匹配设置位 以 RC 时钟周期为单位进行设置: 约 200us~2.1ms
-	bit23-20	-	-
TX1_PTIME<3:0>	bit19-16	R/W	TX1 时间匹配设置位 以 RC 时钟周期为单位进行设置: 约 100us
T2_PTIME<7:0>	bit15-8	R/W	T2 时间匹配设置位 以 RC 时钟周期为单位进行设置:

			约 215us~2.115ms
-	bit7-2	-	-
T1_PTIME<1:0>	bit1-0	R/W	T1 时间匹配设置位 以 RC 时钟周期为单位进行设置： 约 3us

T5 时间匹配寄存器 (T5_PTIME)															
偏移地址: 0C _H															
复位值: 00000000_00000000_00000001_00101100 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							T5_PTIME<8:0>								

-	bit31-9	-	-
T5_PTIME<8:0>	bit8-0	R/W	T5 时间匹配设置位 以晶振周期为单位进行设置： 约 5us~15us

T6 时间匹配寄存器 (T6_PTIME)															
偏移地址: 10 _H															
复位值: 00000000_00000000_00000001_1111010 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							T6_PTIME<9:0>								

-	bit31-10	-	-
T6_PTIME<9:0>	bit9-0	R/W	T6 时间匹配设置位 以晶振周期为单位进行设置： 6us~25us

T7 时间匹配寄存器 (T7_PTIME)

偏移地址: 14_H

复位值: 00000000_00000000_00000010_10111100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留						T7_PTIME<10:0>									

-	bit31-11	-	-
T7_PTIME<10:0>	bit10-0	R/W	T7 时间匹配设置位 以晶振周期为单位进行设置: 7us~35us

T8 时间匹配寄存器 (T8_PTIME)

偏移地址: 18_H

复位值: 00000000_00000000_00001010_10001100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				T8_PTIME<12:0>											

-	bit31-13	R/W	-
T8_PTIME<12:0>	bit12-0	R/W	T8 时间匹配设置位 以晶振周期为单位进行设置: 22us~135us

发送 T9 时间匹配寄存器 (I2T_T9_PTIME)

偏移地址: 1C_H

复位值: 00000000_00000000_00000000_10100000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								T9_PTIME<7:0>							

-	bit31-28	-	-
T9_PTIME<7:0>	bit7-0	R/W	发送 T9 时间匹配设置位 以晶振周期为单位进行设置: 1us~8us

发送 T10 时间匹配寄存器 (I2T_T10_PTIME)

偏移地址: 20_H

复位值: 00000000_00000000_00000000_10100000_B



-	bit31-8	-	-
T10_PTIME<7:0>	bit7-0	R/W	发送 T10 时间匹配设置位 以晶振周期为单位进行设置: 1us~8us

发送 T11 时间匹配寄存器 (I2T_T11_PTIME)

偏移地址: 24_H

复位值: 00000000_00000000_00000000_00010100_B



-	bit31-6	-	-
T11_PTIME<5:0>	bit5-0	R/W	发送 T11 时间匹配设置位 以晶振周期为单位进行设置: 1us

接收 T9 时间匹配寄存器 (I2R_T9_PTIME)

偏移地址: 28_H

复位值: 00000000_00000000_00001011_01010000_B



-	bit31-13	-	-
T9_PTIME<12:0>	bit12-0	R/W	接收 T9 时间匹配设置位 以晶振周期为单位进行设置: 22us~145us

接收 T10 时间匹配寄存器 (I2R_T10_PTIME)

偏移地址: 2C_H

复位值: 00000000_00000000_00001110_01110100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留			T10_PTIME<12:0>												

-	bit31-13	-	-
T10_PTIME<12:0>	bit12-0	R/W	接收 T10 时间匹配设置位 以晶振周期为单位进行设置: 26us~185us

状态机状态寄存器 (FSM_STATE)

偏移地址: 30_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	RXTUNE_ST<2:0>	保留	TXTUNE_ST<2:0>	保留	RFFSM_ST<2:0>	保留	IDLE2	IDLE1	IDLE0						

-	bit31-15	-	-
RXTUNE_ST<2:0>	bit14-12	R	RF 接收准备状态 000: RX_IDLE_ST 001: RX_BG1P8_ST 010: RX_PLL_ST 011: RX_SDM_ST 100: RX_FLL_ST 101: RX_LNA_ST 110: RX_ADC_ST 其他: 非法状态
-	bit11	-	-
TXTUNE_ST<2:0>	bit10-8	R	RF 发送准备状态 000: TX_IDLE_ST 001: TX_BG1P8_ST 010: TX_PLL_ST 011: TX_SDM_ST 100: TX_FLL_ST 101: TX_PA_ST 其他: 非法状态
-	bit7	-	-
RFFSM_ST<2:0>	bit6-4	R	RF 控制状态机状态位 000: IDLE_ST

			001: TXTUNE_ST 010: TXSEND_ST 011: TXDOWN_ST 100: RXTUNE_ST 101: RXRECV_ST 其他: 非法状态
-	bit3	-	-
IDLE2	bit2	R	IDLE2 状态位 0: 非 IDLE2 状态 1: IDLE2 状态
IDLE1	bit1	R	IDLE1 状态位 0: 非 IDLE1 状态 1: IDLE1 状态
IDLE0	bit0	R	IDLE0 状态位 0: 非 IDLE0 状态 1: IDLE0 状态

RFFSM 控制寄存器 (RFFSM_CTRL)															
偏移地址: 34 _H															
复位值: 00000000_00000100_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留											XOSC_AMPCTL<3:0>				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留						RFFSM_RST	保留					RXTUNE_O	TXTUNE_O	DIGITAL_LP	

-	bit31-20	-	-
XOSC_AMPCTL<3:0>	Bit19-16	R/W	晶振振幅设置
-	bit15-9	-	-
RFFSM_RST	Bit8	R/W	模拟状态机复位: 0: 正常工作 1: 复位状态
-	Bit7-3	-	-
RXTUNE_O	bit2	W	接收准备使能 0: 禁用 1: 使能
TXTUNE_O	bit1	W	发送准备使能 0: 禁用 1: 使能
DIGITAL_LP	bit0	R/W	低功耗使能 0: 禁用 1: 使能

注: XOSC_AMPCTL 的 bit[2]和 bit[3]控制位在 IP 端互换位置。

7.4 中断和异常处理

7.4.1 中断和异常

Cortex-M0 内核支持嵌套向量中断控制器 NVIC(Nested Vectored Interrupt Controller)，具体功能如下：

- ◇ 支持中断嵌套
- ◇ 支持中断向量
- ◇ 支持中断优先级动态调整
- ◇ 支持中断可屏蔽

对 Cortex-M0 内核来说，打断程序正常执行流程的事件均称之为异常，中断也是其中一种异常。为便于理解，本文档将内核的中断等事件称为异常，将外设模块的中断称为中断。

异常/中断优先级操作说明：

操作类型	描述
抢占	产生条件：ISR 或线程正在执行时，出现新的优先级更高的异常/中断。 操作结果：如果当前处于线程状态，则产生异常/中断挂起中断；如果当前处于 ISR 状态，则产生中断嵌套，处理器自动保存工作状态并压栈。
末尾连锁	产生条件：当前 ISR 执行结束，正在返回时，出现新的优先级更高的异常/中断。 操作结果：跳过出栈操作，处理新的异常/中断。
返回	产生条件：当前 ISR 执行结束，正在返回时，没有出现新的优先级更高的异常/中断。 操作结果：执行出栈操作，并将处理器状态恢复为进入 ISR 之前的状态。
迟来	产生条件：当前 ISR 执行开始，正在保存时，出现新的优先级更高的异常/中断。 操作结果：处理器转去处理优先级更高的异常/中断。

表 7-2 异常/中断优先级操作类型说明列表

注 1：ISR – Interrupt Service Routine，中断服务程序。

异常/中断优先级：

编号	类型	优先级	简介
0	N/A	N/A	没有异常在运行
1	复位	-3（最高）	复位
2	NMI	-2	不可屏蔽中断（来自外设 NMI 中断输入）
3	Hard Fault	-1	所有被禁用的 Fault，都将升级为 Hard Fault
4~10	保留	NA	-
11	SVC	可编程控制	系统服务调用
12~13	保留	NA	-
14	PendSV	可编程控制	为系统设备而设的“可悬挂请求”
15	SysTick	可编程控制	系统定时计数器
16	IRQ0	可编程控制	外设中断 0

编号	类型	优先级	简介
17	IRQ1	可编程控制	外设中断 1
...
47	IRQ31	可编程控制	外设中断 31

表 7-3 异常/中断优先级列表

Cortex-M0 支持如下异常/中断:

NMI 中断、Hard Fault 异常、SVC 异常、PendSV 异常、SysTick 异常、和 32 个外设中断请求 IRQ0~IRQ31。

其中 Hard Fault 异常、SVC 异常、PendSV 异常、SysTick 异常为 Cortex-M0 内核异常源, 只受 Cortex-M0 内核控制, 而 32 个 IRQ 可由芯片配置控制。

对于 32 个 IRQ, Cortex-M0 内核提供 32 个 IRQ 使能位, 可对每个中断请求独立控制。配置 NVIC_ISER 和 NVIC_ICER 中断控制寄存器可使能或禁止 IRQ。

配置 NVIC_PR0~NVIC_PR7 优先级控制寄存器, 可设置 IRQ0~IRQ31 的中断优先级。如果同时产生多个 IRQ 请求, 则最先响应优先级最高的 IRQ; 如果同时产生多个相同最高优先级的 IRQ 请求, 则按照中断向量分配表, 最先响应向量表编号最低的 IRQ, 即如果同时产生中断优先级相同的 IRQ0 与 IRQ1, 则先响应 IRQ0。

7.4.2 中断和异常向量的分配

编号	类型	功能	说明
0~15	异常	-	Cortex-M0 内核异常, 包括 NMI 不可屏蔽中断
16	IRQ0	GPIO0 中断	外部端口 GPIO0 中断
17	IRQ1	GPIO1 中断	外部端口 GPIO1 中断
18	IRQ2	GPIO2 中断	外部端口 GPIO2 中断
19	IRQ3	GPIO3 中断	外部端口 GPIO3 中断
20	IRQ4	GPIO4 中断	外部端口 GPIO4 中断
21	IRQ5	GPIO5 中断	外部端口 GPIO5 中断
22	IRQ6	GPIO6 中断	外部端口 GPIO6 中断
23	IRQ7	GPIO7 中断	外部端口 GPIO7 中断
24	IRQ8	T16N0 中断	16 位定时器/计数器 0 中断
25	IRQ9	T16N1 中断	16 位定时器/计数器 1 中断
26	IRQ10	T16N2 中断	16 位定时器/计数器 2 中断
27	IRQ11	Reserved	预留
28	IRQ12	T32N0 中断	32 位定时器/计数器 0 中断
29	IRQ13	T32N1 中断	32 位定时器/计数器 1 中断
30	IRQ14	T32N2 中断	32 位定时器/计数器 2 中断
31	IRQ15	T32N3 中断	32 位定时器/计数器 3 中断
32	IRQ16	WDT 中断	看门狗中断
33	IRQ17	UART0_TX 中断	UART0 发送中断
34	IRQ18	UART0_RX 中断	UART0 接收中断

编号	类型	功能	说明
35	IRQ19	UART1_TX 中断	UART1 发送中断
36	IRQ20	UART1_RX 中断	UART1 接收中断
37	IRQ21	SPI0 中断	SPI0 中断
38	IRQ22	Reserved	预留
39	IRQ23	ADC 中断	模数转换中断
40	IRQ24	IAP 中断	Flash IAP 中断
41	IRQ25	Modem_TX 中断	Modem 发送中断
42	IRQ26	Modem_RX 中断	Modem 接收中断
43	IRQ27	RCT 中断	RCT 唤醒中断
44	IRQ28	GPIO8x 中断	外部端口 GPIO8~GPIO15 中断
45	IRQ29	GPIO16x 中断	外部端口 GPIO16~GPIO19 中断
46	IRQ30	Reserved	预留
47	IRQ31	AES 中断	AES 加密/解密完成中断

表 7-4 IRQ 向量分配列表

7.4.3 特殊功能寄存器

不可屏蔽中断控制寄存器 (NMICS)															
偏移地址: 00 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留											NMICS<4:0>				

-	bit31-5	-	-
NMICS<4:0>	bit4-0	R/W	NMI 不可屏蔽中断选择位 00000: IRQ0 00001: IRQ1 ... 11111: IRQ31

IRQ0~31 置中断请求使能寄存器 (NVIC_IUSER)															
偏移地址: 00 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SETENA<31:15>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SETENA<15:0>															

SETENA<31:0>	bit31-0	R	IRQx 使能位 0: 中断禁止 1: 中断使能
		W	IRQx 使能位 0: 写 0 无效 1: 写 1 使能中断请求

IRQ0~31 清中断请求使能寄存器 (NVIC_ICER)															
偏移地址: 80 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CLRENA<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CLRENA<15:0>															

CLRENA<31:0>	bit31-0	R	IRQx 禁止位 0: 中断禁止 1: 中断使能
		W	清 IRQx 使能位 0: 写 0 无效 1: 写 1 禁止中断请求

IRQ0~31 置中断挂起寄存器 (NVIC_ISPR)															
偏移地址: 00 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SETPEND <31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SETPEND <15:0>															

SETPEND<31:0>	bit31-0	R	置 IRQx 挂起位 0: 中断未挂起 1: 中断挂起
		W	置 IRQx 挂起位 0: 写 0 无效 1: 写 1 挂起中断

IRQ0~31 置中断挂起寄存器 (NVIC_ICPR)

偏移地址: 80_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CLRPEND <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CLRPEND <15:0>															

CLRPEND<31:0>	bit31-0	R	清 IRQx 挂起位 0: 中断未挂起 1: 中断挂起
		W	清 IRQx 挂起位 0: 写 0 无效 1: 写 1 清除挂起中断

IRQ0~3 优先级控制寄存器 (NVIC_PR0)

偏移地址: 00_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_3<1:0>		保留				PRI_2<1:0>		保留							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_1<1:0>		保留				PRI_0<1:0>		保留							

PRI_3<1:0>	bit31-30	R/W	IRQ3 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_2<1:0>	bit23-22	R/W	IRQ2 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_1<1:0>	bit15-14	R/W	IRQ1 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_0<1:0>	bit7-6	R/W	IRQ0 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ4~7 优先级控制寄存器 (NVIC_PR1)													
偏移地址: 04 _H													
复位值: 00000000_00000000_00000000_00000000 _B													

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_7<1:0>		保留						PRI_6<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_5<1:0>		保留						PRI_4<1:0>		保留					

PRI_7<1:0>	bit31-30	R/W	IRQ7 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_6<1:0>	bit23-22	R/W	IRQ6 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_5<1:0>	bit15-14	R/W	IRQ5 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_4<1:0>	bit7-6	R/W	IRQ4 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ8~11 优先级控制寄存器 (NVIC_PR2)													
偏移地址: 08 _H													
复位值: 00000000_00000000_00000000_00000000 _B													

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_11<1:0>		保留						PRI_10<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_9<1:0>		保留						PRI_8<1:0>		保留					

PRI_11<1:0>	bit31-30	R/W	IRQ11 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_10<1:0>	bit23-22	R/W	IRQ10 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-

PRI_9<1:0>	bit15-14	R/W	IRQ9 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_8<1:0>	bit7-6	R/W	IRQ8 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ12~15 优先级控制寄存器 (NVIC_PR3)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_15<1:0>		保留						PRI_14<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_13<1:0>		保留						PRI_12<1:0>		保留					

PRI_15<1:0>	bit31-30	R/W	IRQ15 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_14<1:0>	bit23-22	R/W	IRQ14 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_13<1:0>	bit15-14	R/W	IRQ13 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_12<1:0>	bit7-6	R/W	IRQ12 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ16~19 优先级控制寄存器 (NVIC_PR4)

偏移地址: 10_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_19<1:0>		保留						PRI_18<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_17<1:0>		保留						PRI_16<1:0>		保留					

PRI_19<1:0>	bit31-30	R/W	IRQ19 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_18<1:0>	bit23-22	R/W	IRQ18 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_17<1:0>	bit15-14	R/W	IRQ17 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_16<1:0>	bit7-6	R/W	IRQ16 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ20~23 优先级控制寄存器 (NVIC_PR5)

偏移地址: 14_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_23<1:0>		保留						PRI_22<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_21<1:0>		保留						PRI_20<1:0>		保留					

PRI_23<1:0>	bit31-30	R/W	IRQ23 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_22<1:0>	bit23-22	R/W	IRQ22 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_21<1:0>	bit15-14	R/W	IRQ21 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_20<1:0>	bit7-6	R/W	IRQ20 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ24~27 优先级控制寄存器 (NVIC_PR6)															
偏移地址: 18 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_27<1:0>		保留						PRI_26<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_25<1:0>		保留						PRI_24<1:0>		保留					

PRI_27<1:0>	bit31-30	R/W	IRQ27 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_26<1:0>	bit23-22	R/W	IRQ26 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_25<1:0>	bit15-14	R/W	IRQ25 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_24<1:0>	bit7-6	R/W	IRQ24 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ28~31 优先级控制寄存器 (NVIC_PR7)															
偏移地址: 1C _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_31<1:0>		保留						PRI_30<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_29<1:0>		保留						PRI_28<1:0>		保留					

PRI_31<1:0>	bit31-30	R/W	IRQ31 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_30<1:0>	bit23-22	R/W	IRQ30 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-

PRI_29<1:0>	bit15-14	R/W	IRQ29 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_28<1:0>	bit7-6	R/W	IRQ28 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

7.5 系统控制块 (SCB)

7.5.1 概述

系统控制块提供芯片内核系统实现的状态信息和对系统进行控制，包括系统配置、控制和异常报告。

系统控制块的相关寄存器包括 CPUID、ICSR、AIRCR、SCR、CCR、SHPR2 和 SHPR3。

7.5.2 特殊功能寄存器

SCB_CPUID 寄存器 (SCB_CPUID)															
偏移地址: 00 _H															
复位值: 01000001_00001100_11000010_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
IMPLEMENTER<7:0>							VARIANT<3:0>			CONSTANT<3:0>					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PARTNO<11:0>											REVISION<3:0>				

IMPLEMENTER<7:0>	bit31-24	R	处理器实现者编号 0x41, ARM
VARIANT<3:0>	bit23-20	R	主版本号 R=0x0, 作为 rnpn 版本编号格式中的主要编号
CONSTANT<3:0>	bit19-16	R	处理器构架 0xC, ARMv6-M
PARTNO<11:0>	bit15-4	R	处理器分类号 0xC20, Cortex-M0
REVISION<3:0>	bit3-0	R	次版本号 P=0x0, 作为 rnpn 版本编号格式中的次要编号

中断控制和状态寄存器 (SCB_ICSR)															
偏移地址: 04 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
NMIPEN	保留		PENDSV	PENDSV	PENDST	PENDST	保留		ISRPEND	保留				VECTPENDING	
DSET			SET	CLR	SET	CLR			DING					<5:4>	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VECTPENDING<3:0>			保留						VECTACTIVE<5:0>						

NMIPENDSET	bit31	R/W	NMI 中断挂起控制位 0: 不置 NMI 中断挂起 1: 置 NMI 中断挂起
—	bit30-29	—	—

PENDSVSET	bit28	R/W	置 PendSV 异常挂起位 0: 无效 1: 置 PendSV 异常挂起
PENDSVCLR	bit27	W	清 PendSV 异常挂起位 0: 无效 1: 清除 PendSV 异常挂起
PENDSTSET	bit26	R/W	置 SysTick 异常挂起位 0: 无效 1: 置 SysTick 异常挂起
PENDSTCLR	bit25	W	清 SysTick 异常挂起位 0: 无效 1: 清除 SysTick 异常挂起
—	bit24-23	—	—
ISRPENDDING	bit22	R	中断挂起标志位 0: 无中断挂起 1: 有中断挂起
—	bit21-18	—	—
VECTPENDING<5:0>	bit17-12	R	当前的挂起中，优先级最高的异常/中断号 0x0: 无挂起异常/中断 非 0: 当前被挂起的异常/中断中，优先级最高的异常/中断号
—	bit11-6	—	—
VECTACTIVE<5:0>	bit5-0	R	当前被处理的异常/中断号 0x0: 线程 (Thread) 模式 非 0: 当前被处理的异常/中断号

应用中断和复位控制寄存器 (SCB_AIRCR)																
偏移地址: 0C _H																
复位值: 11111010_00000101_00000000_00000000 _B																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
VECTKEY<15:0>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
ENDIANNESS	保留												SYSRESET REQ	VECTCLR ACTIVE	保留	

VECTKEY<15:0>	bit31-16	W	向量关键码位 只能写 0x05FA, 其它无效
ENDIANNESS	bit15	R	存储器数据格式选择位 0: 小端格式 1: 大端格式
—	bit14-3	—	—
SYSRESETREQ	bit2	W	系统复位请求位

			0: 无效 1: 请求系统复位, 复位后自动清零
VECTCLRACTIVE	bit1	W	异常/中断状态清除位 该位只能写 0; 写 1 会产生 HardFault 异常
—	bit0	—	—

注 1: 寄存器 SCB_AIRCR 只能进行字写入, 且高半字只能写入 0x05FA, 否则对该寄存器的写入操作无效。

系统控制寄存器 (SCB_SCR)															
偏移地址: 10 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										SEVONP END	保留	SLEEP DEEP	SLEEP ONEXIT	保留	

—	bit31-5	—	—
SEVONPEND	bit4	R/W	中断被挂起时, 是否作为唤醒事件的选择位 0: 中断被挂起时, 不作为唤醒事件 1: 中断被挂起时, 作为唤醒事件
—	bit3	—	—
SLEEPDEEP	bit2	R/W	休眠模式选择位 0: 睡眠模式 1: 深度睡眠模式
—	—	—	—
SLEEPONEXIT	bit1	R/W	从 ISR 中断处理程序返回到线程模式时, 是否进入休眠状态的选择位 0: 不进入休眠状态 1: 进入休眠状态
—	bit0	—	—

配置和控制寄存器 (SCB_CCR)																
偏移地址: 14 _H																
复位值: 00000000_00000000_00000010_00001000 _B																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留						STKALIGN	保留					UNALIGN_TRP	保留			

—	bit31-10	—	—
---	----------	---	---

STKALIGN	bit9	R	非堆栈对齐标志位 读取始终为 1，指示异常入口 8 字节堆栈对齐
—	bit8-4	—	—
UNALIGN_TRP	bit3	R	字或半字访问操作的非对齐故障标志位 读取始终为 1，指示非对齐访问产生硬故障
—	bit2-0	—	—

系统处理程序优先级寄存器 2 (SCB_SHPR2)

偏移地址: 1C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_11<1:0>		保留													
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															

PRI_11<1:0>	bit31-30	R/W	SVC all (异常编号 11) 的优先级设置位
-------------	----------	-----	----------------------------------

系统处理程序优先级寄存器 3 (SCB_SHPR3)

偏移地址: 20_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_15<1:0>		保留						PRI_14<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															

PRI_15<1:0>	bit31-30	R/W	SysTick (异常编号 15) 的优先级设置位
—	bit29-24	—	—
PRI_14<1:0>	bit23-22	R/W	PendSV (异常编号 14) 的优先级设置位
—	bit21-0	—	—

7.6 系统定时器SysTick

7.6.1 概述

SysTick 是一个系统递减计数器，配置 SYST_RVR 寄存器，可设定计数初值。当 SysTick 计数为 0 时，COUNTFLAG 状态位置 1，并重载 SYST_RVR 中的计数初值。在处理器调试停机时，SysTick 停止计数。在计数过程中，如果将 SYST_RVR 寄存器设置为 0，则计数器递减计数到 0 后，停止计数。

SysTick 的当前计数值可以通过读 SYST_CVR 寄存器获得。如果写 SYST_CVR 寄存器，则将该寄存器清零，并且将 COUNTFLAG 位清 0，写操作不会触发 SysTick 异常事件。

访问 SysTick 寄存器时，需使用字操作方式。配置 SysTick 计数器的步骤如下：

1. 设置计数器重装值寄存器 SYST_RVR；
2. 清除计数器当前值寄存器 SYST_CVR；
3. 设置控制和状态寄存器 SYST_CSR。

7.6.2 特殊功能寄存器

SYSTICK 控制和状态寄存器 (SYST_CSR)																
偏移地址: 10 _H																
复位值: 00000000_00000000_00000000_00000000 _B																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留															COUNTFLAG	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留												CLKSOURCE	TICKINT	ENABLE		
—	bit31-17		—	—												
COUNTFLAG	bit16		R	SYSTICK 递减计数到零的标志位 0: 未计数到 0 1: 计数到 0 该位读操作后清 0，或写 SYST_CVR 寄存器清 0												
—	bit15-3		—	—												
CLKSOURCE	bit2		R/W	SYSTICK 时钟源选择位 0: 基准时钟 1: 处理器时钟												
TICKINT	bit1		R/W	SYSTICK 异常挂起使能位 0: 计数到 0 时，不产生异常挂起 1: 计数到 0 时，产生异常挂起												
ENABLE	bit0		R/W	SYSTICK 计数器使能位 0: 禁止 1: 使能												

注 1: 处理器时钟为芯片内核工作时钟 HCLK, 时钟频率与系统时钟频率相同。

注 2: SYSTICK 基准时钟, 实际是处理器时钟 3 分频后的时钟, 频率为 FHCLK/3。

SYSTICK 重装值寄存器 (SYST_RVR)

偏移地址: 14_H

复位值: 00000000_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								RELOAD<23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RELOAD<15:0>															

—	bit31-24	—	—
RELOAD<23:0>	bit23-0	R/W	SYSTICK 计数器重载值 计数范围 0x00_0001~0xFF_FFFF。如果为 0, SysTick 不计数。

SYSTICK 重装值寄存器 (SYST_CVR)

偏移地址: 18_H

复位值: 00000000_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								CURRENT <23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CURRENT<15:0>															

—	bit31-24	—	—
CURRENT<23:0>	bit23-0	R/W	SYSTICK 计数器当前值 读取时返回 SysTick 计数器的当前值。 写入任何值都会将该寄存器清零, 同时还会清零 COUNTFLAG 标志位。

SYSTICK 校准值寄存器 (SYST_CALIB)

偏移地址: 1C_H

复位值: 01000000_00000010_10001011_00001010_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
NOREF	SKEW	保留						TENMS<23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TENMS<15:0>															

NOREF	bit31	R	基准时钟标志位
-------	-------	---	----------------

			0: 不提供基准时钟 1: 提供基准时钟
SKEW	bit30	R	TENMS 校准值是否准确的标志位 0: TENMS 校准值准确 1: TENMS 校准值不准确
—	bit29-24	—	—
TENMS<23:0>	bit23-0	R/W	SYSTICK 校准值 读取为 0 时，表示校准值未知

7.7 系统复位

7.7.1 概述

- ◇ 支持 POR 上电复位
- ◇ 支持 BOR 低电压监测复位
- ◇ 支持 MRST_N 外部端口复位，低电平有效
- ◇ 支持 WDT 看门狗溢出复位
- ◇ 支持 Cortex-M0 CPU 软件复位

芯片内置 4 个上电复位电路，分别为外部 VDD 电源（典型电压值为 5.0V）上电 POR，内部参考电压 2.5V 上电 POR，内部 1.8V LDO 上电 POR，和内部 RC 时钟复位 POR。其中 RC 时钟复位 POR 是指芯片内部 RC 时钟在从起振到稳定之间的时间内，产生芯片复位信号。

芯片内置低电压复位模块，通过配置字控制位 BOREN 使能，掉电检测电压可选，见芯片配置字章节的相关描述。

Cortex-M0 CPU 内置软件复位功能，配置 AIRCR 寄存器位 SYSRESETREQ=1，可实现系统复位。

7.7.2 结构框图

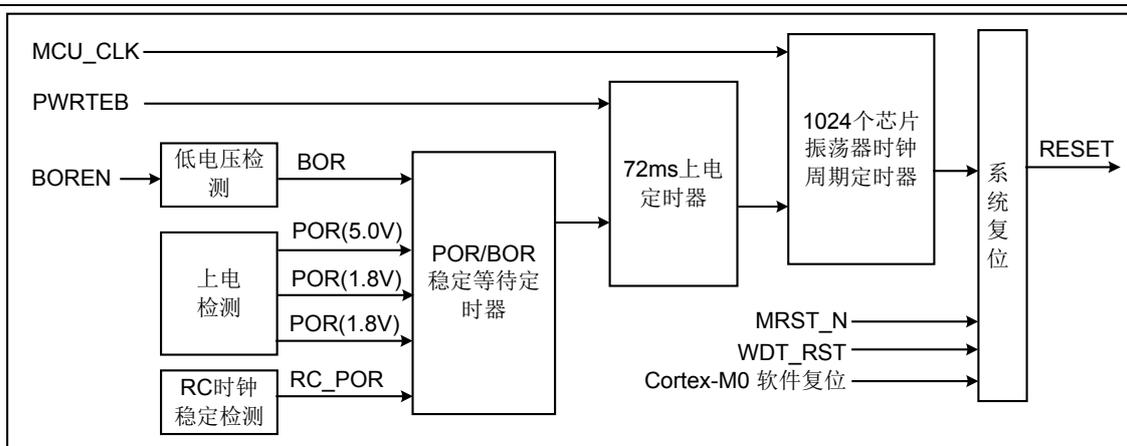


图 7-7 系统复位电路结构框图

7.7.3 复位时序图

芯片复位时序图如下所示：

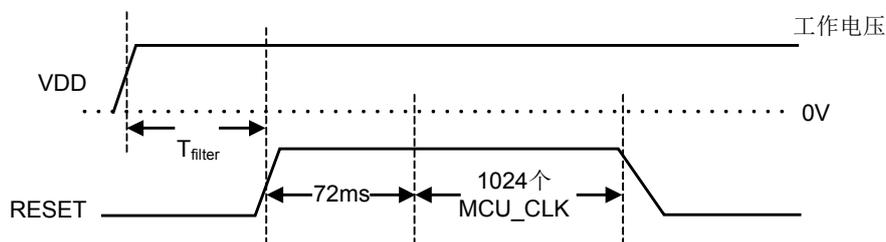


图 7-8 上电复位时序示意图

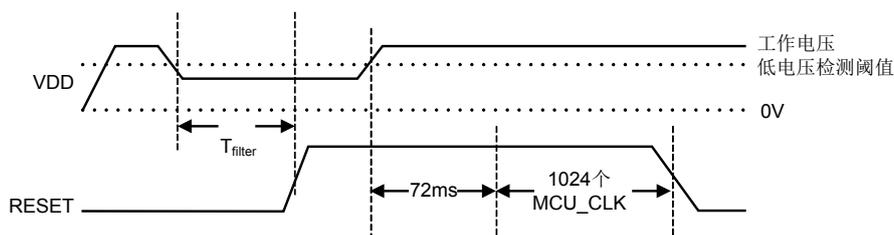


图 7-9 掉电复位时序示意图

7.7.4 特殊功能寄存器

复位寄存器 (RST_STAT)															
偏移地址: 00H															
复位值: 00000000_00000000_00000000_01011111 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							POR_L OST	SOFT_ RSTF	MRS TF	WDTR STF	BOR F	RC_P ORF	PORF _50	PORF _18	POR F_25

-	bit31-9	-	-
POR_LOST	bit8	R	POR 丢失标志位 0: 无 POR 丢失; 1: 有 POR 丢失
SOFT_RSTF	bit7	R/W	软件复位标志位 0: 无软件复位; 1: 有软件复位
MRSTF	bit6	R/W	MRST_N 外部复位标志位 0: 无 MRST_N 复位; 1: 有 MRST_N 复位
WDTRSTF	bit5	R/W	WDT 复位标志位 0: 无 WDT 复位 1: 有 WDT 复位
BORF	bit4	R/W	BOR 复位标志位

			0: 无 BOR 复位 1: 有 BOR 复位
RC_PORF	bit3	R/W	RC POR 复位标志位 0: 无 RC 时钟 POR 复位 1: 有 RC 时钟 POR 复位
PORF_50	bit2	R/W	5V POR 复位标志位 0: 无 5V POR 复位 1: 有 5V POR 复位
PORF_18	bit1	R/W	1.8V POR 复位标志位 0: 无 1.8V POR 复位 1: 有 1.8V POR 复位
PORF_25	bit0	R/W	2.5V POR 复位标志位 0: 无 2.5V POR 复位 1: 有 2.5V POR 复位

注 1: PORF_25 和 PORF_18 只在配置字 BOREN 使能时有效, 且在芯片上电和掉电过程中均有效。

注 2: 当 BOR 检测电压选择在 2.5V 以下时, 芯片在上电和下电过程中, PORF_25 和 BORF 可能会同时有效。

7.8 看门狗定时器 (WDT)

7.8.1 概述

WDT 模块支持一个 32 位递减计数器，配置 WDTCLKS，可以选择计数时钟源；配置 WDOGLOAD 寄存器，可设置计数初值；读取 WDOGVALUE，可得到 WDT 当前计数值。

写入装载值寄存器 WDOGLOAD 时，计数器当前值寄存器被清 0。

配置 WDTEN=1，WDT 计数器载入 WDOGLOAD 寄存器值，开始递减计数，当计数到 0 时，WDT 产生中断标志，并在下一个计数时钟到来时，计数器再次载入 WDOGLOAD 寄存器值，并继续递减计数。当计数器再次计数到 0 时，如果 WDT 中断标志仍没有被软件清零，则 WDT 模块将产生复位信号。

WDT 模块支持寄存器写保护，配置寄存器 WDOGLOCK=0x1ACCE551，可去除 WDT 寄存器的写保护状态，进行被保护寄存器的写操作，否则无法对被保护寄存器写入。

7.8.2 特殊功能寄存器

WDT 计数器装载值寄存器 (WDT_LOAD)															
偏移地址: 00 _H															
复位值: 11111111_11111111_11111111_11111111 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LOAD<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOAD<15:0>															

LOAD<31:0>	bit31-0	R/W	WDT 计数器重载值 计数范围 0x0000_0001~0xFFFF_FFFF。如果为 0，WDT 不计数。
------------	---------	-----	--

WDT 计数器当前值寄存器 (WDT_VALUE)															
偏移地址: 04 _H															
复位值: 11111111_11111111_11111111_11111111 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
VALUE<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VALUE<15:0>															

VALUE<31:0>	bit31-0	R	WDT 计数器当前值 读取时返回 WDT 计数器的当前计数值
-------------	---------	---	--

WDT 控制寄存器 (WDT_CON)															
偏移地址: 08 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												CLKS	RSTEN	IE	EN

—	bit31-4	—	—
CLKS	bit3	R/W	WDT 计数时钟选择位 0: PCLK 1: LRC 时钟 (约 32KHz)
RSTEN	bit2	R/W	WDT 复位使能位 0: 禁止 1: 使能, WDT 计数到 0 时, 产生复位信号, 将芯片复位
IE	bit1	R/W	WDT 中断使能位 0: 禁止 1: 使能, WDT 计数到 0 时, 产生中断标志
EN	bit0	R/W	WDT 模块使能位 0: 禁止 1: 使能

WDT 中断标志清除寄存器 (WDT_INTCLR)															
偏移地址: 0C _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
INTCLR<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INTCLR<15:0>															

INTCLR<31:0>	bit31-0	W	WDT 中断标志清 0 位
对 WDT_INTCLR 寄存器进行任意写操作, WDT 中断标志位均被清零, 计数器重载 WDT_LOAD 寄存器值, 继续递减计数			

WDT 中断标志寄存器 (WDT_RIS)															
偏移地址: 10 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															WDTIF

—	bit31-1	—	—
WDTIF	bit0	R	WDT 中断标志位 0: 未产生中断 1: WDT 计数器计数到 0, 产生中断 写寄存器 WDT_INTCLR, 可清除 WDT 中断标志位

WDT 访问使能寄存器 (WDT_LOCK)															
偏移地址: 00 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															LOCK

—	bit31-1	W	对 WDT_LOCK<31:0>写 0x1ACCE551 时, 位 LOCK 为 0; 写其它值时位 LOCK 为 1
LOCK	bit0	R/W	WDT 寄存器保护状态位 0: WDT 寄存器处于未保护状态 1: WDT 寄存器处于保护状态 对 WDT_LOCK 寄存器写入 0x1ACCE551, 被保护的寄存器处于未保护状态; 写入其它值, 处于保护状态

注 1: WDT_LOCK 寄存器为只写 32 位寄存器, 其中仅 LOCK 位可读, 该寄存器必须使用字操作访问方式。

注 2: WDT_LOCK 保护的寄存器为 WDT_LOAD, WDT_CON, WDT_INTCLR。

7.9 芯片配置字

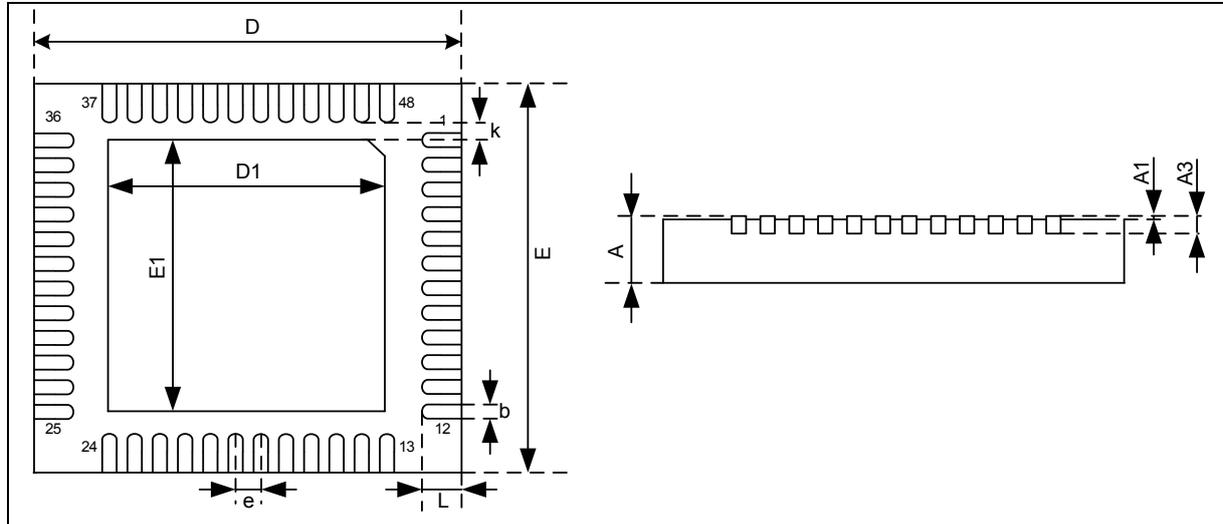
芯片配置字位于 FLASH 存储器信息区，共 1024 字节，分为 2 页，每页 512 字节，第 1 页地址范围为 0x4000_FC00~4000_FDFF，第 2 页地址范围为 0x4000_FE00~0x4000_FFFF。

FLASH 信息区作为芯片配置字区域，存放用户对芯片的配置信息，芯片生产信息等，该区域只能通过 ISP 编程接口擦除和编程，不能通过 SWD 调试接口和 IAP 编程接口擦除和编程，但 SWD 和 IAP 接口可以读取配置字单元寄存器 CFG_WORD1，CFG_WORD2，CFG_WORD3 和 CFG_WORD6，获得部分配置字信息。

寄存器名称	CFG_WORD1 芯片配置字	
地址	4000F500H	
CFG_XTCS	bit0	晶振时钟选择 0: 晶振时钟为 30MHz 1: 晶振时钟为 20MHz
-	bit1	-
PWRTEB	bit2	上电延时使能位 0: 使能 1: 禁止
WDTEN	bit3	WDT 硬件看门狗使能位 0: 禁止 1: 使能
BORV	bit6-4	掉电复位电压选择位 000: 2.3V 001: 2.5V 010: 2.7V 011: 3.7V 100: 3.8V 101: 3.9V 110: 4.1V 111: 4.3V
BOREN	bit7	掉电复位使能位 0: 禁止 1: 使能
-	Bit8-13	-
FMCS	bit14	FLASH 工作时钟频率选择位 0: 取指周期为 3T 1: 取指周期为 4T
DEBUG	bit15	调试模式使能位 0: 使能 1: 禁止
—	bit31-16	—

第8章 芯片封装图

8.1 QFN48 封装尺寸图



标号	公制 (mm)		
	MIN	NOM	MAX
A	0.700	0.800	0.900
A1	0	-	0.050
A3	0.203REF.		
D	5.924	-	6.076
E	5.924	-	6.076
D1	4.100	-	4.300
E1	4.100	-	4.300
k	0.200MIN		
b	0.150	-	0.250
e	0.400BSC		
L	0.324	-	0.476

附录1 Cortex-M0 内核描述

附录1.1 Cortex-M0 指令集

Cortex-M0 指令集，基本指令共 56 条，其中 50 条指令为 16 位，6 条指令为 32 位，并由多条指令可以进行助记符扩展，完成不同功能，如指令运行结果是否影响条件标志位等。

32 位指令是：BL, DSB, DMB, ISB, MRS 和 MSR。

指令中的符号说明：

1) 方括号<>，表示括号内的任一种格式的操作数，均可作为指令操作数。

如<Rm | #imm>表示操作数可以是寄存器 Rm，或者立即数#imm。

2) 大括号{}，表示括号内的操作数或符号可选。

如：MOV{S}，表示指令助记符可以是 MOV 或 MOV_S，区分该指令是否影响条件标志位。

{Rd,}，表示指令中的目标操作数 Rd 可有可没有，没有时根据不同指令直接确定。

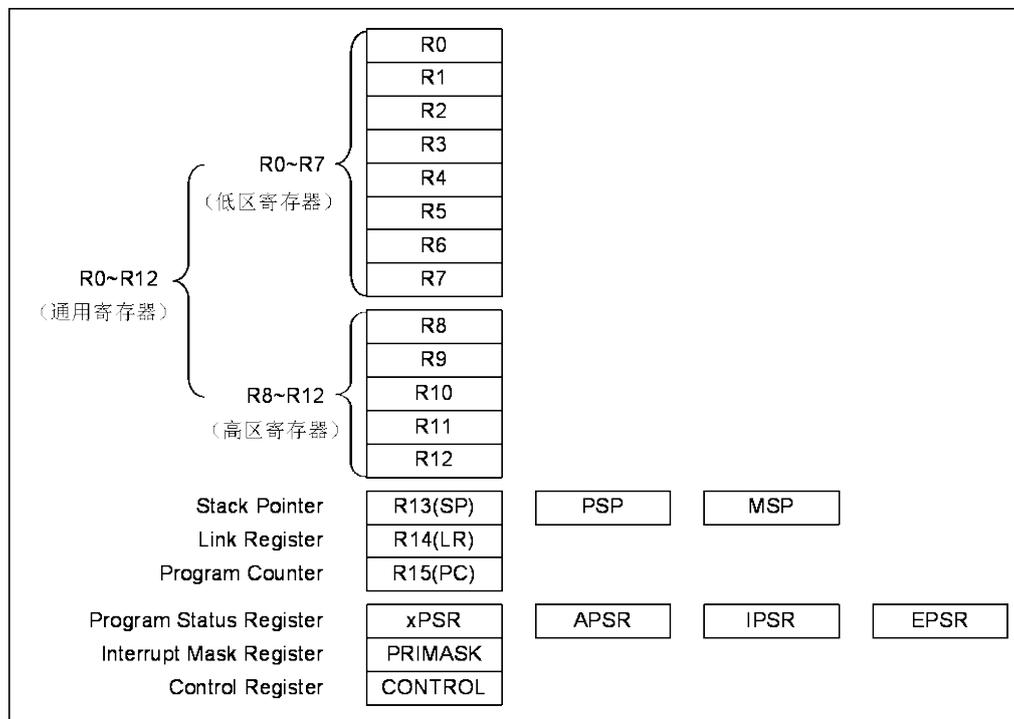
助记符	操作数	描述	影响标志位
ADR	Rd,Label	取 Label 地址到寄存器	-
LDR	Rt,Label	按字读 memory 到 Rt，立即数寻址	-
LDR	Rt,[Rn,<Rm #imm>]	按字读 memory 到 Rt，带地址偏移寻址	-
LDRB	Rt,[Rn,<Rm #imm>]	按字节读 memory 到 Rt，0 扩展为 32 位	-
LDRH	Rt,[Rn,<Rm #imm>]	按半字读 memory 到 Rt，0 扩展为 32 位	-
LDRSB	Rt,[Rn,Rm]	按字节读 memory 到 Rt，符号位扩展	-
LDRSH	Rt,[Rn,Rm]	按半字读 memory 到 Rt，符号位扩展	-
LDM	Rn{!},reglist	批量读 memory 到 reglist，Rn 递增	-
STR	Rt,[Rn,<Rm #imm>]	按字写 memory，带地址偏移寻址	-
STRB	Rt,[Rn,<Rm #imm>]	按字节写 memory，0 扩展为 32 位	-
STRH	Rt,[Rn,<Rm #imm>]	按半字写 memory，0 扩展为 32 位	-
STM	Rn{!},reglist	批量写 memory，Rn 递增	-
PUSH	Reglist	寄存器压栈	-
POP	Reglist	寄存器出栈	-
MOV{S}	Rd, <Rm #imm>	数据传送 Rd= <Rm #imm>	N,Z 或-
MVNS	Rd,Rm	Rm 按位求反之后传送到 Rd	N,Z
MRS	Rd,spec_reg	读特殊功能寄存器，Rd=spec_reg	-
MSR	Spec_reg,Rm	写特殊功能寄存器，spec_reg=Rm	N,Z,C,V 或-
ADCS	{Rd,}Rn,Rm	带进位加法	N,Z,C,V
ADD{S}	{Rd,}Rn,<Rm #imm>	加法	N,Z,C,V 或-
RSBS	{Rd,}Rn,#0	算术取反，Rd = 0-Rn	N,Z,C,V
SBCS	{Rd,}Rn,Rm	带借位减法，Rd = Rn-Rm-C	N,Z,C,V

助记符	操作数	描述	影响标志位
SUB{S}	{Rt,}Rn,<Rm #imm>	不带借位减法	N,Z,C,V 或-
ANDS	{Rd,}Rn,Rm	按位逻辑与, $Rd = Rn \& Rm$	N,Z
ORRS	{Rd,}Rn,Rm	按位逻辑或, $Rd = Rn Rm$	N,Z
EORS	{Rd,}Rn,Rm	按位逻辑异或, $Rd = Rn \wedge Rm$	N,Z
BICS	{Rd,}Rn,Rm	位清除, Rm 为掩码	N,Z
ASRS	{Rd,}Rn,<Rm #imm>	算术右移	N,Z,C
LSLS	{Rd,}Rn,<Rm #imm>	逻辑左移	N,Z,C
LSRS	{Rd,}Rn,<Rm #imm>	逻辑右移	N,Z,C
RORS	{Rd,}Rn,Rm	循环右移	N,Z,C
CMP	{Rn,}<Rm #imm>	比较	N,Z,C,V
CMN	Rn,Rm	负比较, 先将 Rm 取反, 再比较	N,Z,C,V
MULS	Rd,Rn,Rm	乘法, 结果为 32 位	N,Z
REV	Rd,Rm	按字节反转 (32 位大小端数据转换)	-
REV16	Rd,Rm	按半字反转 (2 个 16 位大小端数据转换)	-
REVSH	Rd,Rm	低半字反转, 按有符号数扩展为 32 位	-
SXTB	Rd,Rm	低字节, 按有符号数扩展到 32 位	-
SXTH	Rd,Rm	低半字, 按有符号数扩展到 32 位	-
UXTB	Rd,Rm	低字节, 零扩展到 32 位	-
UXTH	Rd,Rm	低半字, 零扩展到 32 位	-
TST	Rd,Rm	位测试	N,Z
B{cond}	Label	(条件) 分支短跳转到 Label 所指处	-
BL	Label	带链接的分支跳转, 跳转到 Label 所指处	-
BX	Rm	分支长跳转	-
BLX	Rm	带链接分支长跳转, 跳转到 Rm 所指处	-
CPSID	i	屏蔽中断响应, PRIMASK.PM=1	-
CPSIE	i	允许中断响应, PRIMASK.PM=0	-
SVC	#imm	管理调用, 产生 SVC 异常	-
DMB	-	数据存储器访问隔离	-
DSB	-	数据同步隔离	-
ISB	-	指令同步隔离	-
SEV	-	触发事件	-
WFE	-	等待事件	-
WFI	-	等待中断	-
BKRT	#imm	断点	-
NOP	-	空操作	-

注 1: 指令 CPSID 和 CPSIE, 分别用于禁止和允许中断请求, 指令操作码相同, 只是操作数不同, 实际为一条指令。

附录1.2 Cortex-M0 内核寄存器

Cortex-M0 内核寄存器如下图所示：



附录1.2.1 通用寄存器R0~R12

R0~R12 为 32 位通用寄存器，用于数据操作。

附录1.2.2 堆栈指针寄存器SP (R13)

Cortex-M0 内核有两个堆栈指针 MSP 和 PSP，但两者不能同时使用，具体使用的堆栈指针与进程模式有关。在线程模式下，配置 CONTROL 寄存器的 SPSEL 位，可选择当前使用的堆栈指针。编写指令时，两个堆栈指针均可通过 R13 或 SP 调用，访问当前正在使用的堆栈指针，也可通过 MRS/MSR 指令访问指定的堆栈指针。

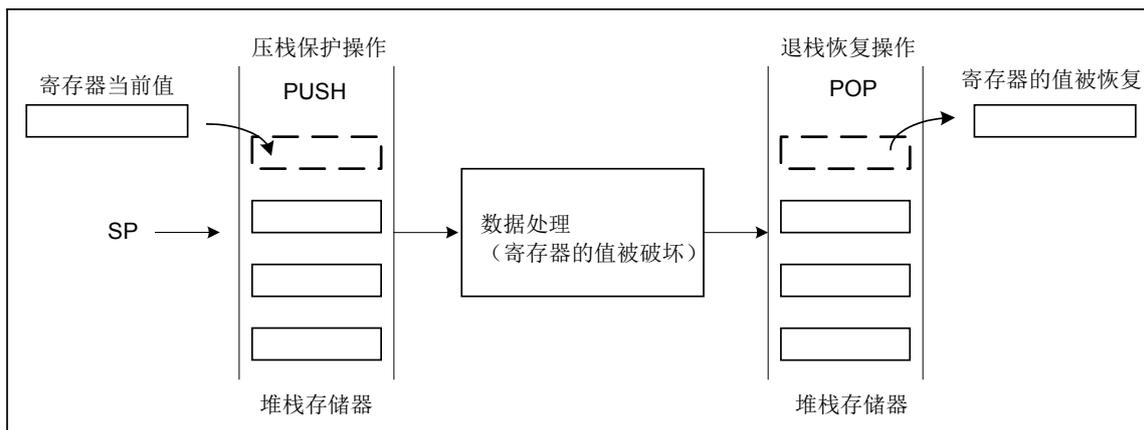
主堆栈指针 (MSP)：或写作 SP_main，主要由操作系统内核，异常/中断服务程序，以及其它被授权访问的应用程序来使用，芯片复位后缺省使用主堆栈指针。

进程堆栈指针 (PSP)：或写作 SP_process，在线程模式下，用户可选用进程堆栈指针；但在异常/中断服务程序中不能选用进程堆栈指针。

堆栈指针的最低两位始终是 0，即堆栈总是字（4 个字节）对齐的。

对应用程序，通常只需使用主堆栈指针 MSP，并且 PUSH 和 POP 指令也默认使用 MSP。

堆栈由一块地址连续的存储器空间，和一个栈顶指针组成，实现“先进后出”操作的缓冲区，常用于在异常/中断处理前后，保存和恢复一些关键寄存器的值。堆栈操作示意图如下：



附录1.2.3 链接寄存器LR (R14)

链接寄存器 LR，也称为寄存器 R14，用于在调用子程序时存储返回地址。例如，当执行 BL 指令时，硬件电路会自动将下一条指令的地址保存到寄存器 LR。

附录1.2.4 程序计数器PC (R15)

程序计数器 PC，也称为寄存器 R15。Cortex-M0 内核使用了指令流水线，所以读 PC 时，得到的值是当前指令的地址加 4。

如果对 PC 进行写操作，会产生程序跳转（但不更新 LR 寄存器），新写入的值即为程序跳转目的地址。Cortex-M0 中的指令至少是半字对齐的，所以 PC 的 LSB 位始终读取为 0。但无论是直接写 PC 还是使用跳转指令，都必须保证加载到 PC 的值 LSB 位为 1，用于表示这是在 Thumb 模式下执行指令，否则会被视为企图转入 ARM 模式，Cortex-M0 内核将产生一个 Fault 异常。

附录1.2.5 程序状态寄存器xPSR

程序状态寄存器 xPSR，根据其各个状态位的功能，又划分为三个子状态寄存器：应用程序状态寄存器 APSR，中断服务程序状态寄存器 IPSR，执行程序状态寄存器 EPSR。

通过 MRS/MSR 指令，可对 3 个子状态寄存器进行单独访问，也可以同时访问其中 2 个或 3 个子状态寄存器。寄存器名称 IAPSR 表示同时访问 IPSR 和 APSR；寄存器名称 EAPSR 表示同时访问 EPSR 和 APSR；寄存器名称 IEPSR 表示同时访问 IPSR 和 EPSR；寄存器名称 XPSR 表示同时访问 3 个子状态寄存器。

程序状态寄存器 xPSR 及其 3 个子状态寄存器的状态位划分如下表所示：

	31	30	29	28	27:25	24	23:6	5:0	
xPSR	N	Z	C	V	Reserved	T	Reserved	Exception Number	
APSR	N	Z	C	V	Reserved				
IPSR	Reserved							Exception Number	
EPSR	Reserved				T	Reserved			

应用程序状态寄存器 APSR 中的各个状态位，用于说明指令执行结果，各状态位描述如下：

- N:** 负数标志。指令执行结果为负数时，标志位 $N=1$ ，否则 $N=0$ 。
- Z:** 零标志。指令执行结果为零时，标志位 $Z=1$ ，否则 $Z=0$ 。对比较指令，如果被比较的两个数相等，则 $Z=1$ 。
- C:** 进位或借位标志。
- 对加法指令，如果执行结果有进位（结果 ≥ 232 ），则 $C=1$ ，否则 $C=0$ ；
- 对减法指令，如果执行结果无借位（结果 ≥ 0 ），则 $C=1$ ，否则 $C=0$ ；
- 对移位循环指令，取决于移位到 C 标志的数据位。
- V:** 溢出标志。
- 两个负数相加，结果为正数（ $\text{bit}\langle 31 \rangle = 0$ ）时溢出，则 $V=1$ ，否则 $V=0$ ；
- 两个正数相加，结果为负数（ $\text{bit}\langle 31 \rangle = 1$ ）时溢出，则 $V=1$ ，否则 $V=0$ ；
- 负数减去正数，结果为正数（ $\text{bit}\langle 31 \rangle = 0$ ）时溢出，则 $V=1$ ，否则 $V=0$ ；
- 正数减去负数，结果为负数（ $\text{bit}\langle 31 \rangle = 1$ ）时溢出，则 $V=1$ ，否则 $V=0$ 。

中断服务程序状态寄存器 $IPSR$ 中的状态位，用于表示正在处理的异常/中断号，目前正在执行异常/中断服务程序；如果 $IPSR\langle 5:0 \rangle = 0$ ，则表示目前是线程模式，未进行异常/中断处理。

执行程序状态寄存器 $ESPR$ 中的 T 状态位，用于表示处理器是否处于 Thumb 模式。由于 Cortex-M0 处理器只支持 Thumb 模式， T 状态位应该始终为 1，如果将 T 位写为 0，会产生 HardFault 异常。使用 MRS 指令读取寄存器 $EPSR$ 时，返回值为 0；如果使用 MSR 指令向 $EPSR$ 写数据，写操作会被忽略。

附录1.2.6 异常/中断屏蔽寄存器PRIMASK

异常/中断屏蔽寄存器 $RPIMASK$ ，可用于处理器屏蔽所有的异常/中断处理。

	31:1	0
PRIMASK	Reserved	PM

当屏蔽位 $PM=1$ 时，禁止处理器响应所有可屏蔽异常/中断，不可屏蔽中断 NMI 除外。当 $PM=0$ 时，不影响处理器对异常/中断的正常响应。

可以使用 MRS 和 MSR 指令访问 $PRIMASK$ 寄存器，还可以使用专用的 $CPSID$ 和 $CPSIE$ 指令来设置寄存器中的 PM 位。

附录1.2.7 控制寄存器CONTROL

控制寄存器 $CONTROL$ ，可用于在线程模式下，选择所使用的堆栈指针。

	31:2	1	0
CONTROL	Reserved	SPSEL	Reserved

当堆栈指针选择位 SPSEL=0 时，选择 MSP (SP_main) 作为当前堆栈指针；当 SPSEL=1 时，选择 PSP (SP_process) 作为当前堆栈指针。

在异常/中断处理模式下，总是使用 MSP 作为堆栈指针，SPSEL=0，且只读，不可写；处理器硬件电路会在异常/中断处理程序入口和返回时，对 SPSEL 位进行更新，确保进入异常/中断处理程序后，使用 MSP 作为堆栈指针，并在返回时恢复线程模式下的选择。在线程模式下，可配置 SPSEL，选择当前使用的堆栈指针。

通过 MRS/MSR 指令可访问两个的堆栈指针。在修改 SPSEL 位的指令后，需立即执行 ISB（指令同步隔离）指令，确保在 SPSEL 位修改完成，新的堆栈指针生效后，才会执行后续其它指令。

附录2 电气特性

附录2.1 参数特性表

◆ 最大标称值 (VSS = 0V)

参数	符号	条件	标称值	单位
电源电压	VDD	—	-0.3 ~ 7.5	V
输入电压	VIN	—	-0.3 ~ VDD + 0.3	V
输出电压	VOUT	—	-0.3 ~ VDD + 0.3	V
存储温度	TSTG	—	-55 ~ 125	°C
操作温度	TOPR	VDD: 4.0 ~ 5.5V	-40 ~ 85	°C

◆ 芯片功耗特性参数表

芯片工作温度范围: -40°C ~ 85°C						
参数	符号	最小值	典型值	最大值	单位	工作条件
芯片供电电压	VDD	4.0	—	5.5	V	全 VDD 范围
芯片静态电流	IDD	—	200	250	μA	上电复位, VDD = 5V, 所有的 I/O 输入低电平, OSC1 低电平, OSC2 不接负载。8MHz 时钟输入, WDT 不使能。
休眠模式下芯片电流	IPD	—	130	—	μA	VDD = 5V, 进入休眠模式, WDT 不使能。
正常运行模式芯片电流	IOP	—	3.5	—	mA	VDD = 5V, 正常运行模式, 8MHz 时钟输入, 输出 I/O 端口不接负载。WDT 不使能。
VDD 管脚最大输入电流	IMAXVDD	—	80	100	mA	25°C, VDD = 5V
VSS 管脚最大输出电流	IMAXVSS	—	120	—	mA	25°C, VDD = 5V
I/O 端口最大灌电流	IMAXOL	—	—	50	mA	25°C, VDD = 5V
I/O 端口最大拉电流	IMAXOH	—	—	60	mA	25°C, VDD = 5V

◆ 芯片输入端口特性参数表

芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口 输入高电平(有施密特输入特性)	VIH	2.0	—	VDD	V	4.0V≤VDD≤5.5V
主复位信号, 输入高电平 (有施密特输入特性)		2.0	—	VDD	V	
I/O 端口 输入低电平	VIL	VSS	—	0.8	V	
主复位信号, 输入低电平		VSS	—	0.8	V	
I/O 端口 输入漏电流	IIL	—	—	+1	μA	4.0V≤VDD≤5.5V (端口处于高阻状态)
主复位信号漏电流		—	—	3	μA	VSS≤VPIN≤VDD
IO 输入 弱上拉电流	IPU	15	45	70	μA	4.0V≤VDD≤5.5V VPIN = VSS

◆ 芯片输出端口特性参数表

芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口 输出高电平	VOH	VDD 0.7	—	—	V	4.0V≤VDD≤5.5V IOH = -3.0mA
I/O 端口 输出低电平	VOL	—	—	0.6	V	4.0V≤VDD≤5.5V IOL = -8.5mA

附录2.2 参数特性图

待测

附录3 编程调试接口

附录3.1 概述

为方便应用程序及实际系统调试，芯片内部集成 SWD 串行调试接口，通过上海东软载波微电子有限公司授权的 SWD 调试器可分别实现芯片在线编程、仿真调试功能。

芯片 SWD 功能模块共用 5 线接口配置，即电源线 VDD、地线 VSS、复位线 MRST_N、时钟线 ISCK 和数据线 ISDA。

附录3.2 SWD调试接口

附录3.2.1 概述

SWD 是 Cortex-M0 内核自带的串行调试接口，与 ARM 的 CoreSight 调试技术兼容。芯片通过 SWD 调试器完成调试程序（需通过配置字控制位 DEBUG，使能调试模式）下载，然后重新上电，芯片的 SWDIO（复用为 ISDA）和 SWCLK（复用为 ISCK）端口功能可用。

SWCLK：串行时钟输入端口，提供 SWD 串行通讯时钟。

SWDIO：串行数据输入/输出端口。

附录3.2.2 SWD调试功能

SWD 调试功能包括侵入式（CPU 停机）和非侵入式（CPU 不停机）两种类型。

- ◇ 侵入式调试功能
 - 停机 (halt)
 - 单步执行 (step)
 - 断点 (breakpoints, 支持 4 个硬件断点，及软件断点 BKPT 指令)
 - 修改程序指针 PC 值
 - 数据观察点 DWT
 - (Data Watchpoint and Trace, 只支持 Watchpoint 功能，不支持 Trace 功能)
 - 内部寄存器和 RAM 存储器的读写访问操作
 - 矢量捕捉 (vector catching, 包括 Reset 和 HardFault 异常的捕捉)
- ◇ 非侵入式调试
 - 程序指针 PC 值采样